SIEMENS

SIMATIC

Sistema di automazione S7-300
Dati della CPU,
CPU 312 IFM–318-2 DP

Manuale di riferimento

Prefazione, Contenuto

CPU 1

CPU 31x-2 come master DP/ slave DP e scambio di dati diretto 2

Tempi di ciclo e di reazione 3

Funzioni CPU in dipendenza dalla versione di CPU e di STEP 7 4

Consigli e suggerimenti 5

Appendici

Norme ed autorizzazioni A

Disegni quotati B

Indice delle abbreviazioni C

Glossario, Indice analitico

No è più possibile ordinare la presente documentazione con il numero di ordinazione indicato!

La presente documentazione è parte integrante del pacchetto di documentazione
6ES7398-8FA10-8EA0

Edizione 10/2001
A5E00111193-01

Avvertenze tecniche di sicurezza

Il presente manuale contiene avvertenze tecniche relative alla sicurezza delle persone e alla prevenzione dei danni materiali che vanno assolutamente osservate. Le avvertenze sono contrassegnate da un triangolo e, a seconda del grado di pericolo, rappresentate nel modo seguente:

Pericolo di morte

significa che la non osservanza delle relative misure di sicurezza **provoca** la morte, gravi lesioni alle persone e ingenti danni materiali.

Pericolo

significa che la non osservanza delle relative misure di sicurezza **può** causare la morte, gravi lesioni alle persone e ingenti danni materiali.

Attenzione

significa che la non osservanza delle relative misure di sicurezza può causare leggere lesioni alle persone o lievi danni materiali.

Attenzione

significa che la non osservanza delle relative misure di sicurezza può causare lievi danni materiali.

Attenzione

è una informazione importante sul prodotto, sull'uso dello stesso o su quelle parti della documentazione a cui si deve prestare una particolare attenzione.

Personale qualificato

La messa in servizio e il funzionamento del dispositivo devono essere effettuati solo da **personale qualificato**. Personale qualificato ai sensi delle avvertenze di sicurezza contenute nella presente documentazione è quello che dispone della qualifica a inserire, mettere a terra e contrassegnare, secondo gli standard della tecnica di sicurezza, apparecchi, sistemi e circuiti elettrici.

Uso conforme alle disposizioni

Osservare quanto segue:

Pericolo

Il dispositivo deve essere impiegato solo per l'uso previsto nel catalogo e nella descrizione tecnica e solo in connessione con apparecchiature e componenti esterni omologati dalla Siemens.

Per garantire un funzionamento ineccepibile e sicuro del prodotto è assolutamente necessario un trasporto, immagazzinamento, una installazione ed un montaggio conforme alle regole nonché un uso accurato ed una manutenzione appropriata.

Marchi di prodotto

SIMATIC®, SIMATIC HMI® e SIMATIC NET® marchi di prodotto della SIEMENS AG.

Le altre sigle di questo manuale possono essere marchi il cui utilizzo da parte di terzi per i loro scopi può violare i diritti dei proprietari.

Copyright © Siemens AG 1999 - 2001 All rights reserved

La duplicazione e la cessione della presente documentazione sono vietate, come pure l'uso improprio del suo contenuto, se non dietro autorizzazione scritta. Le trasgressioni sono passibili di risarcimento dei danni. Tutti i diritti sono riservati, in particolare quelli relativi ai brevetti e ai marchi registrati.

Siemens AG
Bereich Automatisierungs- und Antriebstechnik
Geschaeftsgebiet Industrie-Automatisierungssysteme
Postfach 4848, D- 90327 Nuernberg

Esclusione della responsabilità

Abbiamo controllato che il contenuto della presente documentazione corrisponda all'hardware e al software descritti. Non potendo tuttavia escludere eventuali differenze, non garantiamo una concordanza totale. Il contenuto della presente documentazione viene tuttavia verificato regolarmente, e le correzioni o modifiche eventualmente necessarie sono contenute nelle edizioni successive. Saremo lieti di ricevere qualunque tipo di proposta di miglioramento.

© Siemens AG 1999 - 2001
Ci riserviamo eventuali modifiche.

Excellence in Automation & Drives: Siemens

Prefazione

Scopo del manuale

Lo scopo di questo manuale è quello di fornire agli utenti una visione generale delle CPU di una S7-300, dalla CPU 312 IFM alla 318-2. Esso permette di consultare i comandi, la descrizione delle funzioni e i dati tecnici delle CPU.

Nozioni di base necessarie

La comprensione del manuale, presuppone conoscenze di base nell'ambito della tecnica di automazione. È inoltre necessario avere dimestichezza nell'uso del software di base *STEP 7*, descritto nel manuale *Programmazione con STEP 7 V 5.1*.

Validità del manuale

Il manuale è valido per le seguenti CPU con le seguenti versioni hardware e software:

CPU	N. di ordinazione	dalla versione (del prodotto)	
		firmware	hardware
CPU 312 IFM	6ES7 312-5AC02-0AB0 6ES7 312-5AC82-0AB0	1.1.0	01
CPU 313	6ES7 313-1AD03-0AB0	1.1.0	01
CPU 314	6ES7 314-1AE04-0AB0 6ES7 314-1AE84-0AB0	1.1.0	01
CPU 314 IFM	6ES7 314-5AE03-0AB0 6ES7 314-5AE83-0AB0	1.1.0	01
CPU 314 IFM	6ES7 314-5AE10-0AB0	1.1.0	01
CPU 315	6ES7 315-1AF03-0AB0	1.1.0	01
CPU 315-2 DP	6ES7 315-2AF03-0AB0 6ES7 315-2AF83-0AB0	1.1.0	01
CPU 316-2 DP	6ES7 316-2AG00-0AB0	1.1.0	01
CPU 318-2	6ES7 318-2AJ00-0AB0	V3.0.0	03

Il presente manuale contiene le descrizioni di tutte le unità modulari, valide al momento della sua pubblicazione. La Siemens si riserva di allegare alle nuove unità modulari o alle nuove versioni delle stesse una Informazione sul prodotto che contenga i dati aggiornati per l'unità in questione.

Modifiche rispetto alla versione precedente

Rispetto alla versione precedente, cioè al manuale *Configurazione e dati della CPU* con il numero di ordinazione 6ES7 398-8AA03-8AA0, edizione 2, si segnalano le seguenti modifiche:

- Il manuale ora contiene soltanto la descrizione della CPU. Le informazioni relative alla configurazione e all'installazione di una S7-300 sono contenute nel *manuale di installazione*.
- CPU 318-2 DP: dalla versione firmware V3.0.0 la CPU 318-2 DP si comporta come master DP secondo il PROFIBUS DPV1.

Convenzione con la CPU 314 IFM

La CPU 314 IFM è disponibile in 2 varianti:

- con vano per memory card (6ES7 314-5EA**10**-0AB0)
- senza vano per memory card (6ES7 314-5EA**0x**-0AB0)

Tutti i dati in questo manuale valgono per entrambe le varianti della CPU 314 IFM, a meno che non siano evidenziate espressamente delle differenze.

Approvazioni, norme e omologazioni

La gamma di prodotti SIMATIC S7-300 è conforme alle seguenti norme:

- Regole e criteri della norma IEC 61131, parte 2
- Marchio CE
  - Direttiva 73/23/CEE sulla bassa tensione
  - Direttiva 89/336/CEE sulla compatibilità elettromagnetica
- Canadian Standards Association: CSA C22.2 No. 142, collaudato (Process Control Equipment)
- Underwriters Laboratories, Inc.: UL 508 registrato (Industrial Control Equipment)
- Underwriters Laboratories, Inc.: UL 508 (Industrial Control Equipment)
- Factory Mutual Research: Approval Standard Class Number 3611
- C-Tick Australia

Posizionamento nella panoramica delle informazioni

Questo manuale è parte integrante del pacchetto di documentazione delle S7-300:

Manuale di riferimento "Configurazione e dati CPU" L'utente sta leggendo questo manuale → Configurazione e dati della CPU dalla CPU 312 IFM alla 318-2 DP Configurazione e dati della CPU dalla CPU 312C alla 314C-2 PtP/DP	Descrizione dei comandi, delle funzioni e dati tecnici della CPU
Manuale "Funzioni tecnologiche" Manuale Esempi	Descrizione delle singole funzioni tecnologiche: • Posizionamento • Conteggio • Accoppiamento punto a punto • Regolazione Il CD contiene esempi relativi alle funzioni tecnologiche
Manuale di installazione Manuale	Descrizione di progettazione, montaggio, cablaggio, collegamento in rete e messa in servizio di una S7-300
Manuale di riferimento "Caratteristiche delle unità modulari" Manuale	Descrizione delle funzioni e dei dati tecnici delle unità di segnale, di alimentazione e di interfaccia
Lista operazioni "CPU 312 IFM, 314 IFM, 313, 315, 315-2 DP, 316-2 DP, 318-2 DP" "CPU dalla 312C alla 314C-2 PtP/DP	Elenco delle operazioni disponibili delle CPU e relativi tempi di esecuzione. Elenco dei blocchi operabili (OB/SFC/SFB) e relativi tempi di esecuzione
Getting Started "CPU 31xC: posizionamento con uscita analogica" "CPU 31xC: posizionamento con uscite digitali" "CPU 31xC: Conteggio" "CPU 31xC: Accoppiamento punto a punto" "CPU 31xC: Regolazione" "CPU 31xC:" "S7-300"	I diversi Getting Started assistono l'utente nella messa in servizio a seconda della propria applicazione

Figura 1-1 Panoramica di informazione della S7-300

Oltre a questo pacchetto di documentazione, è necessario leggere i seguenti manuali:

Manuale **”Funzioni integrate della CPU 312 IFM/314 IFM”** Manuale Numero di ordinazione: 6ES7 398-8CA00-8EA0	Descrizione delle funzioni tecnologiche delle CPU 312 IFM/314 IFM.
Manuale di riferimento ”Software di sistema per S7-300/400 - Funzioni standard e di sistema” Manuale di riferimento Parte integrante del pacchetto di documentazione STEP7 con il numero di ordinazione 6ES7 810-4CA05-8ER0	Descrizione delle SFC, degli SFB e degli OB delle CPU. La descrizione si trova anche nella Guida online a STEP7.

Figura 1-2 Ulteriore documentazione

Ulteriore supporto

Per tutte le domande sull’uso dei prodotti descritti nel manuale che non trovano risposta nella documentazione, rivolgersi al rappresentante Siemens locale.

http://www.ad.siemens.de/partner

Centro di addestramento

Per facilitare l’approccio al sistema di automazione SIMATIC S7, la Siemens organizza corsi specifici. Rivolgersi a questo proposito al centro di addestramento locale più vicino o al centro di addestramento centrale di Norimberga, all’indirizzo: D-90327 Nürnberg.

Telefono: +49 (911) 895-3200.

http://www.sitrain.com

Automation and Drives, Service & Support

Raggiungibile in tutto il mondo a qualsiasi ora:

SIMATIC Hotline

Worldwide (Norimberga) **Technical Support** (FreeContact) Ora locale: Lu.-Ve. 7:00 - 17:00 Tel.: +49 (180) 5050-222 Fax: +49 (180) 5050-223 E-mail: techsupport@ad.siemens.de GMT: +1:00	**Worldwide** (Norimberga) **Technical Support** (servizio a pagamento, solo con SIMATIC Card) Ora locale: Lu.-Ve. 0:00 - 24:00 Tel.: +49 (911) 895-7777 Fax: +49 (911) 895-7001 GMT: +01:00	
Europa / Africa (Norimberga) **Authorization** Ora locale: Lu.-Ve. 7:00 - 17:00 Tel.: +49 (911) 895-7200 Fax: +49 (911) 895-7201 E-mail: authorization@nbgm.siemens.de GMT: +1:00	**America** (Johnson City) **Technical Support and Authorization** Ora locale: Lu.-Ve. 8:00 - 19:00 Tel.: +1 423 262-2522 Fax: +1 423 262-2289 E-mail: simatic.hotline@sea.siemens.com GMT: -5:00	**Asia / Australia** (Singapore) **Technical Support and Authorization** Ora locale: Lu.-Ve. 8:30 - 17:30 Tel.: +65 740-7000 Fax: +65 740-7001 E-mail: simatic.hotline@sae.siemens.com.sg GMT: +8:00
I servizi delle SIMATIC Hotline vengono offerti generalmente in tedesco e inglese; nel caso di assistenza in fatto di autorizzazioni, tuttavia, il servizio è in italiano, francese e spagnolo.		

Documentazione SIMATIC in Internet

È possibile ottenere documentazione gratuita al seguente sito Internet:

http://www.ad.siemens.de/support

Utilizzare il Knowledge Manager a disposizione in questo sito per trovare velocemente la documentazione richiesta. Per chiarire domande ed avanzare nuove proposte, si consiglia di partecipare alle ”Conferences” che si trovano alla pagina del Forum.

Service & Support in Internet

Oltre alla documentazione, mettiamo a disposizione della clientela diversi servizi online all'indirizzo sottoindicato.

http://www.ad.siemens.de/support

In questo sito sono disponibili:

- Informazioni attuali sui prodotti (Attualità), FAQ (Frequently Asked Questions), download, suggerimenti.
- La Newsletter informa regolarmente gli utenti sugli ultimi aggiornamenti dei prodotti.
- Il Knowledge Manager trova i documenti richiesti dall'utente.
- All'interno del Forum, utenti e specialisti hanno la possibilità di scambiarsi le proprie esperienze a livello mondiale.
- Per informazioni sulla filiale di zona per il settore Automation & Drives, consultare il database dei nostri interlocutori.
- Per maggiori informazioni relative ai servizi sul posto, riparazioni, ricambi e altro ancora consultare la voce ”Servizi”.

Contenuto

1 CPU

1.1 Elementi di comando e visualizzazione 1-2
1.1.1 LED di stato e segnalazioni di errore 1-3
1.1.2 Selettore dei tipi di funzionamento 1-4
1.1.3 Batteria tampone/accumulatore 1-5
1.1.4 Memory Card 1-6
1.1.5 Interfaccia MPI e PROFIBUS DP 1-7
1.1.6 Orologio e contatore ore d'esercizio 1-10

1.2 Possibilità di comunicazione della CPU 1-12

1.3 Funzioni di test e diagnostica 1-19
1.3.1 Funzioni di test 1-19
1.3.2 Diagnostica tramite LED 1-22
1.3.3 Diagnostica con STEP 7 1-22

1.4 Dati tecnici delle CPU 1-24
1.4.1 CPU 312 IFM 1-25
1.4.2 CPU 313 1-37
1.4.3 CPU 314 1-40
1.4.4 CPU 314 IFM 1-43
1.4.5 CPU 315 1-59
1.4.6 CPU 315-2 DP 1-62
1.4.7 CPU 316-2 DP 1-65
1.4.8 CPU 318-2 1-68

2 CPU 31x-2 come master DP/slave DP e scambio di dati diretto

2.1 Informazioni sulla funzionalità DPV1 2-2

2.2 Aree di indirizzo DP delle CPU 31x-2 2-4

2.3 CPU 31x-2 come master DP 2-5

2.4 Diagnostica della CPU 31x-2 come master DP 2-6

2.5 CPU 31x-2 come slave DP 2-13

2.6 Diagnostica della CPU 31x-2 come slave DP 2-18
2.6.1 Diagnostica tramite LED 2-19
2.6.2 Diagnostica con STEP 5 o STEP 7 2-19
2.6.3 Lettura della diagnostica 2-20
2.6.4 Struttura della diagnostica slave 2-24
2.6.5 Stato stazione 1 ... 3 2-25
2.6.6 Indirizzo PROFIBUS del master 2-27
2.6.7 Identificativo produttore 2-27
2.6.8 Diagnostica riferita all'identificativo 2-28
2.6.9 Diagnostica riferita all'apparecchio 2-29
2.6.10 Allarme 2-31

2.7 Scambio di dati diretto 2-32

2.8 Diagnostica nello scambio di dati diretto 2-33

3 Tempi di ciclo e di reazione

3.1 Tempo di ciclo 3-2

3.2 Tempo di reazione 3-3

3.3 Esempio di calcolo per il tempo di ciclo e di reazione 3-10

3.4 Tempo di reazione all'allarme 3-14

3.5 Esempio di calcolo per il tempo di reazione all'allarme 3-16

3.6 Riproducibilità degli allarmi di ritardo e di schedulazione orologio 3-16

4 Funzioni CPU in dipendenza dalla versione di CPU e di STEP 7

4.1 Differenze della CPU 318-2 rispetto alle CPU 312 IFM fino a 316-2 DP 4-2

4.2 Differenze delle CPU 312 IFM fino a 318 rispetto alle relative versioni precedenti 4-6

5 Consigli e suggerimenti 5-1

A Norme ed autorizzazioni A-1

B Disegni quotati B-1

C Indice delle abbreviazioni C-1

Glossario Glossario-1

Indice analitico . . . . . Indice analitico-1

Figure

1-1	Panoramica di informazione della S7-300	vi
1-2	Ulteriore documentazione	vii
1-1	Elementi di comando e visualizzazione della CPU	1-2
1-2	LED di stato e segnalazioni di errore delle CPU	1-3
1-3	Principio delle risorse di collegamento nel caso della CPU 318-2	1-15
1-4	Principio del forzamento nel caso delle CPU S7-300 (CPU 312 IFM fino a 316-2 DP)	1-21
1-5	Visualizzazione degli stati degli ingressi di interrupt della CPU 312 IFM	1-26
1-6	Vista frontale della CPU 312 IFM	1-27
1-7	Schema di collegamento della CPU 312 IFM	1-34
1-8	Schema di principio della CPU 312 IFM	1-36
1-9	Visualizzazione degli stati degli ingressi di interrupt della CPU 314 IFM	1-45
1-10	Vista frontale della CPU 314 IFM	1-46
1-11	Schema di collegamento della CPU 314 IFM	1-56
1-12	Schema di principio della CPU 314 IFM (ingressi speciali e ingressi/uscite analogici)	1-57
1-13	Schema di principio della CPU 314 IFM (ingressi/uscite digitali)	1-57
1-14	Collegamento degli ingressi analogici della CPU 314 IFM con trasduttori a 2 fili	1-58
1-15	Collegamento degli ingressi analogici della CPU 314 IFM con trasduttori a 4 fili	1-58
2-1	Diagnostica con la CPU 315-2 DP < 315-2AF03	2-8
2-2	Diagnostica con la CPU 31x-2 (315-2 DP dal 315-2AF03)	2-9
2-3	Indirizzi di diagnostica per master DP e slave DP	2-10
2-4	Memoria di trasferimento nella CPU 31x-2 come slave DP	2-14
2-5	Indirizzi di diagnostica per master DP e slave DP	2-22
2-6	Struttura della diagnostica slave	2-24
2-7	Struttura della diagnostica riferita all'identificativo della CPU 31x-2	2-28
2-8	Struttura della diagnostica riferita all'apparecchio	2-29
2-9	Byte x +4 fino a x +7 per allarme di diagnostica e interrupt di processo	2-30
2-10	Scambio di dati diretto con le CPU 31x-2	2-32
2-11	Indirizzo di diagnostica per il ricevente nel caso dello scambio di dati diretto	2-33
3-1	Parti del tempo di ciclo	3-2
3-2	Tempo di reazione più breve	3-4
3-3	Tempo di reazione più lungo	3-5
3-4	Panoramica del tempo di ciclo del bus PROFIBUS DP a 1,5 Mbit/s e 12 Mbit/s	3-9
4-1	Esempio di struttura	4-4
B-1	Disegno quotato della CPU 312 IFM	B-1
B-2	Disegno quotato della CPU 313/314/315/315-2 DP/316-2 DP	B-2
B-3	Disegno quotato della CPU 318-2	B-3
B-4	Disegno quotato della CPU 314 IFM, vista frontale	B-3
B-5	Disegno quotato della CPU 314 IFM, sezione laterale	B-4

Tabelle

1-1	CPU e differenze negli elementi di comando e visualizzazione	1-2
1-2	Impiego della batteria tampone o accumulatore	1-5
1-3	Memory card	1-6
1-4	Interfacce della CPU	1-7
1-5	Caratteristiche dell'orologio delle CPU	1-10
1-6	Possibilità di comunicazione della CPU	1-12
1-7	Risorse di collegamento della CPU 312 IFM fino a 316-2 DP	1-14
1-8	Risorse di collegamento della CPU 318-2	1-15
1-9	LED di diagnostica della CPU	1-22
1-10	Informazione di avvio dell'OB 40 per gli ingressi di interrupt degli ingressi/uscite integrati	1-26
1-11	Informazione di avvio dell'OB 40 per gli ingressi di interrupt degli ingressi/uscite integrati	1-44
1-12	Caratteristiche degli ingressi/uscite integrati della CPU 314 IFM	1-50
2-1	Significato del LED "BUSF" della CPU 31x-2 come master DP	2-6
2-2	Lettura della diagnostica con STEP 7	2-7
2-3	Identificazione dell'evento della CPU 31x-2 come master DP	2-11
2-4	Valutazione di transizioni RUN-STOP dello slave DP nel master DP	2-12
2-5	Esempio di progettazione per le aree di indirizzo della memoria di trasferimento	2-15
2-6	Significato del LED "BUSF" della CPU 31x-2 come slave DP	2-19
2-7	Lettura della diagnostica con STEP 5 e STEP 7 nel sistema master	2-20
2-8	Identificazione dell'evento della CPU 31x-2 come slave DP	2-23
2-9	Analisi di transizioni RUN-STOP nel master DP/slave DP	2-23
2-10	Struttura dello stato stazione 1 (byte 0)	2-25
2-11	Struttura di stato stazione 2 (byte 1)	2-26
2-12	Struttura di stato stazione 3 (byte 2)	2-26
2-13	Struttura dell'indirizzo del master PROFIBUS (byte 3)	2-27
2-14	Struttura dell'identificativo produttore (byte 4, 5)	2-27
2-15	Identificazione dell'evento delle CPU 31x-2 come ricevente nel caso dello scambio di dati diretto	2-33
2-16	Valutazione del guasto della stazione del mittente con la comunicazione diretta	2-34
3-1	Tempi di esecuzione del sistema operativo delle CPU	3-6
3-2	Aggiornamento dell'immagine di processo delle CPU	3-7
3-3	Fattori specifici delle CPU per il tempo di esecuzione del programma utente	3-7
3-4	Aggiornamento dei temporizzatori S7	3-7
3-5	Tempo di aggiornamento e tempi di esecuzione degli SFB	3-8
3-6	Prolungamento del ciclo dovuto all'annidamento di allarmi	3-10
3-7	Tempi di reazione delle CPU agli interrupt di processo	3-14
3-8	Tempi di reazione ad allarme di diagnostica delle CPU	3-15
3-9	Riproducibilità degli allarmi di ritardo e di schedulazione delle CPU	3-17

CPU 1

Contenuto del capitolo

Paragrafo	Argomento	Pagina
1.1	Elementi di comando e visualizzazione	1-2
1.2	Possibilità di comunicazione della CPU	1-12
1.3	Funzioni di test e diagnostica	1-19
1.4	Dati tecnici delle CPU	1-24

Convenzione con la CPU 314 IFM

La CPU 314 IFM esiste in 2 varianti:

- con vano per memory card (6ES7314-5EA**10**-0AB0)
- senza vano per memory card (6ES7314-5EA**0x**-0AB0/ 6ES7314-5EA**8x**-0AB0)

Tutti i dati in questo capitolo valgono per ambedue le varianti della CPU 314 IFM, a meno che non siano evidenziate espressamente delle differenze.

1.1 Elementi di comando e visualizzazione

La figura 1-1 illustra gli elementi di comando e visualizzazione di una CPU.
In alcune CPU la disposizione degli elementi è diversa da quanto mostrato in questa figura.
Non sempre le singole CPU dispongono di tutti gli elementi qui illustrati.
La tabella 1-1 evidenzia le differenze.

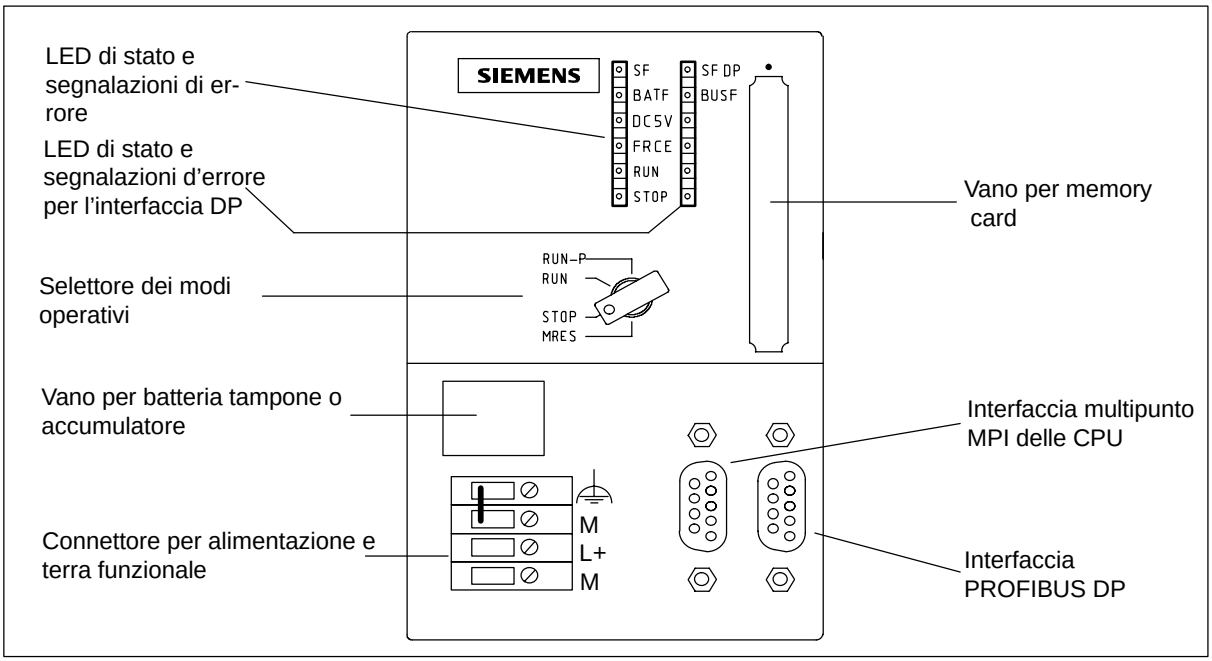


Figura 1-1 Elementi di comando e visualizzazione della CPU

Differenze tra le CPU

Tabella 1-1 CPU e differenze negli elementi di comando e visualizzazione

Elemento	312 IFM	313	314	314 IFM		315	315-2 DP	316-2 DP	318-2
				-5AE0x-	-5AE10-				
LED per l'interfaccia DP	no						sì		
Batteria tampone/ accumulatore	no	senza accumulatore	sì						
Connettore per l'alimentazione	no; tramite connettore frontale	sì							
Memory Card	no	sì		no	sì	sì			
Interfaccia PROFIBUS DP	no						sì		

1.1.1 LED di stato e segnalazioni di errore

LED della CPU:

SF ... (rosso) ... guasto hardware o software
BATF ... (rosso) ... guasto della batteria (non CPU 312 IFM)
DC5V ... (verde) ... l'alimentazione DC 5V per la CPU e per il bus S7-300 è OK.
FRCE ... (giallo) ... job di forzamento attivo
RUN ... (verde) ... CPU in stato RUN; il LED lampeggia all'avviamento con 1 Hz; in stato ALT con 0,5 Hz
Stop ... (giallo) ... CPU in Stop o ALT oppure avviamento; il LED lampeggia con la richiesta di cancellazione totale

LED per PROFIBUS:

CPU 315-2 DP/
CPU 316-2 DP

BUSF ... (rosso) ... errore hardware o software nell'interfaccia PROFIBUS

CPU 318-2

BUS1F ... (rosso) ... errore di hardware o software nell'interfaccia 1
BUS2F ... (rosso) ... errore di hardware o software nell'interfaccia 2

Figura 1-2 LED di stato e segnalazioni di errore delle CPU

1.1.2 Selettore dei tipi di funzionamento

Il selettore dei modi operativi è uguale in tutte le CPU.

Posizioni del selettore dei modi operativi

Nel seguito sono descritte le relazioni tra le posizioni del selettore del modo di funzionamento e il comportamento della CPU.

Informazioni dettagliate sui tipi di funzionamento della CPU si trovano nella Guida online di *STEP 7*.

Posizione	Significato	Spiegazione
RUN-P	Modo di funzionamento RUN-PROGRAM	La CPU elabora il programma utente. In questa posizione la chiave non può essere estratta.
RUN	Modo di funzionamento RUN	La CPU elabora il programma utente. Senza legittimazione tramite password, non è possibile modificare il programma utente. In questa posizione la chiave può essere estratta; nessuna persona non abilitata può così modificare il modo di funzionamento.
Stop	Modo di funzionamento Stop	La CPU non elabora il programma utente. In questa posizione la chiave può essere estratta; nessuna persona non abilitata può così modificare il modo di funzionamento.
MRES	Cancellazione totale	Posizione pulsante del selettore dei modi operativi per la cancellazione totale della CPU (nel caso di 318-2 anche per l'avviamento a freddo). La cancellazione totale tramite selettore del tipo di funzionamento richiede una sequenza particolare di comandi

1.1.3 Batteria tampone/accumulatore

Eccezione

Le CPU 312 IFM e 313 non hanno un orologio a tempo reale e per questo non è necessario un accumulatore.
La CPU 312 IFM non viene bufferizzata, per cui non si può innestare alcuna batteria.

Batteria tampone o accumulatore?

La tabella 1-2 mostra le differenze nel caso di bufferizzazione con accumulatore o con batteria tampone.

Tabella 1-2 Impiego della batteria tampone o accumulatore

Bufferizzazione con...	**... bufferizza**	**Osservazioni**	**Tempo di bufferizzazione**
Accumulatore	Esclusivamente l'orologio a tempo reale	L'accumulatore viene nuovamente caricato con RETE ON della CPU. **Avvertenza:** Il programma utente deve essere salvato nella memory card oppure, nel caso della CPU 314 IFM (-5AE**0x**-) nella memoria ROM.	120h (a 25°C) 60 h (a 60°C) ... dopo 1 ora di tempo di caricamento
Batteria tampone	• il programma utente (se non memorizzato su memory card per salvare i dati anche in caso di guasto di rete) • diversi campi dati nei blocchi dati devono essere a ritenzione, più di quanti ne siano consentiti senza batteria • l'orologio a tempo reale	**Avvertenza:** La CPU può conservare, indipendentemente dalla batteria, una parte dei dati in modo ritentivo. Una batteria tampone deve essere impiegata solo se si intende preservare una quantità di dati superiore a quella mantenuta dalla CPU.	1 anno

1.1.4 Memory Card

Eccezione

Nelle CPU 312 IFM e 314 IFM (-5AE**0x**-) non si può innestare una memory card. Queste CPU sono dotate di una memoria ROM integrata.

Scopo della memory card

Con la memory card si amplia la memoria di caricamento della CPU.

Nella memory card si possono salvare il programma utente e i parametri che determinano il comportamento della CPU e delle unità.

Allo stesso modo si può salvare in una memory card il sistema operativo della propria CPU; eccetto la CPU 318-2.

Se si salva il programma utente nella memory card, esso vi rimane anche senza batteria tampone con RETE-OFF della CPU.

Memory card impiegabili

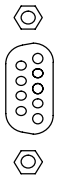
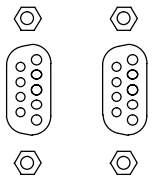
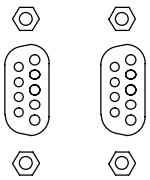
Sono disponibili le seguenti memory card:

Tabella 1-3 Memory card

Capacità	Tipo	Osservazioni
16 kbyte	FEPROM 5 V	La CPU supporta le seguenti funzioni: • Caricamento del programma utente nel modulo della CPU Con questa funzione avviene una cancellazione totale della CPU, il programma utente viene caricato nella memory card e poi dalla memory card nella memoria di lavoro della CPU. • Copiare da RAM a ROM (non nel caso della CPU 318-2)
32 kbyte		
64 kbyte		
256 kbyte		
128 kbyte		
512 kbyte		
1 Mbyte		
2 Mbyte		
4 Mbyte		
128 kbyte	RAM 5 V	Solo con la CPU 318-2
256 kbyte		
512 kbyte		
1 Mbyte		
2 Mbyte		

1.1.5 Interfaccia MPI e PROFIBUS DP

Tabella 1-4 Interfacce della CPU

CPU 312 IFM CPU 313 CPU 314 IFM CPU 314	**CPU 315-2 DP CPU 316-2 DP**		**CPU 318-2**	
Interfaccia MPI	Interfaccia MPI	Interfaccia PROFIBUS DP	Interfaccia MPI/DP	Interfaccia PROFIBUS DP
 MPI	 MPI DP		 MPI/ DP DP	
-	-	-	Modifica della progettazione per l'interfaccia PROFIBUS DP possibile	-

Interfaccia MPI

L'MPI è l'interfaccia della CPU per il PG/OP o per la comunicazione in una sottorete MPI. La velocità di trasmissione abituale (preimpostata) è di 187,5 kBaud (CPU 318-2: sono impostabili fino a 12 MBaud).
Per la comunicazione con una S7-200 devono essere impostati 19,2 kBaud.

La CPU invia all'interfaccia MPI automaticamente i propri parametri di bus impostati (ad esempio il baudrate). In tal modo, tra l'altro, un'apparecchiatura di programmazione si può "agganciare" automaticamente in una sottorete MPI

Interfaccia PROFIBUS DP

Le CPU con 2 interfacce mettono a disposizione dell'utente l'interfaccia PROFIBUS DP per il collegamento al PROFIBUS DP. Sono possibili baudrate fino a 12 MBaud.

La CPU invia all'interfaccia PROFIBUS DP automaticamente i propri parametri di bus impostati (ad esempio il baudrate). In tal modo, tra l'altro, un'apparecchiatura di programmazione si può "agganciare" automaticamente in una sottorete PROFIBUS

In STEP 7 si può disattivare l'invio automatico dei parametri di bus.

Apparecchiature collegabili

MPI	PROFIBUS DP
• PG/PC e OP • Controllori S7 con interfaccia MPI (S7-300, M7-300, S7-400, M7-400, C7-6xx) • S7-200 (**Avvertenza:** solo 19,2 kBaud)	• PG/PC e OP • Controllori S7 con interfaccia PROFIBUS DP (S7-200, S7-300, M7-300, S7-400, M7-400, C7-6xx) • Altri master DP e slave DP

S7-200 con MPI solo con 19,2 kBaud

Avvertenza

A 19,2 kBaud per comunicazione con l'S7-200:

– sono ammessi in una sottorete **al massimo 8 nodi**(CPU, PG/OP, FM/CP con indirizzo MPI proprio) e

– essi non devono eseguire **alcuna comunicazione di dati globale**.

Leggere il *Manuale di sistema S7-200* per maggiori informazioni.

Estrazione e innesto di unità nella sottorete MPI

Non si deve inserire o rimuovere alcuna unità (SM, FM, CP) di una S7-300 mentre vengono trasferiti dati tramite MPI.

Pericolo

Se si inseriscono o si rimuovono unità (SM, FM, CP) della S7-300 durante il traffico dati tramite MPI, i dati possono essere modificati dai disturbi.

Durante il traffico dati tramite MPI, non è consentito innestare o estrarre le unità (SM, FM, CP) della S7-300.

Perdita di pacchetti GD nel modificare la sottorete MPI durante il servizio

Pericolo

Perdita di pacchetti di dati nella sottorete MPI.

Se si collega alla sottorete MPI durante il normale funzionamento una ulteriore CPU, si può verificare la perdita di pacchetti di dati globali e l'allungamento del tempo di ciclo.

Rimedio:

1. Togliere la tensione di alimentazione al nodo da inserire in rete.
2. Collegare il nodo alla sottorete MPI.
3. Ripristinare la tensione di alimentazione al nodo.

1.1.6 Orologio e contatore ore d’esercizio

La tabella 1-5 contiene le caratteristiche e le funzioni dell’orologio di ciascuna CPU.

Tramite la parametrizzazione della CPU in *STEP 7* si possono impostare anche funzioni come sincronizzazione e fattore di correzione. Leggere a tale scopo la Guida online di *STEP 7*.

Tabella 1-5 Caratteristiche dell’orologio delle CPU

Caratteristiche	312 IFM	313	314	314 IFM	315	315-2 DP	316-2 DP	318-2
Tipo	Orologio software		Orologio hardware (orologio in tempo reale)					
Preimpostazione di fabbrica	DT#1994-01-01-00:00:00							
Bufferizzazione	Impossibile		• Batteria tampone • Accumulatore					
Contatore ore d’esercizio	-	1						8
Numero		0						0 ... 7
Campo dei valori		da 0 a 32767 ore						da 0 a 32767 ore
Precisione	... scostamento max. giornaliero:							
• a tensione di alimentazione inserita da 0 a 60° C	± 9s							
• a tensione di alimentazione disinserita 0° C 25° C 40° C 60° C	 da +2s a -5s ± 2s +2s bis -3s +2s bis -7s							

Comportamento dell’orologio a RETE OFF

La tabella seguente mostra il comportamento dell’orologio in condizioni di RETE OFF della CPU a seconda del tipo di bufferizzazione:

Bufferizzazione	CPU 314 fino a 318-2	CPU 312 IFM e 313
Con batteria tampone	Con RETE OFF l’orologio continua a funzionare.	Con RETE ON l’orologio della CPU continua a funzionare con l’ora in cui si è verificato RETE OFF. Poiché non è bufferizzato, in caso di RETE OFF anche l’orologio si ferma.
Con accumulatore	Con RETE OFF l’orologio della CPU continua a funzionare per il tempo di autonomia dell’accumulatore. Con RETE ON l’accumulatore viene ricaricato.	
	Se la bufferizzazione è difettosa, **non viene inviato alcun messaggio di errore**. Con RETE ON l’orologio continua a funzionare con l’ora in cui si è verificato RETE OFF.	
Nessuno	Con RETE ON l’orologio della CPU continua a funzionare con l’ora in cui si è verificato RETE OFF. Poiché la CPU non è bufferizzata, in caso di RETE OFF anche l’orologio si ferma.	

1.2 Possibilità di comunicazione della CPU

Le CPU mettono a disposizione dell'utente le seguenti possibilità di comunicazione:

Tabella 1-6 Possibilità di comunicazione della CPU

Comunicazione	MPI	DP	Spiegazione
Comunicazione PG/OP	x	x	Una CPU può mantenere contemporaneamente più collegamenti online con uno o anche diversi PG/OP. Per la comunicazione PG/OP tramite l'interfaccia DP occorre attivare la funzione "Programmazione, controllo/comando" nella progettazione e parametrizzazione della CPU.
Comunicazione di base S7	x	x	Con le funzioni di sistema I si possono trasferire dati tramite la rete MPI/DP all'interno di una S7-300 (scambio di dati acquisito). Lo scambio di dati avviene tramite collegamenti S7 non progettati.
	x	-	Con le funzioni di sistema X si possono trasferire dati ad altri partner di comunicazione nella sottorete MPI (scambio di dati acquisito). Lo scambio di dati avviene tramite collegamenti S7 non progettati.
			L'elenco degli SFC I/X si trova nella *lista delle operazioni*, una descrizione dettagliata nella *Guida online di STEP 7* o nel manuale di riferimento *Funzioni standard e di sistema*.
Routing di funzioni PG	x	x	Con le CPU 31x-2 e *STEP 7* dalla V 5/0, si possono raggiungere con il PG/PC, al di là dei limiti della sottorete, stazioni S7 online e in tal modo, ad esempio, caricare programmi utente o una configurazione hardware o effettuare funzioni di test e messa in servizio. Per il routing tramite l'interfaccia DP si deve nella progettazione e parametrizzazione della CPU, attivare la funzione "Programmazione, controllo/comando". Una descrizione dettagliata del routing si trova nella Guida online di *STEP 7*.
Comunicazione S7	x	-	La comunicazione S7 avviene tramite collegamenti S7 progettati. In tali collegamenti le CPU S7-300 fungono da server per le CPU S7-400. Ciò significa che le CPU S7-400 possono scrivere e leggere dati nelle CPU S7-300.
Comunicazione dati globale	x	-	Le CPU delle S7-300/400 possono scambiare tra loro dati globali (scambio di dati non acquisito).

Risorse di collegamento

Ogni collegamento di comunicazione necessita nella CPU S7 di una risorsa di collegamento quale elemento di gestione per la durata del collegamento di comunicazione. Corrispondentemente ai dati tecnici, ogni CPU S7 ha a disposizione un determinato numero di risorse di collegamento le quali vengono occupate da diversi servizi di comunicazione (comunicazione PG/OP, comunicazione S7 o comunicazione di base S7).

La distribuzione delle risorse di collegamento è diversa tra le CPU dalla 312 IFM alla 316-2 DP (vedere tabella 3-6) e la CPU 318-2 (vedere tabella 1-8):

Risorse di collegamento delle CPU 312 IFM fino a 316-2 DP

Con le CPU 315-2 DP e 316-2 DP le risorse di collegamento sono indipendenti dalle interfacce. Ciò significa che un collegamento di comunicazione PG occupa una risorsa di collegamento, indipendentemente dal fatto che il collegamento avvenga tramite l'interfaccia MPI o l'interfaccia DP.

Tabella 1-7 Risorse di collegamento della CPU 312 IFM fino a 316-2 DP

Funzioni di comunicazione	Spiegazione
Comunicazione PG/ Comunicazione OP/ Comunicazione di base S7	Al fine di evitare che la configurazione delle risorse di collegamento dipenda solo dall'ordine temporale della registrazione dei diversi servizi di comunicazione, esiste per i seguenti servizi la possibilità di riservare risorse di collegamento: • Comunicazione PG e comunicazione OP • Comunicazione di base S7 Per la comunicazione PG/OP viene riservata almeno una risorsa di collegamento quale preimpostazione. Non sono possibili valori minori. Nei dati tecnici delle CPU si trovano le risorse di collegamento impostabili come pure le preimpostazioni per ogni CPU. Una "nuova distribuzione" delle risorse di collegamento si imposta in *STEP 7* nella parametrizzazione della CPU.
Comunicazione S7	Altri servizi di comunicazione, come p.es. la comunicazione S7 con funzioni PUT/GET, non possono occupare queste risorse di collegamento anche se stabiliscono prima il collegamento. A tale scopo vengono invece occupate le risorse di collegamento ancora a disposizione che non sono state riservate in particolare per un servizio. Esempio per la CPU 314 che mette a disposizione 12 risorse di collegamento: - per la comunicazione PG si riservano 2 risorse di collegamento. - per la comunicazione OP si riservano 6 risorse di collegamento. - per la comunicazione di base S7 si riserva 1 risorsa di collegamento. →In tal caso, per la comunicazione S7, la comunicazione PG/OP e la comunicazione di base S7 si hanno ancora a disposizione 3 risorse di collegamento. **Avvertenza** sulle risorse di collegamento OP: con oltre 3 OP si possono avere messaggi di errore causati da temporanei colli di bottiglia delle risorse nella CPU. Tali messaggi di errore possono ad esempio essere "44 errore di trasmissione #13" o "#368 classe di errore di comunicazione S7 131 n. 4". Rimedio: confermare i messaggi di errore manualmente o dopo un intervallo progettato in PROTOOL (in "Segnalazioni di sistema" → "Durata della visualizzazione")
Routing di funzioni PG (CPU 31x-2 DP)	Le CPU mettono a disposizione dell'utente risorse di collegamento per 4 collegamenti di routing. Queste risorse di collegamento sono presenti in aggiunta.
Comunicazione tramite una CP 343-1 con lunghezza di dati > 240 byte nel caso di Send/Receive	La CP necessita di una risorsa di collegamento libera non riservata per la comunicazione di base S7 PG/OP/S7.

Risorse di collegamento della CPU 318-2

Tabella 1-8 Risorse di collegamento della CPU 318-2

Funzioni di comunicazione	Spiegazione
Comunicazione PG/OP	Per queste funzioni di comunicazione la CPU 318-2 mette a disposizione complessivamente 32 risorse di collegamento (con punto finale di collegamento CPU). Queste 32 risorse di collegamento possono essere liberamente distribuite tra le funzioni di comunicazione in questione.
Comunicazione di base S7	Nella distribuzione delle risorse di collegamento, prestare attenzione ai seguenti punti: • Il numero delle risorse di collegamento è diverso per interfaccia: – Interfaccia MPI/DP: 32 risorse di collegamento – DP-SS: 16 risorse di collegamento • Nel caso di collegamenti che non hanno la CPU quale punto finale (ad esempio un FM o nel caso di routing), si devono detrarre 2 risorse di collegamento dalla risorse complessive e 1 risorsa di collegamento per interfaccia. La figura 1-3 mostra il principio della distribuzione delle risorse di collegamento. Un esempio di calcolo delle risorse di collegamento si trova nel capitolo 5
Routing di funzioni PG	
Comunicazione S7	

Principio delle risorse di collegamento nel caso della CPU 318-2

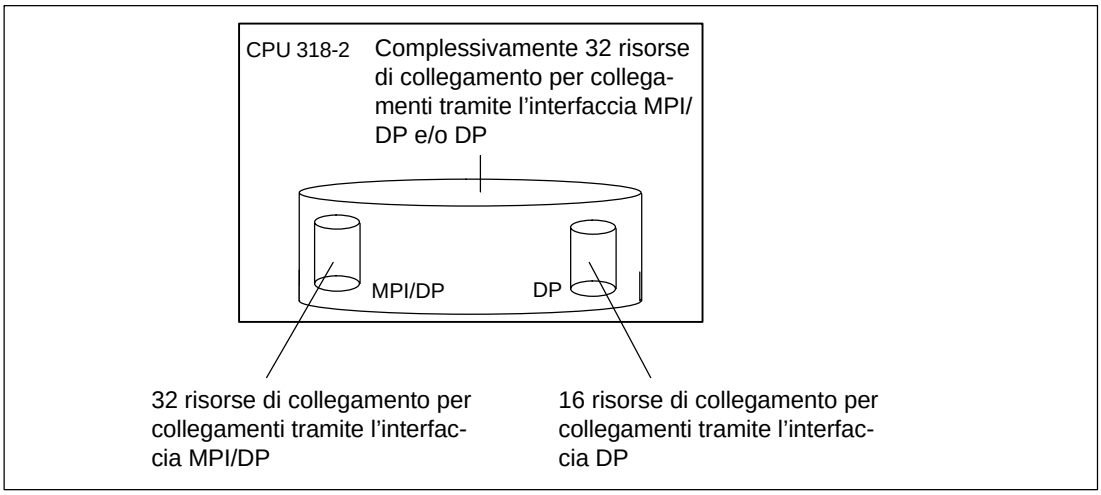

CPU 318-2
Complessivamente 32 risorse di collegamenti tramite l'interfaccia MPI/DP e/o DP
MPI/DP
DP
32 risorse di collegamento per collegamenti tramite l'interfaccia MPI/DP
16 risorse di collegamento per collegamenti tramite l'interfaccia DP

Figura 1-3 Principio delle risorse di collegamento nel caso della CPU 318-2

Risorse d’interfaccia della CPU 318-2 - esempio di calcolo:

1.: 2 passaggi di rete tramite routing nella CPU

Ciò significa che:
- sono occupate 2 risorse di collegamento dell’interfaccia MPI/DP;
- sono occupate 2 risorse di collegamento dell’interfaccia MPI/DP;
- sono occupate 4 risorse di collegamento che sono complessivamente a disposizione per ambedue le interfacce;

2.: 4 collegamenti per la comunicazione di base S7 e la comunicazione PG/OP con la CPU quale punto finale di collegamento tramite l’interfaccia MPI/DP

Ciò significa che:
- sono occupate 4 risorse di collegamento dell’interfaccia MPI/DP;
- sono occupate 4 risorse di collegamento che sono complessivamente a disposizione per ambedue le interfacce;

Ciò significa che: **nella somma sono ancora libere:**
- 26 delle risorse di collegamento dell’interfaccia MPI/DP;
- 14 delle risorse di collegamento dell’interfaccia DP;
- 24 delle risorse di collegamento che sono complessivamente a disposizione per ambedue le interfacce

Coerenza dati nelle comunicazione

Un aspetto decisivo nel trasferimento di dati tra le apparecchiature è la coerenza degli stessi. I dati che vengono trasferiti insieme, dovrebbero derivare da un ciclo di eleborazione e essere in tal modo interdipendenti, cioè coerenti.

Se nel programma utente esiste una funzione di comunicazione programmata, ad esempio X-SEND/ X-RCV che accede a dati comuni, l’accesso a tale area di dati può essere coordinato tramite il parametro “BUSY” stesso.

Tuttavia con le funzioni di comunicazione S7, p. es. PUT/GET o lettura/scrittura tramite comunicazione OP, che non richiedono un blocco nel programma utente della CPU 31x (come server), il volume della coerenza dati deve essere considerato già durante la programmazione. Osservare le seguenti differenze tra le CPU 312IFM fino a 316-2 DP e CPU 318-2:

CPU 312 IFM fino a 316-2 DP	CPU 318-2
Le funzioni PUT/GET della comunicazione S7, o lettura/scrittura di variabili tramite la comunicazione OP, vengono elaborate nel punto di controllo del ciclo della CPU. Per garantire un determinato tempo di reazione dell'interrupt di processo, le variabili di comunicazione vengono copiate in maniera coerente nella/dalla memoria di lavoro, in blocchi da 32 byte (versioni della CPU precedenti a quanto descritto in questo manuale: blocchi da 8 byte) nel punto di controllo del ciclo del sistema operativo. Per tutte le aree dei dati di maggiori dimensioni non viene garantita alcuna coerenza di dati. Se viene richiesta una coerenza dati definita, le variabili di comunicazione nel programma utente non devono essere per questo maggiori di 8 o 32 byte. Se si copiano le variabili di comunicazione con l'SFC 81 "UBLKMOV", in tal caso la copiatura non verrà interrotta da classi di a priorità maggiori.	Le funzioni PUT/GET della comunicazione S7, o lettura/scrittura di variabili tramite la comunicazione OP, vengono elaborate con la CPU 318-2 in intervalli di tempo definiti da parte del sistema operativo. Per questo motivo se si accede ad una variabile di comunicazione, il programma utente dopo ogni istruzione (comando a byte/parola/parola doppia) può essere interrotto. La consistenza di dati di una variabile di comunicazione è per questo motivo possibile solo fino ai limiti di comando usati nel programma utente. Se è necessaria una maggiore coerenza dei dati come byte, parola e doppia parola, si deve copiare la variabile di comunicazione nel programma utente, sempre con l'SFC 81 "UBLKMOV", che garantisce una lettura/scrittura coerente dell'intera area delle variabili di comunicazione.

Informazioni dettagliate

... sull'argomento comunicazione si trovano nella Guida online *STEP 7* e nel manuale *Comunicazione con SIMATIC*.

... sugli SFC/SFB di comunicazione si trovano nella *Guida online STEP 7* e nel manuale di riferimento *Funzioni standard e di sistema*.

Comunicazione di dati globale con le CPU S7-300

Qui di seguito si trovano caratteristiche importanti della comunicazione di dati globale nell'S7-300.

Condizioni di trasmissione e ricezione

Per la comunicazione via circuito GD occorre rispettare le seguenti condizioni:

- Per il mittente di un pacchetto GD vale quanto segue:
  fattore di scansione$_{mittente}$ $\times$ tempo di ciclo$_{mittente}$ $\geq$ 60 ms (CPU 318-2: $\geq$ 10 ms)
- Per il ricevente di un pacchetto GD vale quanto segue:
  fattore di scansione$_{ricevente}$ $\times$ tempo di ciclo $_{ricevente}$ $<$ fattore di scansione$_{mittente}$ $\times$ tempo di ciclo$_{mittente}$

Se queste condizioni non vengono rispettate, è possibile che il pacchetto GD vada perduto. Le cause di ciò sono:

- le prestazioni della CPU "più piccola" del circuito GD
- la spedizione e la ricezione dei dati globali avviene in modo asincrono tra mittente e ricevente.

La perdita di dati globali viene segnalata nel campo di stato di un circuito GD, se questo è stato progettato con lo *STEP 7*.

Avvertenza

Per la comunicazione con dati globali occorre osservare quanto segue: i dati globali inviati non vengono confermati dal ricevente.

Il mittente non ha quindi alcuna informazione sull'avvenuta ricezione da parte del destinatario, né su quale destinatario abbia eventualmente ricevuto i dati globali inviati.

Cicli di trasmissione per dati globali

Se in *STEP 7* (dalla versione 3.0 in poi) viene impostata l'opzione "Invia dopo ogni ciclo della CPU" e la CPU ha un ciclo breve (< 60 ms), si può verificare l'errore seguente: il sistema operativo sovrascrive un pacchetto GD della CPU non ancora inviato. **Suggerimento:** la perdita di dati globali viene segnalata nel campo di stato di un circuito GD, se questo è stato progettato con *STEP 7*.

1.3 Funzioni di test e diagnostica

Le CPU mettono a disposizione dell'utente

- funzioni di test per la messa in servizio e
- diagnostica tramite LED e tramite *STEP 7*.

1.3.1 Funzioni di test

Le CPU mettono a disposizione dell'utente le seguenti funzioni di test:

- Controllo variabili
- Comando variabili
- Forzamento (prestare attenzione in tal caso alle differenze nelle CPU)
- Stato blocco
- Impostazione punto di arresto

Una descrizione dettagliata delle funzioni di test si trova nella Guida online *STEP 7*.

Importante nel caso di stato blocco.

La funzione *STEP 7* Stato blocco prolunga il tempo ciclo della CPU.

L'utente ha la possibilità, in *STEP 7* di impostare un aumento massimo del ciclo (non con la CPU 318-2). In questo caso occorre impostare nei parametri della CPU, in *STEP 7* , il modo operativo "Processo".

Forzamento diverso nell'S7-300

Si tenga presente che il forzamento ha diverse proprietà in funzione della CPU:

CPU 318-2	CPU dalla 312 IFM alla 316-2 DP
Le variabili di un programma utente impostate con valori fissi (valori di forzamento) non possono essere modificate o sovrascritte dal programma utente. Non è consentito il forzamento di aree della periferia o delle immagini di processo comprese nell'area di dati utili coerenti.	Le variabili di un programma utente impostate con valori fissi (valori di forzamento) possono essere sovrascritte dal programma utente. (vedere figura 1-4 a pagina 1-21)
Variabili possono essere: ingressi/uscite ingressi/uscite di periferiche merker Si possono forzare complessivamente fino a 256 variabili.	Variabili possono essere: ingressi/uscitte Si possono forzare complessivamente fino a 10 variabili.

Forzamento con la CPU 312 IFM fino a 316-2 DP:

Attenzione

I valori di forzamento nell'immagine di processo degli ingressi possono essere sovrascritti nel programma utente tramite comandi in scrittura (per esempio T EB x, = E x.y, copia con SFC ecc.) e tramite comandi di periferia in lettura (per esempio L PEW x) o anche tramite funzioni PG/OP in scrittura.

Le uscite preimpostare con valori di forzamento forniscono un valore di forzamento solo se nel programma utente non si scrive nelle uscite con comandi di periferia in scrittura (ad esempio T PAB x) e se le funzioni PG/OP non scrivono in tali uscite.

Accertarsi in ogni caso che i valori di forzamento nell'immagine di processo degli ingressi/ uscite non possano essere sovrascritti dal programma utente o dalle funzioni PG/OP.

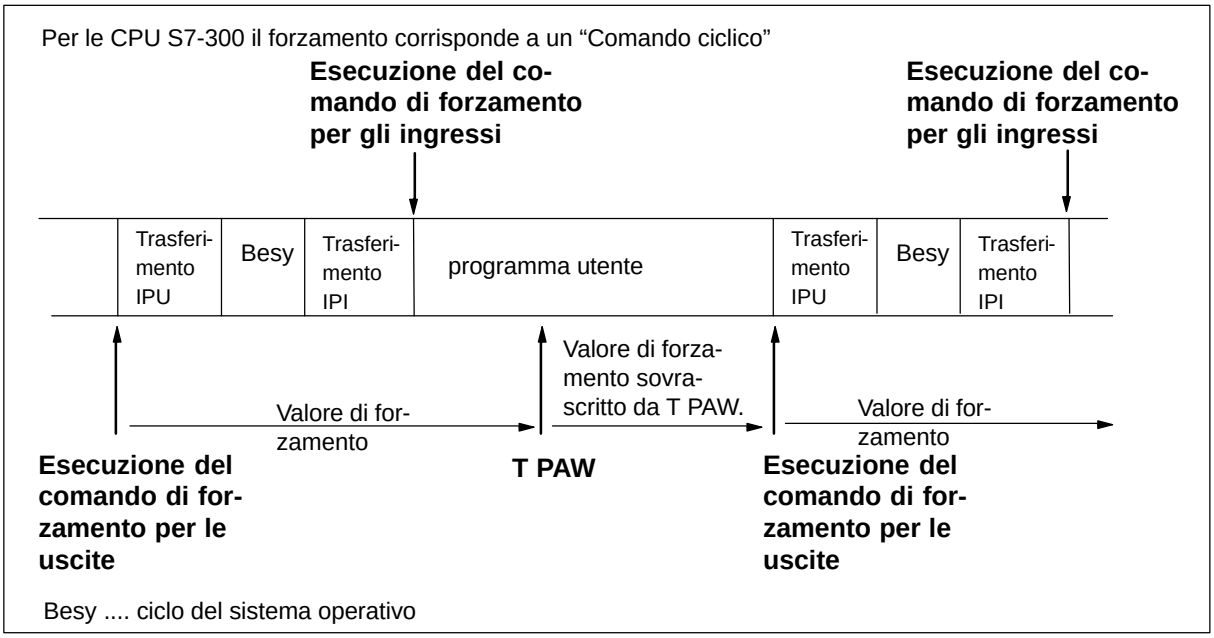

Per le CPU S7-300 il forzamento corrisponde a un "Comando ciclico"
Esecuzione del comando di forzamento per gli ingressi
Esecuzione del comando di forzamento per gli ingressi
Trasferimento IPU
Besy
Trasferimento IPI
programma utente
Trasferimento IPU
Besy
Trasferimento IPI
Valore di forzamento
Valore di forzamento sovrascritto da T PAW.
Valore di forzamento
Esecuzione del comando di forzamento per le uscite
T PAW
Esecuzione del comando di forzamento per le uscite
Besy .... ciclo del sistema operativo

Figura 1-4 Principio del forzamento nel caso delle CPU S7-300 (CPU 312 IFM fino a 316-2 DP)

1.3.2 Diagnostica tramite LED

Nella tabella 1-9 vengono considerati solo i LED rilevanti per la diagnostica della CPU o della S7-300. Il significato dei LED dell'interfaccia PROFIBUS DP si trova nel capitolo 2

Tabella 1-9 LED di diagnostica della CPU

LED	Significato	
SF	**Si accende** in caso di	Errori hardware Errori di programmazione Errori di parametrizzazione Errori di calcolo Errori di tempo Memory card difettosa Errore di batteria o se nel caso di RETE ON manca la bufferizzazione Errore di periferia (solo per la periferia esterna) Errore di comunicazione
BATF	**Si accende** se	La batteria tampone è difettosa, manca o è scarica. **Avvertenza:** si accende anche se è innestato un accumulatore. Motivo: il programma utente non viene bufferizzato dall'accumulatore.
Stop	**Si accende** se	La CPU non sta elaborando un programma utente
	Lampeggia se	La CPU richiede la cancellazione totale

1.3.3 Diagnostica con *STEP 7*

Avvertenza

Osservare che, nonostante le numerose funzioni di controllo e reazione agli errori, non viene fornito un sistema di sicurezza o ad elevata disponibilità.

Se si presenta un errore la CPU ne riporta la causa nel buffer di diagnostica. Il buffer di diagnostica viene letto con il PG.

In caso di errore o di evento di allarme, la CPU entra in STOP oppure l'utente può intervenire nel programma utente attraverso gli OB di errore o di allarme. Una descrizione dettagliata della diagnostica con *STEP 7* si trova nella Guida online *STEP 7*.

La *lista delle operazioni* fornisce una panoramica

- degli errori o eventi di allarme ai quali si può reagire e con quale OB
- l'OB che si può programmare nelle singole CPU.

Comportamento della CPU nel caso di mancanza di OB di errore

Se non viene programmato un OB di errore, la CPU si comporta come segue:

La CPU entra in STOP in caso di...	La CPU rimane in RUN se manca...
OB 80 (errore di tempo) OB 85 (errore di esecuzione del programma) OB 86 (guasto della stazione nella sottorete PROFIBUS DP) OB 87 (errore di comunicazione) OB 121 (errore di programmazione) OB 122 (errore di accesso diretto alla periferia)	OB 81 (errore alimentatore)

Comportamento della CPU nel caso di mancanza di OB di allarme

Se non si programma un OB di allarme, la CPU assume il seguente comportamento:

La CPU entra in STOP in caso di...	La CPU rimane in RUN se manca...
OB 10/11 (allarme dall'orologio) OB 20/21 (allarme di ritardo) OB 40/41 (interrupt di processo) OB 55 (allarme dall'orologio) OB 56 (allarme di ritardo) OB 57 (per allarmi produttore) OB 82 (allarme di diagnostica) OB 83 (allarme di estrazione/inserimento)	OB 32/35 (schedulazione orologio)

Suggerimenti sull'OB 35 (CPU 318-2: anche OB 32)

Per la schedulazione orologio OB 35/32 si possono impostare tempi a partire da 1 ms. Osservare quanto segue: minore è il periodo di schedulazione orologio, maggiore è la probabilità che si verifichino errori di schedulazione. Osservare assolutamente i tempi del sistema operativo della CPU in questione, il tempo di svolgimento del programma utente e del ritardo il ciclo dovuto, ad esempio, a funzioni PG attive.

1.4 Dati tecnici delle CPU

In questo capitolo

- Si trovano i dati tecnici della CPU
- Si trovano per la CPU 312 IFM e 314 IFM i dati tecnici degli ingressi/uscite integrate
- **Non** vengono trattate le proprietà delle CPU 31x-2 DP quale master DP/slave DP. Leggere il capitolo 2

Paragrafo	Argomento	Pagina
1.4.1	CPU 312 IFM	1-25
1.4.2	CPU 313	1-37
1.4.3	CPU 314	1-40
1.4.4	CPU 314 IFM	1-43
1.4.5	CPU 315	1-59
1.4.6	CPU 315-2 DP	1-62
1.4.7	CPU 316-2 DP	1-65
1.4.8	CPU 318-2	1-68

1.4.1 CPU 312 IFM

Caratteristiche particolari

- Ingressi/uscite integrate (cablaggio sul connettore frontale a 20 poli)
- Nessuna manutenzione, perché priva di batteria tampone
- La configurazione di una S7-300 con CPU 312 IFM è possibile solo in configurazione su rack singolo.

Funzioni integrate della CPU 312 IFM

Funzioni integrate	Spiegazione
Interrupt di processo	Gli ingressi di interrupt sono ingressi parametrizzati in modo da attivare un interrupt di processo con il fronte di segnale corrispondente. Se si intende utilizzare gli ingressi digitali da 124.6 a 125.1 come ingressi di interrupt, è necessario parametrizzarli in *STEP 7*.
Contatori	Per gli ingressi digitali da 124.6 a 125.1 la CPU 312 IFM mette a disposizione in alternativa queste funzioni speciali. La descrizione delle funzioni speciali ”Contatori” e ”Misuratore di frequenza” è riportata nel manuale *Funzioni integrate*.
Misuratore di frequenza	

”Ingressi di interrupt” della CPU 312 IFM

Se si intende utilizzare gli ingressi digitali da 124.6 a 125.1 come ingressi di interrupt, è necessario parametrizzarli in *STEP 7* nei parametri della CPU.

Osservare le seguenti particolarità:

- Questi ingressi digitali hanno un ritardo di segnale molto limitato. Su questo ingresso di interrupt l’unità riconosce già impulsi di una durata da ca. 10 a 50 µs. Per impedire l’attivazione di allarmi tramite impulsi di disturbo, è necessario collegare cavi schermati agli ingressi di interrupt attivati.
  Avvertenza: l’impulso di attivazione dell’interrupt deve essere di almeno 50 µs.
- Lo stato di un ingresso appartenente a un interrupt nell’immagine di processo degli ingressi o in L PEB cambia sempre con il ”normale” ritardo all’ingresso di ca. 3 ms.

Informazione di avvio per l'OB 40

La tabella 1-10 mostra le variabili temporali rilevanti (TEMP) dell'OB 40 per gli "ingressi di interrupt" della CPU 312 IFM. La descrizione dell'OB 40 di interrupt di processo viene fornita nel manuale di riferimento *Funzioni standard e di sistema*.

Tabella 1-10 Informazione di avvio dell'OB 40 per gli ingressi di interrupt degli ingressi/uscite integrati

Byte	Variabile	Tipo di dati	Descrizione	
6/7	OB40_MDL_ADDR	WORD	B#16#7C	Indirizzo dell'unità che ha avviato l'allarme (in questo caso la CPU)
da 8	OB40_POINT_ADDR	DWORD	Vedere la figura 1-5	Segnalazione degli ingressi integrati che hanno avviato l'allarme

Visualizzazione degli ingressi di interrupt

Nella variabile OB40_POINT_ADDR si possono leggere gli ingressi di interrupt che hanno attivato un interrupt di processo. La figura 1-5 mostra l'assegnazione degli ingressi di interrupt ai bit della doppia parola.

Osservare quanto segue: Se si verificano interrupt in diversi ingressi e a distanza molto ravvicinata (< 100 µs), è possibile impostare contemporaneamente diversi bit. Ciò significa che diversi interrupt possono portare a un solo avvio dell'OB 40.

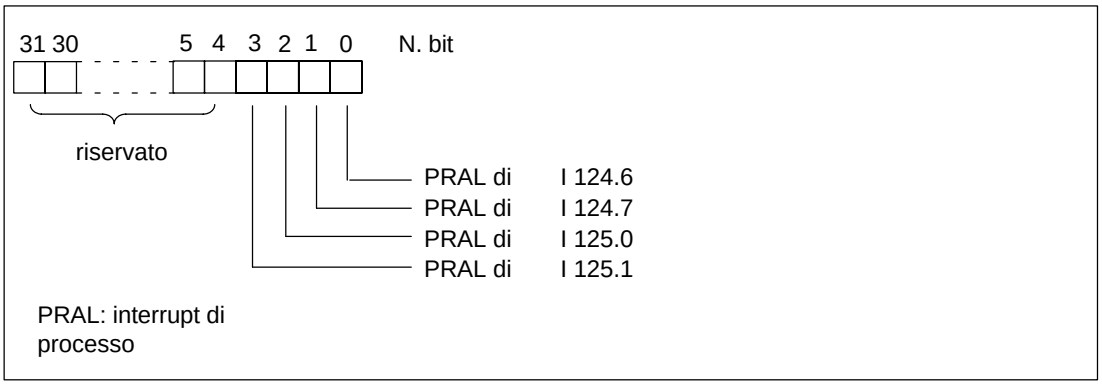


Figura 1-5 Visualizzazione degli stati degli ingressi di interrupt della CPU 312 IFM

Vista frontale

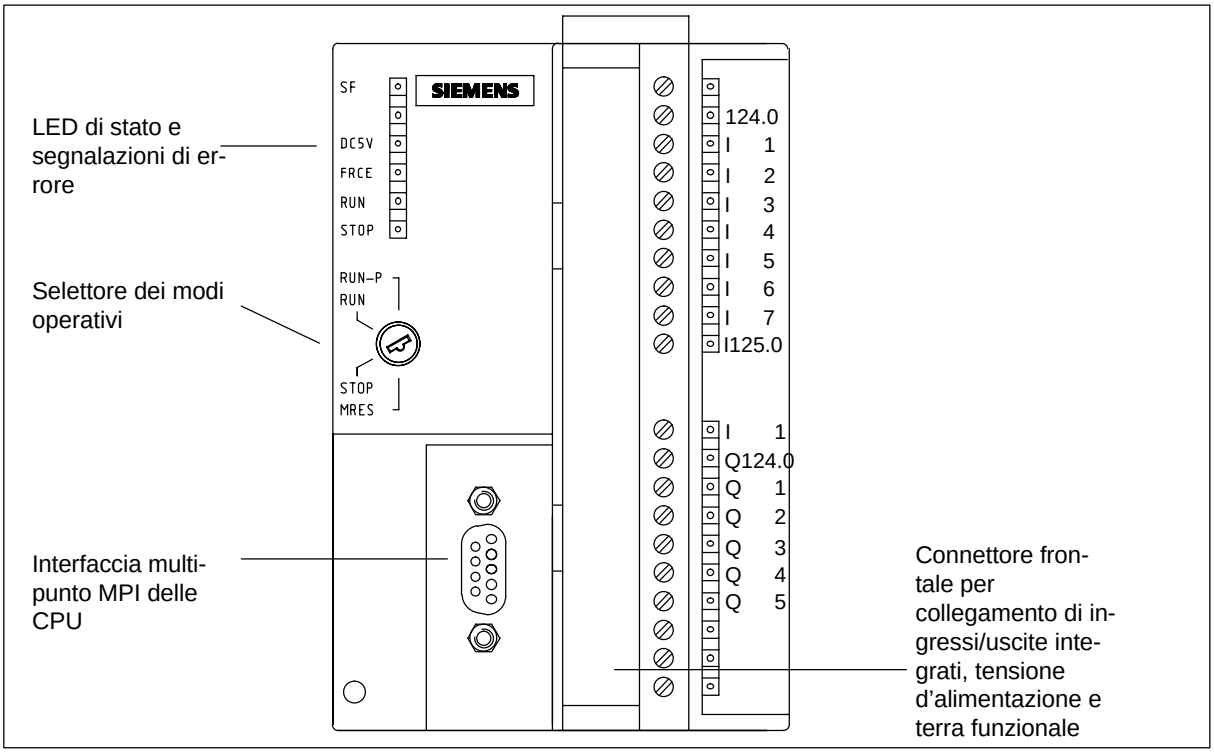


Figura 1-6 Vista frontale della CPU 312 IFM

Dati tecnici della CPU 312 IFM

CPU e versione	
MLFB	6ES7 312-5AC02-0AB0
• Versione hardware	01
• Versione firmware	V 1.1.0
• Pacchetto di programmazione corrispondente	*STEP 7* V 5.0; Service Pack 03
Memoria	
Memoria di lavoro	
• integrata	6 kbyte
• ampliabile	no
Memoria di caricamento	
• integrata	20 kbyte RAM EEPROM da 20 kByte
• FEPROM ampliabile	no
• RAM ampliabile	no
Bufferizzazione	sì
• con batteria	no
• senza batteria	72 byte a ritenzione, parametrizzabile (dati, merker, temporizzatori)
Tempi di elaborazione	
Tempi di elaborazione per	
• Operazioni di bit	min. 0,6 µs
• Operazioni di parole	min. 2 µs
• Operazioni aritmetiche a virgola fissa	min. 3 µs
• Operazioni aritmetiche a virgola mobile	min. 60 µs
Temporizzatori/contatori e relativa ritenzione	
contatori S7	32
• impostabili a ritenzione	da Z 0 a Z 31
• preimpostati	da Z 0 a Z 7
• Campo di conteggio	da 1 a 999
Contatori IEC	sì
• Tipo	SFB
Temporizzatori S7	64
• impostabili a ritenzione	no
• Intervallo temporale	da 10 ms fino a 9990 s
Temporizzatori IEC	sì
• Tipo	SFB

Aree dei dati e relativa ritenzione	
area di dati complessiva a ritenzione (incl. merker, temporizzatori, contatori)	max. 1 DB, 72 byte di dati
Merker	1024
• impostabili a ritenzione	da MB 0 a MB 71
• preimpostati	da MB 0 a MB 15
Merker di clock	8 (1 byte di merker)
Blocchi di dati	max. 63 (DB 0 riservato)
• Dimensione	max. 6 kByte
• impostabili a ritenzione	max. 1 DB, 72 byte
• preimpostati	nessuna ritenzione
Dati locali (non impostabile)	max. 512 byte
• per classe di priorità	256 byte
Blocchi	
OB	vedi lista delle operazioni
• Dimensione	max. 6 kByte
Livello di annidamento	
• per classe di priorità	8
• Aggiuntivi all'interno di un OB di errore	Nessuno
FBs	max. 32
• Dimensione	max. 6 kByte
FCs	max. 32
• Dimensione	max. 6 kByte
Aree di indirizzo (ingressi/uscite)	
Area di indirizzo periferia	
• digitale	da 0 a 31/0 fino a 31
– integrata	124,125 I/124 O
• analogica	da 256 a 383/256 fino a 383
Immagine di processo (non impostabile)	32 byte+4 byte integrati/ 32 byte+4 byte integrati
Canali digitali	256+10 integrati/ 256+6 integrati
Canali analogici	64/32

Struttura	
Rack	1
Moduli per rack	max. 8
Master DP	
• integrata	Nessuno
• tramite CP	sì
Funzioni di segnalazione S7	
Contemporaneamente attive Blocchi Alarm-S	Nessuno
Orario	
Orologio	sì
• bufferizzato	no
• Precisione	vedere capitolo 1.1.6
Contatore ore d'esercizio	no
Sincronizzazione dell'orologio	sì
• nel PLC	Master
• Nell'MPI	Master/slave
Funzioni di test e messa in servizio	
Controlla/comanda variabili	sì
• Variabile	Ingressi, uscite, merker, DB, temporizzatori, contatori
• Numero	
– Controllo variabili	max. 30
– Comando variabili	max. 14
Forzamento	sì
• Variabile	Ingressi, uscite
• Numero	max. 10
Stato blocco	sì
Passo singolo	sì
Punto di stop	2
Buffer di diagnostica	sì
• Numero delle registrazioni (non impostabile)	100

Funzioni di comunicazione	
Comunicazione PG/OP	sì
Comunicazione di dati globale	sì
• Numero dei pacchetti GD	
– Mittente	1
– Ricevente	1
• Dimensione dei pacchetti GD	max. 22 byte
– Di cui consistenti	8 byte
Comunicazione di base S7	sì
• Dati utili per ordine	max. 76 byte
– Di cui consistenti	32 byte nel caso di X/I_PUT/_GET; 76 byte nel caso di X_SEND/_RCV
Comunicazione S7	sì (server)
• Dati utili per ordine	max. 160 byte
– Di cui consistenti	32 byte
Comunicazione compatibile S5	no
Comunicazione standard	no
Numero delle risorse di collegamento	6 per la comunicazione S7 PG/OP/base S7/S7
• Riserva per	
– Comunicazione PG impostabile preimpostata	max. 5 da 1 fino a 5 1
– Comunicazione OP impostabile preimpostata	max. 5 da 1 fino a 5 1
– Comunicazione di base S7 impostabile preimpostato	max. 2 da 0 fino a 2 2
Interfacce	
1. Interfaccia	
Funzionalità	
• MPI	sì
• Master DP	no
• Slave DP	no
• Con separazione di potenziale	no

MPI	
• Servizi	
– Comunicazione PG/OP	sì
– Comunicazione di dati globali	sì
– Comunicazione di base S7	sì
– Comunicazione S7	sì (server)
• Velocità di trasmissione	19,2; 187,5 kBaud
Dimensioni	
Dimensioni di ingombro L × A × P (mm)	80 × 125 130
Peso	ca. 0,45 kg
Programmazione	
Linguaggio di programmazione	STEP 7
Quantità di operazioni	vedi lista delle operazioni
Livelli di parentesi	8
Funzioni di sistema (SFC)	vedi lista delle operazioni
Blocchi funzionalie di sistema (SFB)	vedi lista delle operazioni
Protezione del programma utente	Protezione tramite password

Tensioni, correnti	
Alimentazione	DC 24 V
• campo ammissibile	da 20,4 a 28,8 V
Assorbimento di corrente (funzionamento a vuoto)	tip. 0,7 A
Corrente d'inserzione	tip. 8 A
^{2} t	0,4 A^2s
Protezione esterna per i conduttori d'alimentazione (consigliata)	Interruttore automatico; 10 A, Tipo B o C
Alimentazione del PG su MPI (15 fino a 30 V DC)	max. 200 mA
Potenza dissipata	tip. 9 W
Batteria	no
Accumulatore	no
Ingressi/uscite integrati	
Indirizzi degli integrati:	
• Ingressi digitali	da E 124.0 fino a E 127.7
• Uscite digitali	da A 124.0 fino a A 124.7
Funzioni integrate	
Contatori	1 (vedi manuale *Funzioni integrate*)
misuratori di frequenza	fino a 10 kHz max. (vedi manuale *Funzioni integrate*)

Dati tecnici degli ingressi speciali della CPU 312 IFM

Dati specifici dell'unità	
Numero degli ingressi	4 da I 124.6 a 125.1
Lunghezza dei conduttori	
• schermati	max. 100 m
Tensioni, correnti, potenziali	
Numero degli ingressi comandabili contemporaneamente	4
• montaggio orizzontale fino a 60 °C	4
• montaggio verticale fino a 40 °C	4
Stato, allarmi, diagnostica	
LED di stato	LED verde per ogni canale
Allarme	
• interrupt di processo	parametrizzabile
Funzioni di diagnostica	Nessuno

Dati per la scelta di un datore	
Tensione d'ingresso	
• valore nominale	DC 24 V
• per segnale "1" I 125.0 e I 125.1 I 124.6 e 124.7	 da 15 a 30 V da 15 a 30 V
• per segnale "0"	da -3 a 5 V
Corrente d'ingresso	
• per segnale "1" I 125.0 e I 125.1 I 124.6 e 124.7	 min. 2 mA min. 6,5 mA
Ritardo all'ingresso	
• da "0" a "1"	max. 50 µs
• da "1" a "0"	max. 50 µs
Curva caratteristica degli ingressi I 125.0 e I 125.1 I 124.6 e 124.7	 secondo IEC 1131, tipo 1 secondo IEC 1131, tipo 1
Collegamento di BERO a 2 fili	no
• corrente di riposo ammissibile I 125.0 e I 125.1 I 124.6 e 124.7	 max. 0,5 mA max. 2 mA
Tempo, frequenza	
Tempo di preparazione interno per	
• elaborazione allarme	max. 1,5 ms
Frequenza d'ingresso	≤ 10 kHz

Dati tecnici degli ingressi digitali della CPU 312 IFM

Avvertenza

In alternativa è possibile parametrizzare gli ingressi I 124.6 e I 124.7 come ingressi speciali. Per questi ingressi valgono quindi i dati tecnici degli ingressi speciali.

Dati specifici dell'unità	
Numero degli ingressi	8
Lunghezza dei conduttori	
• non schermati	max. 600 m
• schermati	max. 1000 m
Tensioni, correnti, potenziali	
Numero degli ingressi comandabili contemporaneamente	8
• montaggio orizzontale fino a 60 °C	8
• montaggio verticale fino a 40°C	8
Separazione di potenziale	no

Stato, allarmi, diagnostica	
LED di stato	LED verde per ogni canale
Allarme	Nessuno
Funzioni di diagnostica	Nessuno
Dati per la scelta di un datore	
Tensione d'ingresso	
• valore nominale	DC 24 V
• per segnale "1"	da 11 a 30 V
• per segnale "0"	da -3 a 5 V
Corrente d'ingresso	
• per segnale "1"	tip. 7 mA
Ritardo all'ingresso	
• da "0" a "1"	da 1,2 a 4,8 ms
• da "1" a "0"	da 1,2 a 4,8 ms
Curva caratteristica degli ingressi	secondo IEC 1131, tipo 2
Collegamento di BERO a 2 fili	possibile
• Corrente di riposo ammessa	max. 2 mA

Dati tecnici delle uscite digitali della CPU 312 IFM

Dati specifici dell'unità	
Numero delle uscite	6
Lunghezza dei conduttori	
• non schermati	max. 600 m
• schermati	max. 1000 m
Tensioni, correnti, potenziali	
Corrente totale delle uscite (per gruppo)	
• montaggio orizzontale	
fino a 40°C	max. 3 A
fino a 60 °C	max. 3 A
• montaggio verticale	
fino a 40 °C	max. 3 A
Separazione di potenziale	no
Stato, allarmi, diagnostica	
LED di stato	LED verde per ogni canale
Allarme	Nessuno
Funzioni di diagnostica	Nessuno

Dati per la scelta di un datore	
Tensione d'uscita	
• per segnale "1"	min. L+ (- 0,8 V)
Corrente d'uscita	
• per segnale "1"	
valore nominale	0,5 A
campo ammissibile	da 5 mA a 0,6 A
• per segnale "0" corrente residua	max. 0,5 mA
Campo della resistenza di carico	48 Ω a 4 kΩ
Carico di lampade	max. 5 W
Collegamento in parallelo di 2 uscite	
• per comando ridondante di un carico	possibile
• per aumento della potenza	Impossibile
Comando di un ingresso digitale	possibile
Frequenza di commutazione	
• con carico ohmico	max. 100 Hz
• con carico induttivo secondo IEC 947-5-1, DC 13	max. 0,5 Hz
• con carico di lampade	max. 100 Hz
Limitazione (interna) della tensione d'apertura induttiva	tip. V 30
Protezione delle uscite contro cortocircuito	sì, a clock elettronico
• soglia di risposta	tip. 1 A

Schema dei collegamenti della CPU 312 IFM

La figura 1-7 mostra lo schema di collegamento della CPU 312 IFM. Gli ingressi e le uscite integrati della CPU vanno cablati tramite un connettore frontale a 20 poli.

Attenzione

La CPU 312 IFM non ha protezione contro l'inversione di polarità. L'inserzione a polarità invertite provoca un guasto delle uscite integrate, tuttavia la CPU non entra in stato di STOP e i LED di stato sono accesi. Non viene quindi segnalata alcuna anomalia.

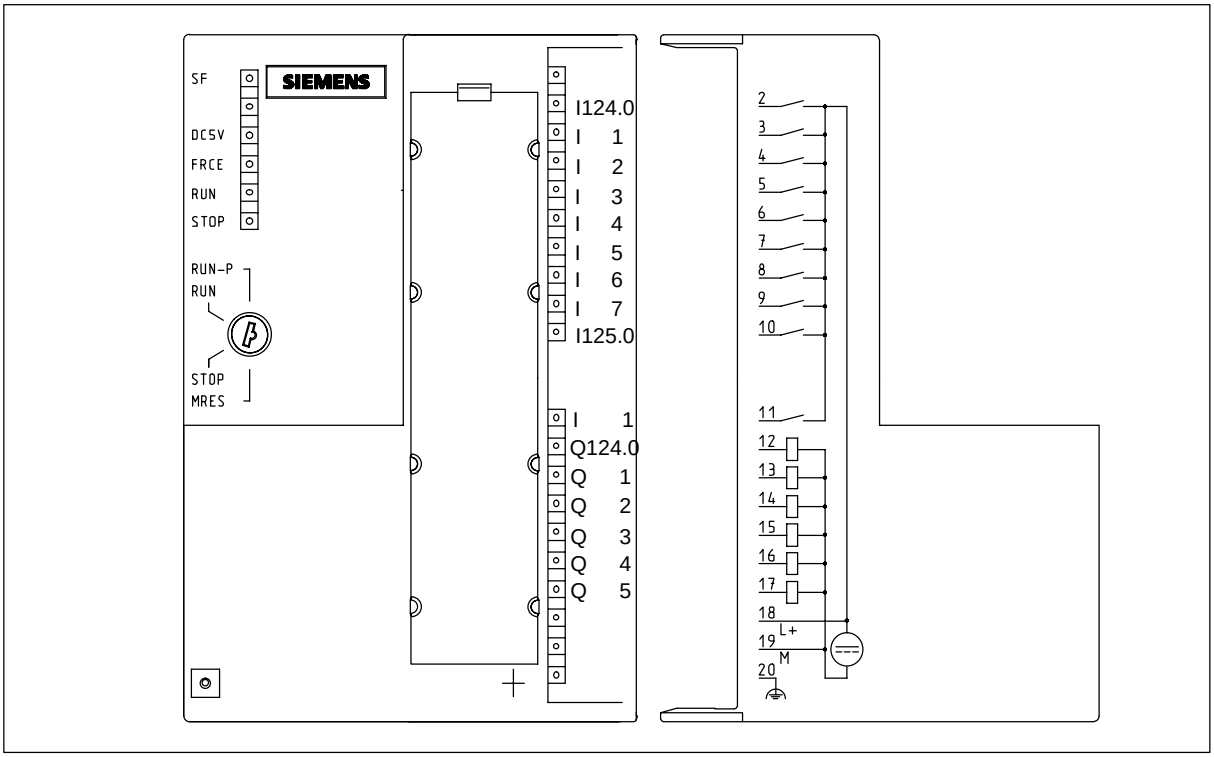


Figura 1-7 Schema di collegamento della CPU 312 IFM

Solo struttura con messa a terra

La CPU 312 IFM può essere impiegata solo in configurazioni collegate a terra. La terra funzionale è collegata internamente al morsetto M nella CPU 312 IFM (vedere figura 1-8 a pagina 1-36).

Connettori di alimentazione

Il collegamento dell'alimentazione

- per la CPU 312 IFM **e**
- per gli ingressi/uscite integrati

va eseguito con i collegamenti 18 e 19 (vedere figura 1-7).

Comportamento in caso di cortocircuito

Se in una delle uscite integrate della CPU 312 IFM si verifica un cortocircuito, procedere come indicato nel seguito:

1. Commutare la CPU 312 IFM in STOP o togliere la tensione d'alimentazione.
2. Rimuovere la causa del cortocircuito.
3. Riportare la CPU 312 IFM in stato RUN o reinserire la tensione d'alimentazione.

Schema di principio della CPU 312 IFM

La figura 1-8 mostra lo schema di principio della CPU 312 IFM.

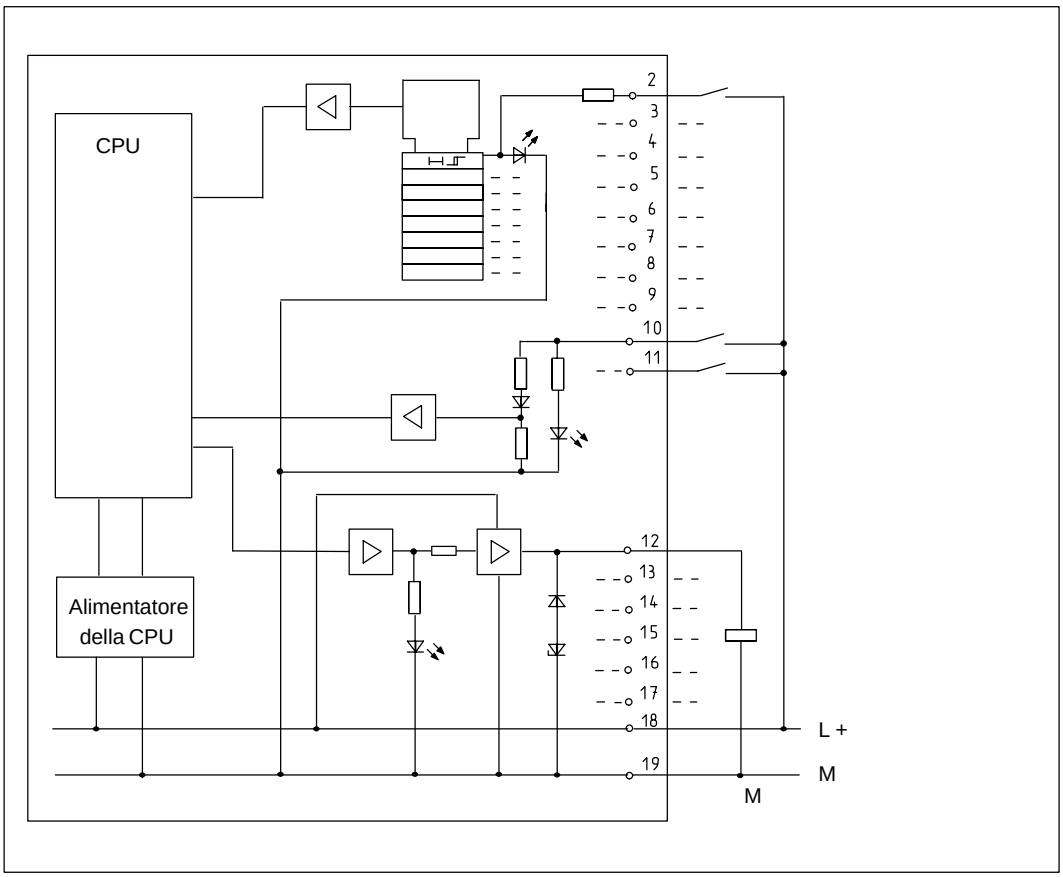


Figura 1-8 Schema di principio della CPU 312 IFM

1.4.2 CPU 313

Dati tecnici della CPU 313

CPU e versione	
MLFB	6ES7 313-1AD03-0AB0
• Versione hardware	01
• Versione firmware	V 1.1.0
• Pacchetto di programmazione corrispondente	*STEP 7* V 5.0; Service Pack 03
Memoria	
Memoria di lavoro	
• integrata	12 kbyte
• ampliabile	no
Memoria di caricamento	
• integrata	20 kbyte RAM
• FEPROM ampliabile	fino a 4 MByte
• RAM ampliabile	no
Bufferizzazione	sì
• con batteria	tutti i dati
• senza batteria	72 byte a ritenzione, parametrizzabile (dati, merker, temporizzatori)
Tempi di elaborazione	
Tempi di elaborazione per	
• Operazioni di bit	min. 0,6 µs
• Operazioni di parole	min. 2 µs
• Operazioni aritmetiche a virgola fissa	min. 2 µs
• Operazioni aritmetiche a virgola mobile	min. 60 µs
Temporizzatori/contatori e relativa ritenzione	
contatori S7	64
• impostabili a ritenzione	da Z 0 a Z 63
• preimpostati	da Z 0 a Z 7
• Campo di conteggio	da 1 a 999
Contatori IEC	sì
• Tipo	SFB
Temporizzatori S7	128
• impostabili a ritenzione	da T 0 a T 31
• preimpostati	nessun temporizzatore a ritenzione
• Intervallo temporale	da 10 ms fino a 9990 s
Temporizzatori IEC	sì
• Tipo	SFB

Aree dei dati e relativa ritenzione	
area di dati complessiva a ritenzione (incl. merker, temporizzatori, contatori)	max. 1 DB, 72 byte di dati
Merker	2048
• impostabili a ritenzione	da MB 0 a MB 71
• preimpostati	da MB 0 a MB 15
Merker di clock	8 (1 byte di merker)
Blocchi di dati	max. 127 (DB 0 riservato)
• Dimensione	max. 8 kByte
• impostabili a ritenzione	1 DB, 72 byte
• preimpostati	nessuna ritenzione
Dati locali (non impostabile)	max. 1536 byte
• per classe di priorità	256 byte
Blocchi	
OB	vedi lista delle operazioni
• Dimensione	max. 8 kByte
Livello di annidamento	
• per classe di priorità	8
• Aggiuntivi all'interno di un OB di errore	4
FBs	128
• Dimensione	max. 8 kByte
FCs	128
• Dimensione	max. 8 kByte
Aree di indirizzo (ingressi/uscite)	
Area di indirizzo periferia	
• digitale	da 0 a 31/0 fino a 31
• analogica	da 256 a 383/256 fino a 383
Immagine di processo (non impostabile)	32 byte/32 byte
Canali digitali	max. 256/256
Canali analogici	max. 64/32

Struttura	
Rack	1
Moduli per rack	max. 8
Numero master DP	
• integrata	no
• tramite CP	1
Funzioni di segnalazione S7	
Contemporaneamente attive Blocchi Alarm-S	Nessuno
Orario	
Orologio	sì
• bufferizzato	no
• Precisione	vedere capitolo 1.1.6
Contatore ore d'esercizio	1
• Numero	0
• Campo dei valori	da 0 a 32767 ore
• granularità	1 ora
• a ritenzione	sì
Sincronizzazione dell'orologio	sì
• nel PLC	Master
• Nell'MPI	Master/slave
Funzioni di test e messa in servizio	
Controlla/comanda variabili	sì
• Variabile	Ingressi, uscite, merker, DB, temporizzatori, contatori
• Numero	
– Controllo variabili	max. 30
– Comando variabili	max. 14
Forzamento	sì
• Variabile	Ingressi, uscite
• Numero	max. 10
Stato blocco	sì
Passo singolo	sì
Punto di stop	2
Buffer di diagnostica	sì
• Numero delle registrazioni (non impostabile)	100

Funzioni di comunicazione	
Comunicazione PG/OP	sì
Comunicazione di dati globale	sì
• Numero dei pacchetti GD	
– Mittente	1
– Ricevente	1
• Dimensione dei pacchetti GD	max. 22 byte
– Di cui consistenti	8 byte
Comunicazione di base S7	sì
• Dati utili per ordine	max. 76 byte
– Di cui consistenti	32 byte nel caso di X/I_PUT/_GET; 76 byte nel caso di X_SEND/_RCV
Comunicazione S7	sì (server)
• Dati utili per ordine	max. 160 byte
– Di cui consistenti	32 byte
Comunicazione compatibile S5	no
Comunicazione standard	no
Numero delle risorse di collegamento	8 per la comunicazione S7 PG/OP/base S7/S7
• Riserva per	
– Comunicazione PG impostabile preimpostata	max. 7 da 1 fino a 7 1
– Comunicazione OP impostabile preimpostata	max. 7 da 1 fino a 7 1
– Comunicazione di base S7 impostabile preimpostato	max. 4 da 0 fino a 4 4
Interfacce	
1. Interfaccia	
Funzionalità	
• MPI	sì
• Master DP	no
• Slave DP	no
• Con separazione di potenziale	no

MPI	
• Servizi	
– Comunicazione PG/OP	sì
– Comunicazione di dati globali	sì
– Comunicazione di base S7	sì
– Comunicazione S7	sì (server)
• Velocità di trasmissione	19,2; 187,5 kBaud
Dimensioni	
Dimensioni di ingombro L × A × P (mm)	80 × 125 130
Peso	ca. 0,53 kg
Programmazione	
Linguaggio di programmazione	STEP 7
Quantità di operazioni	vedi lista delle operazioni
Livelli di parentesi	8
Funzioni di sistema (SFC)	vedi lista delle operazioni
Blocchi funzionalie di sistema (SFB)	vedi lista delle operazioni/kt
Protezione del programma utente	Protezione tramite password

Tensioni, correnti	
Alimentazione	DC 24 V
• campo ammissibile	da 20,4 a 28,8
Assorbimento di corrente (funzionamento a vuoto)	tip. 0,7 A
Corrente d'inserzione	tip. 8 A
I^2t	0,4 A^2s
Protezione esterna per i conduttori d'alimentazione (consigliata)	Interruttore automatico; 2A Tipo B o C
Alimentazione del PG nell'MPI (da 15 a 30 V DC)	max. 200 mA
Potenza dissipata	tip. 8 W
Batteria	
• Tempo di bufferizzazione a 25° C e bufferizzazione della CPU interrotta.	min. 1 anno
• Tempo di stoccaggio della batteria a 25°C	ca. 5 anni
Accumulatore	no

1.4.3 CPU 314

Dati tecnici della CPU 314

CPU e versione	
MLFB	6ES7 314-1AE04-0AB0
• Versione hardware	01
• Versione firmware	V 1.1.0
• Pacchetto di programmazione corrispondente	*STEP 7* V 5.0; Service Pack 03
Memoria	
Memoria di lavoro	
• integrata	24 kbyte
• ampliabile	no
Memoria di caricamento	
• integrata	40 kbyte RAM
• FEPROM ampliabile	fino a 4 MByte
• RAM ampliabile	no
Bufferizzazione	sì
• con batteria	tutti i dati
• senza batteria	4736 byte, parametrizzabili, (dati, merker, temporizzatori)
Tempi di elaborazione	
Tempi di elaborazione per	
• Operazioni di bit	min. 0,3 µs
• Operazioni di parole	min. 1 µs
• Operazioni aritmetiche a virgola fissa	min. 2 µs
• Operazioni aritmetiche a virgola mobile	min. 50 µs
Temporizzatori/contatori e relativa ritenzione	
contatori S7	64
• impostabili a ritenzione	da Z 0 a Z 63
• preimpostati	da Z 0 a Z 7
• Campo di conteggio	da 0 a 999
Contatori IEC	sì
• Tipo	SFB
Temporizzatori S7	128
• impostabili a ritenzione	da T 0 a T 127
• preimpostati	nessun temporizzatore a ritenzione
• Intervallo temporale	da 10 ms fino a 9990 s
Temporizzatori IEC	sì
• Tipo	SFB

Aree dei dati e relativa ritenzione	
area di dati complessiva a ritenzione (incl. merker, temporizzatori, contatori)	4736 byte
Merker	2048
• impostabili a ritenzione	da MB 0 fino a MB 255
• preimpostati	da MB 0 a MB 15
Merker di clock	8 (1 byte di merker)
Blocchi di dati	max. 127 (DB 0 riservato)
• Dimensione	max. 8 kByte
• impostabili a ritenzione	max. 8 DB, 4096 byte di dati in totale
• preimpostati	nessuna ritenzione
Dati locali (non impostabile)	max. 1536 byte
• per classe di priorità	256 byte
Blocchi	
OB	vedi lista delle operazioni
• Dimensione	max. 8 kByte
Livello di annidamento	
• per classe di priorità	8
• Aggiuntivi all'interno di un OB di errore	4
FBs	max. 128
• Dimensione	max. 8 kByte
FCs	max. 128
• Dimensione	max. 8 kByte
Aree di indirizzo (ingressi/uscite)	
Area di indirizzo periferia	
• digitale	da 0 a 127/0 a 127
• analogica	da 256 a 767/256 a 767
Immagine di processo (non impostabile)	128 byte/128 byte
Canali digitali	max. 1024/1024
Canali analogici	max. 256/128

Struttura	
Rack	max. 4
Moduli per rack	max. 8
Numero master DP	
• integrata	Nessuno
• tramite CP	1
Funzioni di segnalazione S7	
Contemporaneamente attive Blocchi Alarm-S	max. 40
Orario	
Orologio	sì
• bufferizzato	sì
• Precisione	vedere capitolo 1.1.6
Contatore ore d'esercizio	1
• Numero	0
• Campo dei valori	da 0 a 32767 ore
• granularità	1 ora
• a ritenzione	sì
Sincronizzazione dell'orologio	sì
• nel PLC	Master
• Nell'MPI	Master/slave
Funzioni di test e messa in servizio	
Controlla/comanda variabili	sì
• Variabile	Ingressi, uscite, merker, DB, temporizzatori, contatori
• Numero	
– Controllo variabili	max. 30
– Comando variabili	max. 14
Forzamento	sì
• Variabile	Ingressi, uscite
• Numero	max. 10
Stato blocco	sì
Passo singolo	sì
Punto di stop	2
Buffer di diagnostica	sì
• Numero delle registrazioni (non impostabile)	100

Funzioni di comunicazione	
Comunicazione PG/OP	sì
Comunicazione di dati globale	sì
• Numero dei pacchetti GD	
– Mittente	1
– Ricevente	1
• Dimensione dei pacchetti GD	max. 22 byte
– Di cui consistenti	8 byte
Comunicazione di base S7	sì
• Dati utili per ordine	max. 76 byte
– Di cui consistenti	32 byte nel caso di X/I_PUT/_GET; 76 byte nel caso di X_SEND/_RCV
Comunicazione S7	sì (server)
• Dati utili per ordine	max. 160 byte
– Di cui consistenti	32 byte
Comunicazione compatibile S5	sì (tramite CP e FC caricabile)
• Dati utili per ordine	dipendente dal CP
– Di cui consistenti	dipendente dal CP
Comunicazione standard	sì (tramite CP e FC caricabile)
• Dati utili per ordine	dipendente dal CP
– Di cui consistenti	dipendente dal CP
Numero delle risorse di collegamento	12 per la comunicazione S7 PG/OP/base S7/S7
• Riserva per	
– Comunicazione PG impostabile preimpostata	max. 11 da 1 a 11 1
– Comunicazione OP impostabile preimpostata	max. 11 da 1 a 11 1
– Comunicazione di base S7 impostabile preimpostato	max. 8 da 0 a 8 8
Interfacce	
1. Interfaccia	
Funzionalità	
• MPI	sì
• Master DP	no
• Slave DP	no
• Con separazione di potenziale	no

MPI	
• Servizi	
– Comunicazione PG/OP	sì
– Comunicazione di dati globali	sì
– Comunicazione di base S7	sì
– Comunicazione S7	sì (server)
• Velocità di trasmissione	19,2; 187,5 kBaud
Dimensioni	
Dimensioni di ingombro L × A × P (mm)	80 × 125 130
Peso	ca. 0,53 kg
Programmazione	
Linguaggio di programmazione	STEP 7
Quantità di operazioni	vedi lista delle operazioni
Livelli di parentesi	8
Funzioni di sistema (SFC)	vedi lista delle operazioni
Blocchi funzionalie di sistema (SFB)	vedi lista delle operazioni
Protezione del programma utente	Protezione tramite password

Tensioni, correnti	
Alimentazione	DC 24 V
• campo ammissibile	20,4 V ... 28,8 V
Assorbimento di corrente (funzionamento a vuoto)	tip. 0,7 A
Corrente d'inserzione	tip. 8 A
I^2t	0,4 A^2s
Protezione esterna per i conduttori d'alimentazione (consigliata)	Interruttore automatico; 2 A, Tipo B o C
Alimentazione del PG nell'MPI (da 15 a 30 V DC)	max. 200 mA
Potenza dissipata	tip. 8 W
Batteria	sì
• Tempo di bufferizzazione a 25° C e bufferizzazione della CPU interrotta	min. 1 anno
• Tempo di stoccaggio della batteria a 25°C	ca. 5 anni
Accumulatore	sì
• Autonomia dell'orologio	
– da 0 a 25° C	ca. 4 settimane
– a 40° C	ca. 3 settimane
– a 60° C	ca. 1 settimana
• Carica dell'accumulatore	ca. 1 ora

1.4.4 CPU 314 IFM

Caratteristiche particolari

- Ingressi/uscite integrati (cablaggio su connettore frontale a 40 poli)

Informazioni dettagliate sull'elaborazione del valore analogico così come sul collegamento di sensori e carichi/attuatori agli ingressi/uscite analogiche si trovano nel manuale di riferimento *Dati dell'unità*. Esempi di circuito sono mostrati nelle figure 1-14 e 1-15 a pagina 1-58.

Memory Card

La CPU 314 IFM è disponibile in 2 varianti: con e senza vano per la memory card.

- Con vano per memory card: 6ES7 314-5AE**10**-0AB0
- Senza vano per memory card: 6ES7 314-5AE**0x**-0AB0

Funzioni integrate della CPU 314 IFM

Funzioni integrate	Spiegazione
Interrupt di processo	Gli ingressi di interrupt sono ingressi parametrizzati in modo da attivare un interrupt di processo con il fronte di segnale corrispondente. Se si intende utilizzare gli ingressi digitali da 126.0 a 126.3 come ingressi di interrupt, è necessario parametrizzarli in *STEP 7*. **Avvertenza:** per non prolungare i tempi di reazione all'allarme della CPU, è opportuno accedere agli ingressi analogici della CPU nel programma utente singolarmente con L PEW. Gli accessi a parola doppia possono prolungare i tempi di accesso fino a 200 µs.
Contatori	Per gli ingressi digitali da 126.0 a 126.3 la CPU 314 IFM mette a disposizione in alternativa queste funzioni speciali, descritte nel manuale *Funzioni integrate*.
Frequenzimetro	
Contatori A/B	
Posizionamento	
CONT_C	L'esecuzione di queste funzioni non è collegata a determinati ingressi/uscite della CPU 314 IFM. La loro descrizione viene fornita nel manuale di riferimento *Funzioni standard e di sistema*.
CONT_S	
PULSEGEN	

”Ingressi di interrupt” della CPU 314 IFM

Se si intende utilizzare gli ingressi digitali da 126.0 a 126.4 come ingressi di interrupt, è necessario parametrizzarli con *STEP 7* nei parametri della CPU.

Osservare le seguenti particolarità:

Questi ingressi digitali hanno un ritardo di segnale molto limitato. In questo ingresso di interrupt l’unità riconosce gli impulsi già da una durata da 10 a 50 µs ca. Per impedire l’attivazione di allarmi tramite impulsi di disturbo, occorre collegare cavi schermati agli ingressi di interrupt attivati.

Avvertenza: l’impulso di attivazione dell’interrupt deve essere di almeno 50 µs.

Informazione di avvio per l’OB 40

La tabella 1-10 illustra le variabili temporali rilevanti (TEMP) dell’OB 40 per gli “ingressi di interrupt” della CPU 314 IFM. La descrizione dell’OB 40 di interrupt di processo viene fornita nel manuale di riferimento *Funzioni standard e di sistema*.

Tabella 1-11 Informazione di avvio dell’OB 40 per gli ingressi di interrupt degli ingressi/uscite integrati

Byte	Variabile	Tipo di dati	Descrizione	
6/7	OB40_MDL_ADDR	WORD	B#16#7C	Indirizzo dell’unità che ha avviato l’allarme (in questo caso la CPU)
da 8	OB40_POINT_ADDR	DWORD	Vedere la figura 1-9	Segnalazione degli ingressi integrati che hanno avviato l’allarme

Visualizzazione degli ingressi di interrupt

Nella variabile OB40_POINT_ADDR si possono leggere gli ingressi di interrupt che hanno attivato un interrupt di processo. La figura 1-9 mostra l'assegnazione degli ingressi di interrupt ai bit della doppia parola.

Osservare quanto segue: Se si verificano interrupt in diversi ingressi e a distanza molto ravvicinata (< 100 µs), è possibile impostare contemporaneamente diversi bit. Ciò significa che diversi interrupt possono portare a un solo avvio dell'OB 40.

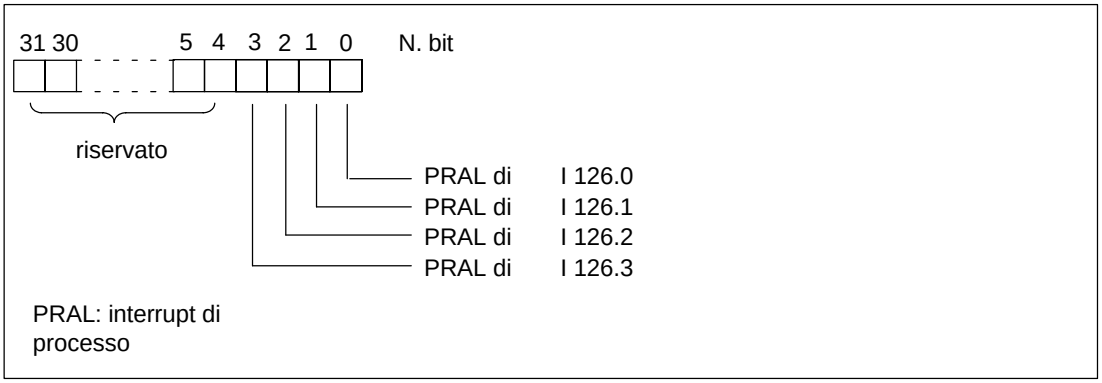
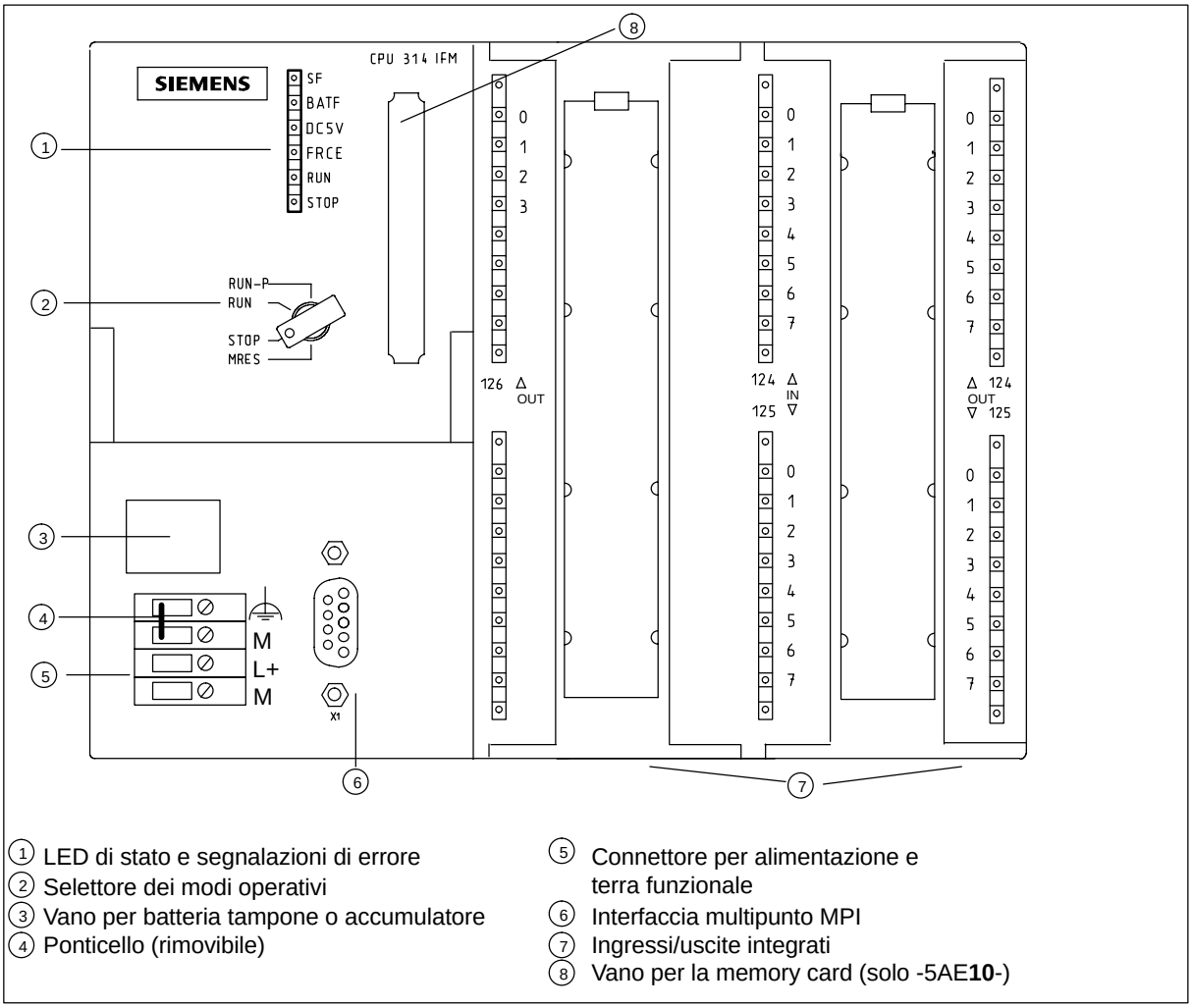


Figura 1-9 Visualizzazione degli stati degli ingressi di interrupt della CPU 314 IFM

Vista frontale della CPU 314 IFM



1 LED di stato e segnalazioni di errore
2 Selettore dei modi operativi
3 Vano per batteria tampone o accumulatore
4 Ponticello (rimovibile)
5 Connettore per alimentazione e terra funzionale
6 Interfaccia multipunto MPI
7 Ingressi/uscite integrati
8 Vano per la memory card (solo -5AE**10**-)

Figura 1-10 Vista frontale della CPU 314 IFM

Dati tecnici della CPU 314 IFM

CPU e versione		
MLFB 6ES7 314-...-0AB0	-5AE**03**-	-5AE**10**-
• Versione hardware	01	01
• Versione firmware	V 1.1.0	V 1.1.0
• Pacchetto di programmazione corrispondente	*STEP 7* V5.0, Service Pack 3	
Memoria		
Memoria di lavoro		
• integrata	32 kbyte	32 kbyte
• ampliabile	no	no
Memoria di caricamento		
• integrata	48 kbyte RAM 48 kbyte FEPROM	48 kbyte RAM
• FEPROM ampliabile	no	fino a 4 MByte
• RAM ampliabile	no	no
Bufferizzazione	sì	
• con batteria	tutti i dati	
• senza batteria	144 Byte	
Tempi di elaborazione		
Tempi di elaborazione per		
• Operazioni di bit	min. 0,3 µs	
• Operazioni di parole	min. 1 µs	
• Operazioni aritmetiche a virgola fissa	min. 2 µs	
• Operazioni aritmetiche a virgola mobile	min. 50 µs	
Temporizzatori/contatori e relativa ritenzione		
contatori S7	64	
• impostabili a ritenzione	da Z 0 a Z 63	
• preimpostati	da Z 0 a Z 7	
• Campo di conteggio	da 0 a 999	
Contatori IEC	sì	
• Tipo	SFB	
Temporizzatori S7	128	
• impostabili a ritenzione	da T 0 a T 7	
• preimpostati	nessun temporizzatore a ritenzione	
• Intervallo temporale	da 10 ms fino a 9990 s	
Temporizzatori IEC	sì	
• Tipo	SFB	

Aree dei dati e relativa ritenzione	
area di dati complessiva a ritenzione (incl. merker, temporizzatori, contatori)	max. 2 DB, 144 byte
Merker	2048
• impostabili a ritenzione	da MB 0 fino a MB 143
• preimpostati	da MB 0 a MB 15
Merker di clock	8 (1 byte di merker)
Blocchi di dati	max. 127 (DB 0 riservato)
• Dimensione	max. 8 kByte
• impostabili a ritenzione	max. 2 DB, 144 byte di dati
• preimpostati	nessuna ritenzione
Dati locali (non impostabile)	1536 byte
• per classe di priorità	256 byte
Blocchi	
OB	vedi lista delle operazioni
• Dimensione	max. 8 kByte
Livello di annidamento	
• per classe di priorità	8
• Aggiuntivi all'interno di un OB di errore	4
FBs	128
• Dimensione	max. 8 kByte
FCs	128
• Dimensione	max. 8 kByte
Aree di indirizzo (ingressi/uscite)	
Area di indirizzo periferia	
• digitale	da 0 a 123/0 fino a 123
– integrata	da 124 a 127/124, 125
• analogica	da 256 a 751/256 fino a 751
– integrata	da 128 a 135/128, 129
Immagine di processo (non impostabile)	128 byte/ 128 byte
Canali digitali	max. 992+20 integrati/ max. 992+16 integrati
Canali analogici	max. 248+4 integrati/ 124+1 integrati

Struttura	
Rack	max. 4
Moduli per rack	max. 8; nel rack 3 max. 7
Numero master DP	
• integrata	Nessuno
• tramite CP	1
Funzioni di segnalazione S7	
Contemporaneamente attive Blocchi Alarm-S	max. 40
Orario	
Orologio	sì
• bufferizzato	sì
• Precisione	vedere capitolo 1.1.6
Contatore ore d'esercizio	1
• Numero	0
• Campo dei valori	da 0 a 32767 ore
• granularità	1 ora
• a ritenzione	sì
Sincronizzazione dell'orologio	sì
• nel PLC	Master
• Nell'MPI	Master/slave
Funzioni di test e messa in servizio	
Controlla/comanda variabili	sì
• Variabile	Ingressi, uscite, merker, DB, temporizzatori, contatori
• Numero	
– Controllo variabili	max. 30
– Comando variabili	max. 14
Forzamento	sì
• Variabile	Ingressi, uscite
• Numero	max. 10
Stato blocco	sì
Passo singolo	sì
Punto di stop	2
Buffer di diagnostica	sì
• Numero delle registrazioni (non impostabile)	100

Funzioni di comunicazione	
Comunicazione PG/OP	sì
Comunicazione di dati globale	sì
• Numero dei pacchetti GD	
– Mittente	1
– Ricevente	1
• Dimensione dei pacchetti GD	max. 22 byte
– Di cui consistenti	8 byte
Comunicazione di base S7	sì
• Dati utili per ordine	max. 76 byte
– Di cui consistenti	32 byte nel caso di X/I_PUT/_GET; 76 byte nel caso di X_SEND/_RCV
Comunicazione S7	sì (server)
• Dati utili per ordine	max. 160 byte
– Di cui consistenti	32 byte
Comunicazione compatibile S5	sì (tramite CP e FC caricabile)
• Dati utili per ordine	dipendente dal CP
– Di cui consistenti	dipendente dal CP
Comunicazione standard	sì (tramite FC e FC caricabile)
• Dati utili per ordine	dipendente dal CP
– Di cui consistenti	dipendente dal CP
Numero delle risorse di collegamento	12 per la comunicazione S7 PG/OP/base S7/S7
• Riserva per	
– Comunicazione PG impostabile preimpostata	max. 11 da 1 a 11 1
– Comunicazione OP impostabile preimpostata	max. 11 da 1 a 11 1
– Comunicazione di base S7 impostabile preimpostato	max. 8 da 0 a 8 8
Interfacce	
1. Interfaccia	
Funzionalità	
• MPI	sì
• Master DP	no
• Slave DP	no
• Con separazione di potenziale	no

MPI	
• Servizi	
– Comunicazione PG/OP	sì
– Comunicazione di dati globali	sì
– Comunicazione di base S7	sì
– Comunicazione S7	sì (server)
• Velocità di trasmissione	19,2; 187,5 kBaud
Dimensioni	
Dimensioni di ingombro L × A × P (mm)	160 × 125 130
Peso	ca. 0,9 kg
Programmazione	
Linguaggio di programmazione	STEP 7
Quantità di operazioni	vedi lista delle operazioni
Livelli di parentesi	8
Funzioni di sistema (SFC)	vedi lista delle operazioni
Blocchi funzionalie di sistema (SFB)	vedi lista delle operazioni
Protezione del programma utente	Protezione tramite password
Tensioni, correnti	
Alimentazione	DC 24 V
• campo ammissibile	da 20,4 a 28,8 V
Assorbimento di corrente (funzionamento a vuoto)	tip. 1,0 A
Corrente d'inserzione	tip. 8 A
I^2t	0,4 A^2s
Protezione esterna per i conduttori d'alimentazione (consigliata)	Interruttore automatico; 2 A Tipo B o C
Alimentazione del PG nell'MPI (da 15 a 30 V DC)	max. 200 mA
Potenza dissipata	tip. 16 W
Batteria	sì
• Tempo di bufferizzazione a 25° C e bufferizzazione della CPU interrotta	min. 1 anno
• Tempo di stoccaggio della batteria a 25°C	ca. 5 anni
Accumulatore	sì
• Autonomia dell'orologio	
– da 0 a 25° C	ca. 4 settimane
– a 40° C	ca. 3 settimane
– a 60° C	ca. 1 settimana
• Carica dell'accumulatore	ca. 1 ora
Ingressi/uscite integrati	
Indirizzi degli integrati:	
• Ingressi digitali	da E 124.0 fino a E 127.7
• Uscite digitali	A 124.0 fino a A 127.7
• Ingressi analogici	PEW 128 fino a PEW 134
• Uscite analogiche:	PAW 128
Funzioni integrate	
Contatori	1 o 2, 2 confronti indipendenti dalla direzione (vedi manuale *Funzioni integrate*)
misuratori di frequenza	fino a 10 kHz max. (vedi manuale *Funzioni integrate*)
posizionamento	1 canale (vedi manuale *Funzioni integrate*)

Proprietà degli ingressi/uscite integrati della CPU 314 IFM

Tabella 1-12 Caratteristiche degli ingressi/uscite integrati della CPU 314 IFM

<table>
<tr><th>ingressi/uscitte</th><th colspan="2">Caratteristiche</th></tr>
<tr><td>Ingressi analogici</td><td>• Ingressi di tensione ±10 V
• Ingressi di corrente ±20 mA
• Risoluzione 11 bit + segno
• Con separazione di potenziale</td><td rowspan="2">Tutte le indicazioni
• per rappresentazione analogica e
• per il collegamento di trasduttori di misura e carichi/attuatori agli ingressi/uscite analogici
sono contenute nel manuale di riferimento Caratteristiche delle unità modulari.</td></tr>
<tr><td>Uscite analogiche</td><td>• Uscita dii tensione ±10 V
• Uscita di corrente ±20 mA
• Risoluzione 11 bit + segno
• Con separazione di potenziale</td></tr>
<tr><td rowspan="3">Ingressi digitali</td><td>Ingressi speciali (da I 126.0 a I 126.3)</td><td>”Ingressi ”standard”</td></tr>
<tr><td>• Frequenza d’ingresso fino a 10 kHz
• senza separazione di potenziale</td><td>• Con separazione di potenziale</td></tr>
<tr><td colspan="2">• Tensione d’ingresso DC 24 V
• Adatti per interruttori di prossimità (BERO) a 2 fili</td></tr>
<tr><td>Uscite digitali</td><td colspan="2">• Corrente d’uscita 0,5 A
• Tensione nominale di carico DC 24 V
• Con separazione di potenziale
• Adatte per elettrovalvole e teleruttori in continua</td></tr>
</table>

Dati tecnici degli ingressi analogici della CPU 314 IFM

Dati specifici dell'unità	
Numero degli ingressi	4
Lunghezza dei conduttori	
• schermati	max. 100 m
Tensioni, correnti, potenziali	
Separazione di potenziale	
• tra i canali e il bus backplane	sì
Differenza di potenziale ammessa	
• tra gli ingressi e M_{ANA} (U_{CM})	DC 1,0 V
• tra M_{ANA} e $M_{interna}$ (U_{ISO})	DC 75 V AC 60 V
Isolamento verificato con	DC 500 V
Generazione dei valori analogici	
Principio di misura	Codifica valore istantaneo (approssimazione successiva)
Tempo di conversione/risoluzione (per canale)	
• tempo di conversione di base	100 µs
• risoluzione (incl. campo di sovrapilotaggio)	11 bit + segno
Soppressione dei disturbi, limiti di errore	
Soppressione della tensione di disturbo	
• disturbo di modo comune (U_{CM} < 1,0 V)	> 40 dB
Diafonia tra gli ingressi	> 60 dB
Limiti errore d'esercizio (nell'intervallo di temperatura complessivo, riferiti all'area di ingresso)	
• ingresso in tensione	± 1,0 %
• ingresso in corrente	± 1,0 %

Soppressione dei disturbi, limiti di errore, continuazione	
Limite errore di base (limiti errore d'esercizio a 25 °C, riferiti all'area di ingresso)	
• ingresso in tensione	± 0,9 %
• ingresso in corrente	± 0,8 %
Errore di temperatura (riferito all'area di ingresso)	± 0,01 %/K
Errore di linearità (riferito all'area di ingresso)	± 0,06 %
Ripetibilità (in stato transitorio a 25 °C, riferita all'area di ingresso)	± 0,06 %
Stato, allarmi, diagnostica	
Allarme	Nessuno
Funzioni di diagnostica	Nessuno
Dati per la scelta di un datore	
Aree di ingresso (valore nominale)/resistenza d'ingresso	
• tensione	± 10 V/50 kΩ
• corrente	± 20 mA/105,5 Ω
Tensione d'ingresso ammessa per ingresso in tensione (limite di distruzione)	max. 30 V stabile; 38 V per max. 1 s (rapporto impulso-periodo 1:20)
Corrente d'ingresso ammessa per ingresso in corrente (limite di distruzione)	34 mA
Collegamento del datore di segnale	
• per misura di tensione	possibile
• per misura di corrente	Impossibile
come trasduttore a 2 fili	
come trasduttore a 4 fili	possibile

Dati tecnici dell'uscita analogica della CPU 314 IFM

Dati specifici dell'unità	
Numero delle uscite	1
Lunghezza dei conduttori	
• schermati	max. 100 m
Tensioni, correnti, potenziali	
Separazione di potenziale	
• tra canale e bus backplane	sì
Differenza di potenziale ammessa	
• tra M_{ANA} e $M_{interna}$ (U_{ISO})	DC 75 V AC 60 V
Isolamento verificato con	DC 500 V
Generazione dei valori analogici	
risoluzione (incl. campo di sovrapilotaggio)	11 bit + segno
Tempo di conversione	40 µs
Tempo transitorio di assestamento	
• per carico ohmico	0,6 ms
• per carico capacitivo	1,0 ms
• per carico induttivo	0,5 ms
Inserimento valori sostitutivi	no
Soppressione dei disturbi, limiti di errore	
Limiti errore d'esercizio (nell'intervallo di temperatura complessivo, riferito all'area di ingresso)	
• ingresso in tensione	± 1,0 %
• ingresso in corrente	± 1,0 %
Limite errore di base (limiti errore d'esercizio a 25 °C, riferito all'area di uscita)	
• ingresso in tensione	± 0,8 %
• ingresso in corrente	± 0,9 %
Errore di temperatura (riferito all'area di ingresso)	± 0,01 %/K
Errore di linearità (riferito all'area di ingresso)	± 0,06 %
Precisione di ripetizione (in stato transitorio a 25 °C, riferita all'area di uscita)	± 0,05 %
Ondulazione; campo da 0 a 50 kHz (riferita all'area di uscita)	± 0,05 %
Stato, allarmi, diagnostica	
Allarme	Nessuno
Funzioni di diagnostica	Nessuno
Dati per la scelta di un datore	
Aree di uscita (valore nominale)	
• tensione	± V 10
• corrente	± 20 mA
Resistenza di carico	
• per uscita in tensione	min. 2,0 kΩ
carico capacitivo	max. 0,1 µF
• per uscita in corrente	max. 300 Ω
carico induttivo	max. 0,1 mH
ingresso in tensione	
• protezione da cortocircuito	sì
• corrente di cortocircuito	max. 40 mA
ingresso in corrente	
• tensione di funzionamento a vuoto	max. 16 V
Limite di distruzione contro tensioni/correnti generate dall'esterno	
• tensioni all'uscita verso M_{ANA}	max. ± 15 V stabile; ± 15 V per max. 1 s (rapporto impulso-periodo 1:20)
• corrente	max.30 mA
Collegamento degli attuatori	
• per uscita in tensione	
Collegamento a 2 cavi	possibile
Collegamento a 4 cavi	Impossibile
• per uscita in corrente	
Collegamento a 2 cavi	possibile

Dati tecnici degli ingressi speciali della CPU 314 IFM

Dati specifici dell'unità	
Numero degli ingressi	4 da I 126.0 a 126.3
Lunghezza dei conduttori	
• schermati	max. 100 m
Tensioni, correnti, potenziali	
Numero degli ingressi comandabili contemporaneamente	4
• montaggio orizzontale fino a 60 °C	4
• montaggio verticale fino a 40 °C	4
Stato, allarmi, diagnostica	
LED di stato	LED verde per ogni canale
Allarme	
• interrupt di processo	parametrizzabile
Funzioni di diagnostica	Nessuno

Dati per la scelta di un datore	
Tensione d'ingresso	
• valore nominale	DC 24 V
• per segnale "1"	da 11 a 30 V o da 18 a 30 V con encoder di passo angolare con funzione int. "Posizionamento"
• per segnale "0"	da -3 a 5 V
Corrente d'ingresso	
• per segnale "1"	tip. 6,5 mA
Ritardo all'ingresso	
• da "0" a "1"	< 50 µs (tip. 17 µs)
• da "1" a "0"	< 50 µs (tip. 20 µs)
Curva caratteristica degli ingressi	secondo IEC 1131, tipo 2
Collegamento di BERO a 2 fili	possibile
• corrente di riposo ammissibile	max. 2 mA
Tempo, frequenza	
Tempo di preparazione interno per	
• elaborazione allarme	max. 1,2 ms
Frequenza d'ingresso	≤ 10 kHz

Dati tecnici degli ingressi digitali della CPU 314 IFM

Dati specifici dell'unità	
Numero degli ingressi	16
Lunghezza dei conduttori	
• non schermati	max. 600 m
• schermati	max. 1000 m
Tensioni, correnti, potenziali	
Tensione nominale di carico L+	DC 24 V
• protezione dall'inversione di polarità	sì
Numero degli ingressi comandabili contemporaneamente	16
• montaggio orizzontale fino a 60 °C	16
• montaggio verticale fino a 40 °C	16
Separazione di potenziale	
• tra i canali e il bus backplane	sì
Differenza di potenziale ammessa	DC 75 V
• tra circuiti di corrente diversi	AC 60 V
Isolamento verificato con	DC 500 V
Corrente assorbita	
• dalla tensione di alimentazione L+	max. 40 mA

Stato, allarmi, diagnostica	
LED di stato	LED verde per ogni canale
Allarme	Nessuno
Funzioni di diagnostica	Nessuno
Dati per la scelta di un datore	
Tensione d'ingresso	
• valore nominale	DC 24 V
• per segnale "1"	da 11 a 30 V
• per segnale "0"	da -3 a 5 V
Corrente d'ingresso	
• per segnale "1"	tip. 7 mA
Ritardo all'ingresso	
• da "0" a "1"	da 1,2 a 4,8 ms
• da "1" a "0"	da 1,2 a 4,8 ms
Curva caratteristica degli ingressi	secondo IEC 1131, tipo 2
Collegamento di BERO a 2 fili	possibile
• corrente di riposo ammissibile	max. 2 mA

Dati tecnici delle uscite ingressi digitali della CPU 314 IFM

Particolarità

Con l'inserimento della tensione di alimentazione, sulle uscite digitali si origina un impulso che può essere di circa 50 µs nel campo della corrente d'uscita ammessa. Evitare quindi di utilizzare le uscite digitali per il comando di contatori veloci.

Dati specifici dell'unità	
Numero delle uscite	16
Lunghezza dei conduttori	
• non schermati	max. 600 m
• schermati	max. 1000 m
Tensioni, correnti, potenziali	
Tensione nominale di carico L+	DC 24 V
• protezione dall'inversione di polarità	no
Corrente totale delle uscite (per gruppo)	
• montaggio orizzontale	
fino a 40 °C	max. 4 A
fino a 60 °C	max. 2 A
• montaggio verticale	
fino a 40 °C	max. 2 A
Separazione di potenziale	
• tra i canali e il bus backplane	sì
• tra canali	sì
in gruppi di	8
Differenza di potenziale ammessa	
• tra circuiti di corrente diversi	DC 75 V AC 60 V
Isolamento verificato con	DC 500 V
Corrente assorbita	
• dalla tensione di alimentazione L+ (senza carico)	max. 100 mA
Stato, allarmi, diagnostica	
LED di stato	LED verde per ogni canale
Allarme	Nessuno
Funzioni di diagnostica	Nessuno

Dati per la scelta di un datore	
Tensione d'uscita	
• per segnale "1"	min. L+ (- 0,8 V)
Corrente d'uscita	
• per segnale "1"	
valore nominale	0,5 A
campo ammissibile	da 5 mA a 0,6 A
• per segnale "0" (corrente residua)	max. 0,5 mA
Campo della resistenza di carico	da 48 Ω a 4 kΩ
Carico di lampade	max. 5 W
Collegamento in parallelo di 2 uscite	
• per comando ridondante di un carico	possibile, solo uscite dello stesso gruppo
• per aumento della potenza	Impossibile
Comando di un ingresso digitale	possibile
Frequenza di commutazione	max. 100 Hz
• con carico ohmico	max. 0,5 Hz
• con carico induttivo secondo IEC 947-5-1, DC 13	max. 100 Hz
• con carico di lampade	
Limitazione (interna) della tensione d'apertura induttiva	tip. L+ (- 48 V)
Protezione delle uscite contro cortocircuito	sì, a clock elettronico
• soglia di inserzione	tip. 1 A

Schema di collegamento della CPU 314 IFM

La figura 1-11 mostra lo schema di collegamento della CPU 314 IFM.

Per il cablaggio degli ingressi e delle uscite integrati sono necessari due connettori frontali a 40 poli (numero di ordinazione: 6ES7392-1AM00-0AA0).

A causa del loro ridotto ritardo all'ingresso, gli ingressi digitali da 126.0 a 126.3 devono sempre essere collegati con conduttori schermati.

Attenzione

Gli errori di cablaggio alle uscite analogiche possono distruggere la periferia analogica integrata della CPU (p. es. cablaggio accidentale degli ingressi di interrupt nell'uscita analogica). L'uscita analogica della CPU è a prova di distruzione solo fino a 15 V (uscita verso M_{ANA}).

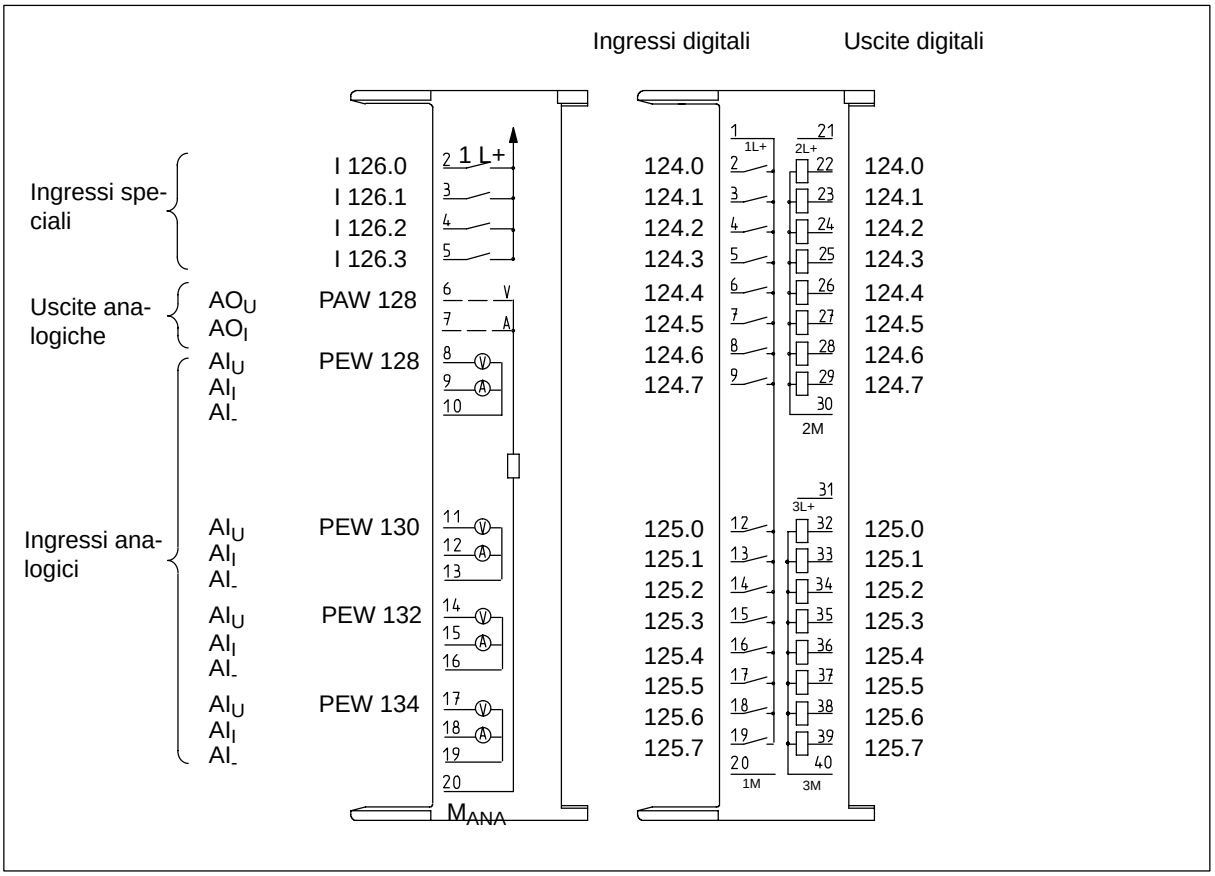


Figura 1-11 Schema di collegamento della CPU 314 IFM

Schemi elettrici di principio della CPU 314 IFM

Le figure 1-12 e 1-13 mostrano gli schemi di principio degli ingressi e delle uscite integrati della CPU 314.

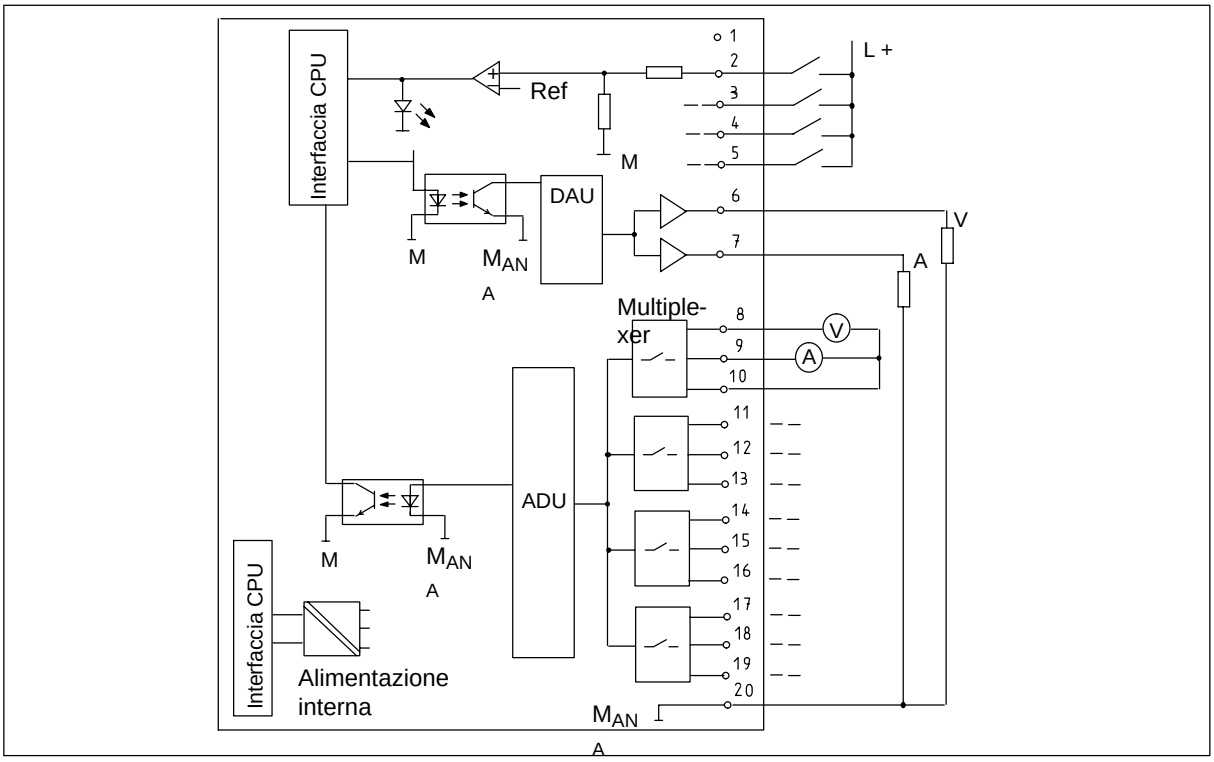


Figura 1-12 Schema di principio della CPU 314 IFM (ingressi speciali e ingressi/uscite analogici)

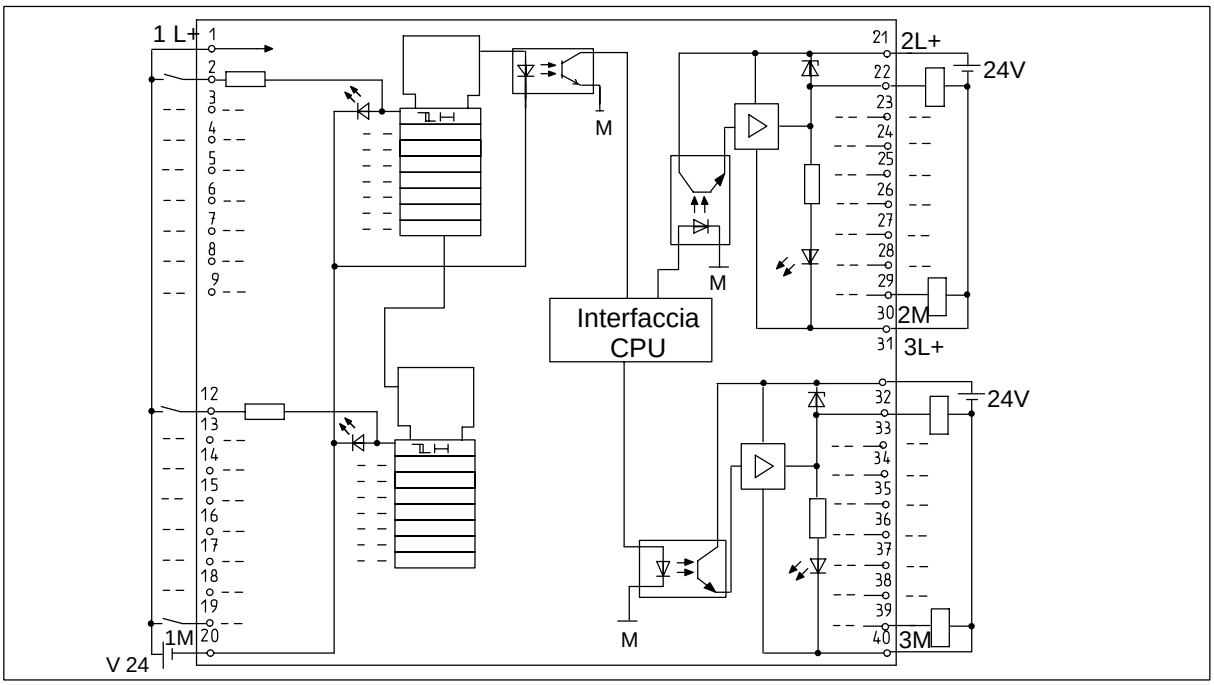


Figura 1-13 Schema di principio della CPU 314 IFM (ingressi/uscite digitali)

Collegamento degli ingressi analogici

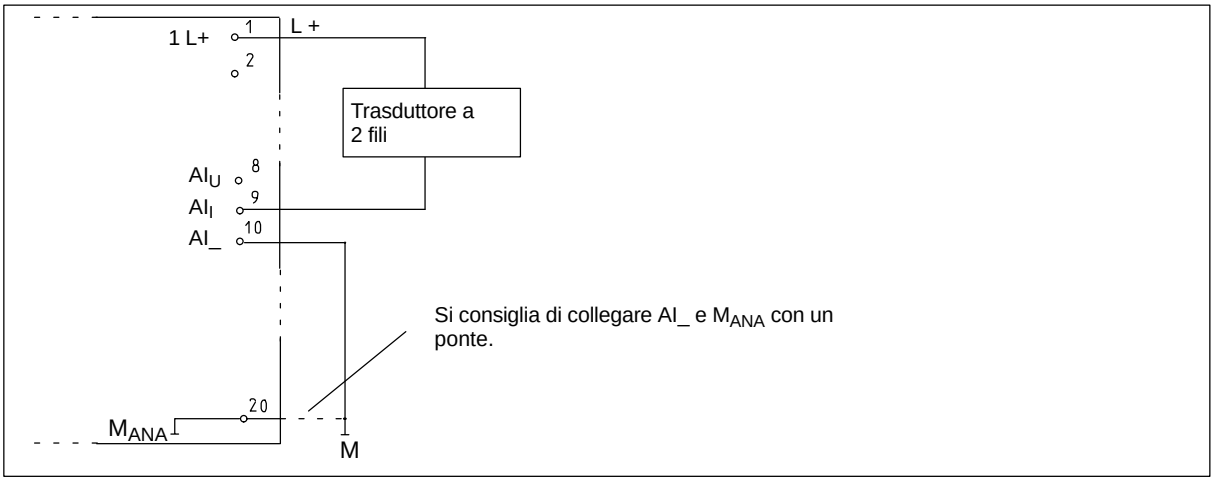


Figura 1-14 Collegamento degli ingressi analogici della CPU 314 IFM con trasduttori a 2 fili

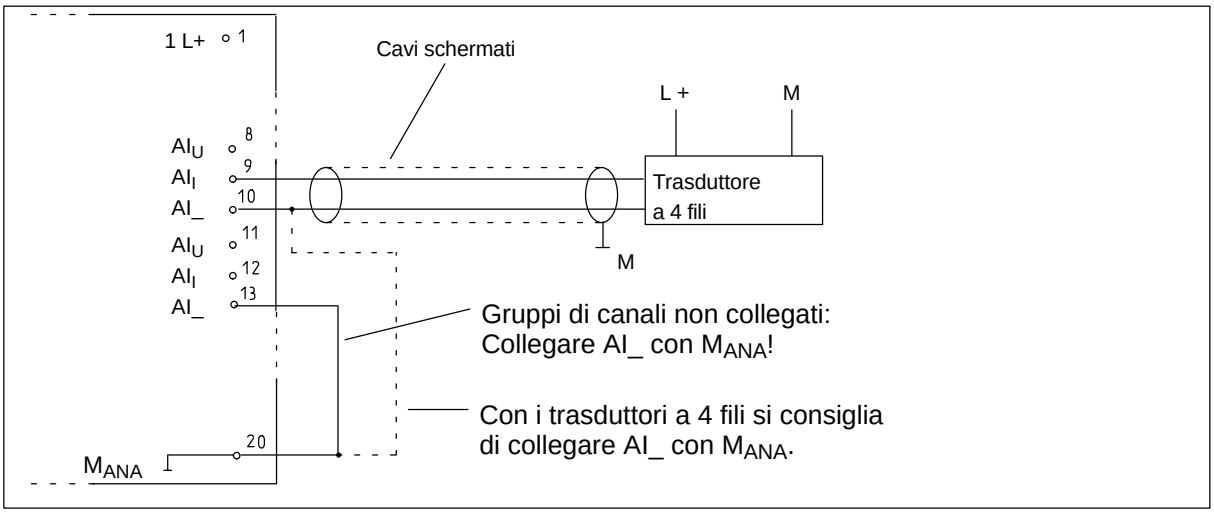


Figura 1-15 Collegamento degli ingressi analogici della CPU 314 IFM con trasduttori a 4 fili

1.4.5 CPU 315

Dati tecnici della CPU 315

CPU e versione	
MLFB	6ES7 315-5AF03-0AB0
• Versione hardware	01
• Versione firmware	V 1.1.0
• Pacchetto di programmazione corrispondente	*STEP 7* V 5.0; Service Pack 03
Memoria	
Memoria di lavoro	
• integrata	48 kbyte
• ampliabile	no
Memoria di caricamento	
• integrata	80 kbyte RAM
• FEPROM ampliabile	fino a 4 MByte
• RAM ampliabile	no
Bufferizzazione	sì
• con batteria	tutti i dati
• senza batteria	4736 byte, parametrizzabili, (dati, merker, temporizzatori)
Tempi di elaborazione	
Tempi di elaborazione per	
• Operazioni di bit	min. 0,3 µs
• Operazioni di parole	min. 1 µs
• Operazioni aritmetiche a virgola fissa	min. 2 µs
• Operazioni aritmetiche a virgola mobile	min. 50 µs
Temporizzatori/contatori e relativa ritenzione	
contatori S7	64
• impostabili a ritenzione	da Z 0 a Z 63
• preimpostati	da Z 0 a Z 7
• Campo di conteggio	da 0 a 999
Contatori IEC	sì
• Tipo	SFB
Temporizzatori S7	128
• impostabili a ritenzione	da T 0 a T 127
• preimpostati	nessun temporizzatore a ritenzione
• Intervallo temporale	da 10 ms fino a 9990 s
Temporizzatori IEC	sì
• Tipo	SFB

Aree dei dati e relativa ritenzione	
area di dati complessiva a ritenzione (incl. merker, temporizzatori, contatori)	4736 byte
Merker	2048
• impostabili a ritenzione	da MB 0 fino a MB 255
• preimpostati	da MB 0 a MB 15
Merker di clock	8 (1 byte di merker)
Blocchi di dati	max. 255 (DB 0 riservato)
• Dimensione	max. 16 kByte
• impostabili a ritenzione	max. 8 DB, 4096 byte di dati in totale
• preimpostati	nessuna ritenzione
Dati locali (non impostabile)	max. 1536 byte
• per classe di priorità	256 byte
Blocchi	
OB	vedi lista delle operazioni
• Dimensione	max. 16 kByte
Livello di annidamento	
• per classe di priorità	8
• Aggiuntivi all'interno di un OB di errore	4
FBs	max. 192
• Dimensione	max. 16 kByte
FCs	max. 192
• Dimensione	max. 16 kByte
Aree di indirizzo (ingressi/uscite)	
Area di indirizzo periferia	
digitale/analogica	1 kByte/1 kByte (liberamente indirizzabile)
Immagine di processo (non impostabile)	128 byte/128 byte
Canali digitali	max. 1024/1024
Canali analogici	max. 256/128

Struttura	
Rack	max. 4
Moduli per rack	max. 8
Numero master DP	
• integrata	Nessuno
• tramite CP	1
Funzioni di segnalazione S7	
Contemporaneamente attive Blocchi Alarm-S	50
Orario	
Orologio	sì
• bufferizzato	sì
• Precisione	vedere capitolo 1.1.6
Contatore ore d'esercizio	1
• Numero	0
• Campo dei valori	da 0 a 32767 ore
• granularità	1 ora
• a ritenzione	sì
Sincronizzazione dell'orologio	sì
• nel PLC	Master
• Nell'MPI	Master/slave
Funzioni di test e messa in servizio	
Controlla/comanda variabili	sì
• Variabile	Ingressi, uscite, merker, DP, temporizzatori, contatori
• Numero	
– Controllo variabili	max. 30
– Comando variabili	max. 14
Forzamento	sì
• Variabile	Ingressi, uscite
• Numero	max. 10
Stato blocco	sì
Passo singolo	sì
Punto di stop	2
Buffer di diagnostica	sì
• Numero delle registrazioni (non impostabile)	100

Funzioni di comunicazione	
Comunicazione PG/OP	sì
Comunicazione di dati globale	sì
• Numero dei pacchetti GD	
– Mittente	1
– Ricevente	1
• Dimensione dei pacchetti GD	max. 22 byte
– Di cui consistenti	8 byte
Comunicazione di base S7	sì
• Dati utili per ordine	max. 76 byte
– Di cui consistenti	32 byte nel caso di X/I_PUT/_GET; 76 byte nel caso di X_SEND/_RCV
Comunicazione S7	sì (server)
• Dati utili per ordine	max. 160 byte
– Di cui consistenti	32 byte
Comunicazione compatibile S5	sì (tramite CP e FC caricabili)
• Dati utili per ordine	dipendente dal CP
– Di cui consistenti	dipendente dal CP
Comunicazione standard	sì (tramite CP e FC caricabili)
• Dati utili per ordine	dipendente dal CP
– Di cui consistenti	dipendente dal CP
Numero delle risorse di collegamento	12 per la comunicazione S7 PG/OP/base S7/S7
• Riserva per	
– Comunicazione PG impostabile preimpostata	max. 11 da 1 a 11 1
– Comunicazione OP impostabile preimpostata	max. 11 da 1 a 11 1
– Comunicazione di base S7 impostabile preimpostato	max. 8 da 0 a 8 8
Interfacce	
1. Interfaccia	
Funzionalità	
• MPI	sì
• Master DP	no
• Slave DP	no
• Con separazione di potenziale	no

MPI	
• Servizi	
– Comunicazione PG/OP	sì
– Comunicazione di dati globali	sì
– Comunicazione di base S7	sì
– Comunicazione S7	sì (server)
• Velocità di trasmissione	19,2; 187,5 kBaud
Dimensioni	
Dimensioni di ingombro L × A × P (mm)	80 × 125 130
Peso	ca. 0,53 kg
Programmazione	
Linguaggio di programmazione	STEP 7
Quantità di operazioni	vedi lista delle operazioni
Livelli di parentesi	8
Funzioni di sistema (SFC)	vedi lista delle operazioni
Blocchi funzionalie di sistema (SFB)	vedi lista delle operazioni
Protezione del programma utente	Protezione tramite password

Tensioni, correnti	
Alimentazione	DC 24 V
• campo ammissibile	da 20,4 a 28,8 V
Assorbimento di corrente (funzionamento a vuoto)	tip. 7,0 A
Corrente d'inserzione	tip. 8 A
I^2t	0,4 A^2s
Protezione esterna per i conduttori d'alimentazione (consigliata)	Interruttore automatico; 2 A Tipo B o C
Alimentazione del PG nell'MPI (da 15 a 30 V DC)	max. 200 mA
Potenza dissipata	tip. 8 W
Batteria	sì
• Tempo di bufferizzazione a 25° C e bufferizzazione della CPU interrotta.	min. 1 anno
• Tempo di stoccaggio della batteria a 25°C	ca. 5 anni
Accumulatore	sì
– da 0 a 25° C	ca. 4 settimane
– a 40° C	ca. 3 settimane
– a 60° C	ca. 1 settimana
• Carica dell'accumulatore	ca. 1 ora

1.4.6 CPU 315-2 DP

Master DP o slave DP

La CPU 315-2 DP può essere impiegata con la seconda interfaccia (interfaccia PROFIBUS DP) come master DP o slave DP in una rete PROFIBUS DP.

Una descrizione particolareggiata delle proprietà PROFIBUS DP della CPU 315-2 DP si trova nel capitolo 2

Dati tecnici della CPU 315-2 DP

CPU e versione	
MLFB	6ES7 315-2AF03-0AB0
• Versione hardware	01
• Versione firmware	V 1.1.0
• Pacchetto di programmazione corrispondente	*STEP 7* V 5.0; Service Pack 03
Memoria	
Memoria di lavoro	
• integrata	64 kbyte
• ampliabile	no
Memoria di caricamento	
• integrata	96 kbyte RAM
• FEPROM ampliabile	fino a 4 MByte
• RAM ampliabile	no
Bufferizzazione	sì
• con batteria	tutti i dati
• senza batteria	4736 byte
Tempi di elaborazione	
Tempi di elaborazione per	
• Operazioni di bit	min. 0,3 µs
• Operazioni di parole	min. 1 µs
• Operazioni aritmetiche a virgola fissa	min. 2 µs
• Operazioni aritmetiche a virgola mobile	min. 50 µs
Temporizzatori/contatori e relativa ritenzione	
contatori S7	64
• impostabili a ritenzione	da Z 0 a Z 63
• preimpostati	da Z 0 a Z 7
• Campo di conteggio	da 0 a 999
Contatori IEC	sì
• Tipo	SFB

Temporizzatori S7	128
• impostabili a ritenzione	da T 0 a T 127
• preimpostati	nessun temporizzatore a ritenzione
• Intervallo temporale	da 10 ms fino a 9990 s
Temporizzatori IEC	sì
• Tipo	SFB
Aree dei dati e relativa ritenzione	
area di dati complessiva a ritenzione (incl. merker, temporizzatori, contatori)	4736 byte
Merker	2048
• impostabili a ritenzione	da MB 0 fino a MB 255
• preimpostati	da MB 0 a MB 15
Merker di clock	8 (1 byte di merker)
Blocchi di dati	max. 255 (DB 0 riservato)
• Dimensione	max. 16 kByte
• impostabili a ritenzione	8 DB; max. 4096 byte di dati
• preimpostati	nessuna ritenzione
Dati locali (non impostabile)	max. 1536 byte
• per classe di priorità	256 byte
Blocchi	
OB	vedi lista delle operazioni
• Dimensione	max. 16 kByte
Livello di annidamento	
• per classe di priorità	8
• Aggiuntivi all'interno di un OB di errore	4
FBs	max. 192
• Dimensione	max. 16 kByte
FCs	max. 192
• Dimensione	max. 16 kByte

Aree di indirizzo (ingressi/uscite)	
Area di indirizzo periferia digitale/analogica	1 kByte/1 kByte (liberamente indirizzabile)
• Di cui decentrale	1 kByte/1 kByte
Immagine di processo (non impostabile)	128/128 byte
Canali digitali	max. 8192 (meno. 1 byte di indirizzo di diagnostica per slave DP)/8192
• Di cui centrale	max. 1024/1024
Canali analogici	max. 512 (meno. 1 byte di indirizzo di diagnostica per slave DP)/512
• Di cui centrale	max. 256/128
Struttura	
Rack	max. 4
Moduli per rack	max. 8
Numero master DP	
• integrata	1
• tramite CP	1
Funzioni di segnalazione S7	
Contemporaneamente attive Blocchi Alarm-S	max. 50
Orario	
Orologio	sì
• bufferizzato	sì
• Precisione	vedere capitolo 1.1.6
Contatore ore d'esercizio	1
• Numero	0
• Campo dei valori	da 0 a 32767 ore
• granularità	1 ora
• a ritenzione	sì
Sincronizzazione dell'orologio	sì
• nel PLC	Master
• Nell'MPI	Master/slave
Funzioni di test e messa in servizio	
Controlla/comanda variabili	sì
• Variabile	Ingressi, uscite, merker, DB, temporizzatori, contatori
• Numero	
– Controllo variabili	max. 30
– Comando variabili	max. 14
Forzamento	sì
• Variabile	Ingressi, uscite
• Numero	max. 10
Stato blocco	sì
Passo singolo	sì
Punto di stop	2
Buffer di diagnostica	sì
• Numero delle registrazioni (non impostabile)	100
Funzioni di comunicazione	
Comunicazione PG/OP	sì
Comunicazione di dati globale	sì
• Numero dei pacchetti GD	
– Mittente	1
– Ricevente	1
• Dimensione dei pacchetti GD	max. 22 byte
– Di cui consistenti	8 byte
Comunicazione di base S7	sì (server)
• Dati utili per ordine	max. 76 byte
– Di cui consistenti	32 byte nel caso di X/I_PUT/_GET; 76 byte nel caso di X_SEND/_RCV
Comunicazione S7	sì
• Dati utili per ordine	max. 160 byte
– Di cui consistenti	32 byte
Comunicazione compatibile S5	sì (tramite CP e FC caricabile)
• Dati utili per ordine	dipendente dal CP
– Di cui consistenti	dipendente dal CP
Comunicazione standard	sì (tramite CP e FC caricabile)
• Dati utili per ordine	dipendente dal CP
– Di cui consistenti	dipendente dal CP
Numero delle risorse di collegamento	12 per la comunicazione S7 PG/OP/base S7/S7
• Riserva per	
– Comunicazione PG impostabile preimpostata	max. 11 da 1 a 11 1
– Comunicazione OP impostabile preimpostata	max. 11 da 1 a 11 1
– Comunicazione di base S7 impostabile preimpostato	max. 8 da 0 a 8 8
Collegamenti routing	max. 4

Interfacce	
1. Interfaccia	
Funzionalità	
• MPI	sì
• Master DP	no
• Slave DP	no
• Con separazione di potenziale	no
MPI	
• Servizi	
– Comunicazione PG/OP	sì
– Comunicazione di dati globali	sì
– Comunicazione di base S7	sì
– Comunicazione S7	sì (server)
• Velocità di trasmissione	19,2; 187,5 kBaud
2. Interfaccia	
Funzionalità	
• Master DP	sì
• Slave DP	sì
– Controllo/comando; programmazione; routing	sì, attivabile
• Scambio di dati diretto	sì
• Accoppiamento punto a punto	no
• Impostazione di default	Nessuno
• Con separazione di potenziale	sì
Master DP	
• Servizi	
– Equidistanza	sì
– SYNC/FREEZE	sì
– Attivazione/disattivazione di slave DP	sì
• Velocità di trasmissione	fino a 12 MBaud
• Numero di slave DP	max. 64
• Area di indirizzo	max. 1 kByte E/1 kByte A
• Dati utili per slave DP	max. 244 byte E /244 byte A
Slave DP	
• Servizi	
– Controllo/comando; programmazione; routing	sì, attivabile
• File GSD	Sie3802f.gsg
• velocità di trasferimento	... fino a 12 MBaud
• Memoria di trasferimento	244 byte E/ 244 byte A
– Aree di indirizzo	max. 32 con max. 32 byte ciascuna

Dimensioni	
Dimensioni di ingombro L × A × P (mm)	80 × 125 130
Peso	ca. 0,53 kg
Programmazione	
Linguaggio di programmazione	STEP 7
Quantità di operazioni	vedi lista delle operazioni
Livelli di parentesi	8
Funzioni di sistema (SFC)	vedi lista delle operazioni
Blocchi funzionalie di sistema (SFB)	vedi lista delle operazioni/kt
Protezione del programma utente	Protezione tramite password
Tensioni, correnti	
Alimentazione	DC 24 V
• campo ammissibile	da 20,4 a 28,8 V
Assorbimento di corrente (funzionamento a vuoto)	tip. 0,9 A
Corrente d'inserzione	tip. 8 A
I^2t	0,4 A^2s
Protezione esterna per i conduttori d'alimentazione (consigliata)	Interruttore automatico; 2 A, Tipo B o C
Alimentazione del PG nell'MPI (da 15 a 30 V DC)	max. 200 mA
Potenza dissipata	tip. 10 W
Batteria	sì
• Tempo di bufferizzazione a 25° C e bufferizzazione della CPU interrotta.	min. 1 anno
• Tempo di stoccaggio della batteria a 25°C	ca. 5 anni
Accumulatore	sì
– da 0 a 25° C	ca. 4 settimane
– a 40° C	ca. 3 settimane
– a 60° C	ca. 1 settimana
• Carica dell'accumulatore	ca. 1 ora

1.4.7 CPU 316-2 DP

Master DP o slave DP

La CPU 316-2 DP può essere impiegata con la seconda interfaccia (interfaccia PROFIBUS DP) come master DP o slave DP in una rete PROFIBUS DP.

Una descrizione particolareggiata delle proprietà PROFIBUS DP della CPU 316-2 DP si trova nel capitolo 2

Dati tecnici della CPU 316-2 DP

CPU e versione	
MLFB	6ES57 316-2AG00-0AB0
• Versione hardware	01
• Versione firmware	V 1.1.0
• Pacchetto di programmazione corrispondente	*STEP 7* V 5.0; Service Pack 03
Memoria	
Memoria di lavoro	
• integrata	128 kbyte
• ampliabile	no
Memoria di caricamento	
• integrata	192 kbyte
• FEPROM ampliabile	fino a 4 MByte
• RAM ampliabile	no
Bufferizzazione	sì
• con batteria	tutti i dati
• senza batteria	4736 byte
Tempi di elaborazione	
Tempi di elaborazione per	
• Operazioni di bit	min. 0,3 µs
• Operazioni di parole	min. 1 µs
• Operazioni aritmetiche a virgola fissa	min. 2 µs
• Operazioni aritmetiche a virgola mobile	min. 50 µs
Temporizzatori/contatori e relativa ritenzione	
contatori S7	64
• impostabili a ritenzione	da Z 0 a Z 63
• preimpostati	da Z 0 a Z 7
• Campo di conteggio	da 0 a 999
Contatori IEC	sì
• Tipo	SFB
Temporizzatori S7	128
• impostabili a ritenzione	da T 0 a T 127
• preimpostati	nessun temporizzatore a ritenzione
• Intervallo temporale	da 10 ms fino a 9990 s
Temporizzatori IEC	sì
• Tipo	SFB
Aree dei dati e relativa ritenzione	
area di dati complessiva a ritenzione (incl. merker, temporizzatori, contatori)	4736 byte
Merker	2048
• impostabili a ritenzione	da MB 0 fino a MB 255
• preimpostati	da MB 0 a MB 17
Merker di clock	8 (1 byte di merker)
Blocchi di dati	511 (DB 0 riservato)
• Dimensione	max. 16 kByte
• impostabili a ritenzione	max. 8 DB; 4096 byte di dati
• preimpostati	nessuna ritenzione
Dati locali (non impostabile)	max. 1536 byte
• per classe di priorità	256 byte
Blocchi	
OB	vedi lista delle operazioni
• Dimensione	max. 16 kByte
Livello di annidamento	
• per classe di priorità	8
• Aggiuntivi all'interno di un OB di errore	4
FBs	max. 256
• Dimensione	max. 16 kByte
FCs	max. 256
• Dimensione	max. 16 kByte

Aree di indirizzo (ingressi/uscite)	
Area di indirizzo periferia digitale/analogica	2 kByte/2 kByte (liberamente indirizzabili)
• Di cui decentrale	2 kByte/2 kByte
Immagine di processo (non impostabile)	128/128 byte
Canali digitali	max. 16384 (meno 1 byte di indirizzo di diagnostica per slave DP)/16384
• Di cui centrale	max. 1024/1024
Canali analogici	max. 1024 ((meno 1 byte di indirizzo di diagnostica per slave DP)/1024
• Di cui centrale	max. 256/128
Struttura	
Rack	max. 4
Moduli per Rack	max. 8
Numero master DP	
• integrata	1
• tramite CP	1
Funzioni di segnalazione S7	
Contemporaneamente attive Blocchi Alarm-S	max. 50
Orario	
Orologio	sì
• bufferizzato	sì
• Precisione	vedere capitolo 1.1.6
Contatore ore d'esercizio	1
• Numero	0
• Campo dei valori	da 0 a 32767 ore
• granularità	1 ora
• a ritenzione	sì
Sincronizzazione dell'orologio	sì
• nel PLC	Master
• Nell'MPI	Master/slave

Funzioni di test e messa in servizio	
Controlla/comanda variabili	sì
• Variabile	Ingressi, uscite, merker, DB, temporizzatori, contatori
• Numero	
– Controllo variabili	max. 30
– Comando variabili	max. 14
Forzamento	sì
• Variabile	Ingressi, uscite
• Numero	max. 10
Stato blocco	sì
Passo singolo	sì
Punto di stop	2
Buffer di diagnostica	sì
• Numero delle registrazioni (non impostabile)	100
Funzioni di comunicazione	
Comunicazione PG/OP	sì
Comunicazione di dati globale	sì
• Numero dei pacchetti GD	
– Mittente	1
– Ricevente	1
• Dimensione dei pacchetti GD	max. 22 byte
– Di cui consistenti	8 byte
Comunicazione di base S7	sì
• Dati utili per ordine	max. 76 byte
– Di cui consistenti	32 byte nel caso di X/I_PUT/_GET; 76 byte nel caso di X_SEND/_RCV
Comunicazione S7	sì (server)
• Dati utili per ordine	max. 160 byte
– Di cui consistenti	32 byte
Comunicazione compatibile S5	sì (tramite CP e FC caricabili)
• Dati utili per ordine	dipendente dal CP
– Di cui consistenti	dipendente dal CP
Comunicazione standard	sì (tramite CP e FC caricabili)
• Dati utili per ordine	dipendente dal CP
– Di cui consistenti	dipendente dal CP

Numero delle risorse di collegamento	12 per la comunicazione S7 PG/OP/base S7/S7
• Riserva per	
– Comunicazione PG impostabile preimpostata	max. 11 da 1 a 11 1
– Comunicazione OP impostabile preimpostata	max. 11 da 1 a 11 1
– Comunicazione di base S7 impostabile preimpostato	max. 8 da 0 a 8 8
Collegamenti routing	max. 4
Interfacce	
1. Interfaccia	
Funzionalità	
• MPI	sì
• Master DP	no
• Slave DP	no
• Con separazione di potenziale	no
MPI	**no**
• Servizi	
– Comunicazione PG/OP	sì
– Comunicazione di dati globali	sì
– Comunicazione di base S7	sì
– Comunicazione S7	sì (server)
• Velocità di trasmissione	19,2; 187,5 kBaud
2. Interfaccia	
Funzionalità	
• Master DP	sì
• Slave DP	sì
– Controllo/comando; programmazione; routing	sì, attivabile
• Scambio di dati diretto	sì
• Accoppiamento punto a punto	no
• Impostazione di default	Nessuno
• Con separazione di potenziale	sì
Master DP	
• Servizi	
– Equidistanza	sì
– SYNC/FREEZE	sì
– Attivazione/disattivazione di slave DP	sì
• Velocità di trasmissione	fino a 12 MBaud
• Numero di slave DP	max. 125
• Area di indirizzo	max. 2 kByte E/2 kByte A
• Dati utili per slave DP	max. 244 byte E /244 byte A
Slave DP	
• Servizi	
– Controllo/comando; programmazione; routing	sì, attivabile
• File GSD	Siem806f.gsg
• velocità di trasferimento	fino a 12 MBaud
• Memoria di trasferimento	244 byte E/244 byte A
– Aree di indirizzo	max. 32 con max. 32 byte ciascuna
Dimensioni	
Dimensioni di ingombro L × A × P (mm)	80 × 125 130
Peso	ca. 0,53 kg
Programmazione	
Linguaggio di programmazione	STEP 7
Quantità di operazioni	vedi lista delle operazioni
Livelli di parentesi	8
Funzioni di sistema (SFC)	vedi lista delle operazioni
Blocchi funzionalie di sistema (SFB)	vedi lista delle operazioni
Protezione del programma utente	Protezione tramite password
Tensioni, correnti	
Alimentazione	DC 24 V
• campo ammissibile	da 20,4 a 28,8 V
Assorbimento di corrente (funzionamento a vuoto)	tip. 0.9 A
Corrente d'inserzione	tip. 8 A
I^2t	0,4 A^2 S
Protezione esterna per i conduttori d'alimentazione (consigliata)	Interruttore automatico; 2A, Tipo B o C
Alimentazione del PG nell'MPI (da 15 a 30 V DC)	max. 200 mA
Potenza dissipata	tip. 10 W
Batteria	sì
• Tempo di bufferizzazione a 25° C e bufferizzazione della CPU interrotta.	min. 1 anno
• Tempo di stoccaggio della batteria a 25°C	ca. 5 anni
Accumulatore	sì
• Autonomia dell'orologio	
– da 0 a 25° C	ca. 4 settimane
– a 40° C	ca. 3 settimane
– a 60° C	ca. 1 settimana
• Carica dell'accumulatore	ca. 1 ora

1.4.8 CPU 318-2

Caratteristiche particolari

- 4 accumulatori
- La progettazione dell'interfaccia MPI può essere modificata: MPI o PROFIBUS DP (master DP).
- Aree dei dati impostabili (immagine di processo, dati locali)

Leggere anche il capitolo 4.1 relativo alle differenze tra la CPU 318-2 e le altre CPU.

Master DP o slave DP

La CPU 318-2 può essere impiegata quale master DP o quale slave DP in una rete PROFIBUS DP. Osservare tuttavia che soltanto un'interfaccia può essere slave DP. Una descrizione particolareggiata delle proprietà PROFIBUS DP della CPU 318-2 si trova nel capitolo 2

Aree dei dati impostabili e memoria di lavoro occupata

L'utente può modificare tramite la parametrizzazione della CPU 318-2 la dimensione dell'immagine di processo per gli ingressi/uscite e le aree dei dati locali.
L'ingrandimento dei valori preimpostati per immagine di processo e dati locali occupa ulteriore memoria di lavoro che poi verrà a mancare per i programmi utente.
Osservare i seguenti rapporti dimensionali:

- Immagine di processo degli ingressi: 1 byte IPI occupa 12 byte nella memoria di lavoro
  immagine di processo delle uscite: 1 byte IPU occupa 12 byte nella memoria di lavoro
  Esempio:
  256 byte in IPI occupano 3072 byte e
  2047 byte in IPI occupano già 24564 byte nella memoria di lavoro.
- Dati locali: 1 byte di dati locale occupa 1 byte nella memoria di lavoro
  Per classe di priorità sono preimpostati 256 byte. Con 14 classi di priorità si occupano in tal modo 3584 byte nella memoria di lavoro. Con una dimensione massima di 8192 byte, si possono quindi assegnare ancora 4608 byte che poi però non saranno disponibili nella memoria di lavoro per il programma utente.

Comunicazione

La prima interfaccia della CPU può essere trasformata riprogettando l'interfaccia MPI a interfaccia DP. Tramite l'interfaccia DP è possibile comandare la CPU come master DP o slave DP. Con il routing, per ciascuna delle due interfacce, il numero massimo dei collegamenti possibili si riduce di un collegamento per ciascun collegamento attivo PG/OP che utilizza la CPU 318-2 come router di rete.

FM 353/354 decentrata

Se si utilizza la CPU 318-2 come master DP, è possibile impiegare in una ET 200M, in modo decentrato, l'FM 353 dal numero 6ES7 353-1AH01-0AE0, versione firmware 3.4/03 e la FM 354 dal numero 6ES7 354-1AH01-0AE0, versione firmware 3.4/03.

In una S7-300 con CPU 318-2 non si possono utilizzare le seguenti unità.

FM 357 fino alla 6ES7 357-4_H02-3AE_ inclusa, versione firmware 2.1;

FM NC fino alla 6FC5 250-3AX00-7AH0 inclusa, versione firmware 3.7 + toolbox 6FC5 252-3AX2Z-6AB0, versione software 3,6;

SM 338 fino alla 6ES7 338-7UH00-0AC0 inclusa, versione del prodotto 07;

SIXWAREX M fino alla 7MH4 553-1AA41 inclusa, versione firmware 0119;

SINAUT ST7 TIM, 6NH7 800-_A__0 (suggerimento: utilizzare come nodo l'unità TIM stand alone)

Accessi alla periferia non consentiti nella CPU 318-2

Operazioni T PAW in unità di periferia collegate al telaio centrale in cui i rispettivi byte si trovano in unità periferiche diverse.

Dati tecnici della CPU 318-2

CPU e versione	
MLFB	6ES7 318-2AJ00-0AB0
• Versione hardware	03
• Versione firmware	V 3.0
• Pacchetto di programmazione corrispondente	*STEP 7* V 5.1 + Service Pack 02
Memoria	
Memoria di lavoro	
• integrata	256 kByte di dati/ 256 kByte di codice
• ampliabile	no
Memoria di caricamento	
• integrata	64 kbyte
• FEPROM ampliabile	fino a 4 MByte
• RAM ampliabile	fino a 2 MByte
Bufferizzazione	sì
• con batteria	tutti i dati
• senza batteria	max. 11 kByte
Tempi di elaborazione	
Tempi di elaborazione per	
• Operazioni di bit	min. 0,1 µs
• Operazioni di parole	min. 0,1 µs
• Operazioni aritmetiche a virgola fissa	min. 0,1 µs
• Operazioni aritmetiche a virgola mobile	min. 0,6 µs
Temporizzatori/contatori e relativa ritenzione	
contatori S7	512
• impostabili a ritenzione	da Z 0 a Z 511
• preimpostati	da Z 0 a Z 7
• Campo di conteggio	da 0 a 999
Contatori IEC	sì
• Tipo	SFB
Temporizzatori S7	512
• impostabili a ritenzione	da T 0 a T 511
• preimpostati	nessun temporizzatore a ritenzione
• Intervallo temporale	da 10 ms fino a 9990 s
Temporizzatori IEC	sì
• Tipo	SFB

Aree dei dati e relativa ritenzione	
area di dati complessiva a ritenzione (incl. merker, temporizzatori, contatori)	max. 11 kByte
Merker	8192
• impostabili a ritenzione	da MB 0 a MB 1023
• preimpostati	da MB 0 a MB 15
Merker di clock	8 (1 byte di merker)
Blocchi di dati	2047 (DB 0 riservato)
• Dimensione	max. 64 kByte
• impostabili a ritenzione	max. 8 DB, max. 8192 byte di dati
• preimpostati	nessuna ritenzione
Dati locali (non impostabile)	max. 8192 byte
• preimpostati	3584 byte
• per classe di priorità	256 byte (ampliabili fino a 8192 byte)
Blocchi	
OB	vedi lista delle operazioni
• Dimensione	max. 64 kByte
Livello di annidamento	
• per classe di priorità	16
• Aggiuntivi all'interno di un OB di errore	3
FBs	max. 1024
• Dimensione	max. 64 kByte
FCs	max. 1024
• Dimensione	max. 64 kByte
Aree di indirizzo (ingressi/uscite)	
Area di indirizzo periferiche digitale/analogica	max. 8 kByte/8 kByte (liberamente indirizzabili)
• Di cui decentrale	
– Interfaccia MPI/DP	max. 2 kByte/2 kByte
– errore dell'interfaccia DP	max. 8 kByte/8 kByte
Immagine di processo (non impostabile)	2048/2048 byte
• preimpostati	256/256 byte
Canali digitali	max. 65536 (meno. 1 byte di indirizzo di diagnostica per slave DP)/65536
• Di cui centrale	max. 1024/1024
Canali analogici	max. 4096/4096
• Di cui centrale	max. 256/128

Struttura	
Rack	max. 4
Moduli per rack	max. 8
Numero master DP	
• integrata	2
• tramite CP	2
Funzioni di segnalazione S7	
Contemporaneamente attive	
Blocchi di allarme S e	
blocchi di allarme D	max. 100
Orario	
Orologio	sì
• bufferizzato	sì
• Precisione	vedere capitolo 1.1.6
Contatore ore d'esercizio	8
• Numero	0 ... 7
• Campo dei valori	da 0 a 32767 ore
• granularità	1 ora
• a ritenzione	sì
Sincronizzazione dell'orologio	sì
• nel PLC	Master/slave
• tramite MPI	Master/slave
• tramite DP	Master/slave
Funzioni di test e messa in servizio	
Controlla/comanda variabili	sì
• Variabile	Ingressi, uscite, merker, DB, temporizzatori, contatori
• Numero	max. 70
Forzamento	sì
• Variabile	Ingressi, uscite, merker, ingressi di periferiche, uscite di periferiche
• Numero	max. 256
Stato blocco	sì
Passo singolo	sì
Punto di stop	4
Buffer di diagnostica	
• Numero delle registrazioni (non impostabile)	100
Funzioni di comunicazione	
Comunicazione PG/OP	sì
Comunicazione di dati globale	sì
• Numero dei pacchetti GD	
– Mittente	1
– Ricevente	2
• Dimensione dei pacchetti GD	54 byte
– Di cui consistenti	32 byte
Comunicazione di base S7	sì
• Dati utili per ordine	max. 76 byte
– Di cui consistenti	76 byte
Comunicazione S7	sì (server)
• Dati utili per ordine	max. 160 byte
– Di cui consistenti	Byte, parola, parola doppia
Comunicazione compatibile S5	sì (tramite CP e FC caricabile)
• Dati utili per ordine	dipendente dal CP
– Di cui consistenti	dipendente dal CP
Comunicazione standard	sì (tramite CP e FC caricabili)
• Dati utili per ordine	dipendente dal CP
– Di cui consistenti	dipendente dal CP
Interfacce	
1. Interfaccia	
Funzionalità	
• MPI	sì
• Master DP	sì
• Slave DP	sì
• Scambio di dati diretto	sì
• Impostazione di default	MPI
• A potenziale separato	sì
Numero dei collegamenti	max. 32
– di cui riservati	1 collegamento PG 1 collegamento OP
MPI	
• Servizi	
– Comunicazione PG/OP	sì
– Comunicazione di dati globali	sì
– Comunicazione di base S7	sì
– Comunicazione S7	sì (server)
• Velocità di trasmissione	fino a 12 MBaud

Master DP	
• Servizi	
– Equidistanza	sì
– SYNC/FREEZE	sì
– Attivazione/disattivazione di slave DP	sì
• Velocità di trasmissione	fino a 12 MBaud
• Area di indirizzo	max. 2 kByte E/2 kByte A
• Dati utili per slave DP	max. 244 byte E /244 byte A
Slave DP	
• Servizi	
– Controllo/comando; programmazione; routing	sì, attivabile
• File GSD	siem807f.gsg
• velocità di trasferimento	fino a 12 MBaud
• Memoria di trasferimento	244 byte E/244 byte A
2. Interfaccia	
Funzionalità	
• Master DP	sì
• Slave DP	sì
– Controllo/comando; programmazione; routing	sì, attivabile
• Scambio di dati diretto	sì
• Accoppiamento punto a punto	no
• Impostazione di default	Nessuno
• Con separazione di potenziale	sì
Numero dei collegamenti	max. 16
– di cui riservati	1 collegamento PG 1 collegamento OP
Master DP	
• Servizi	
– Comunicazione PG/OP	sì
– Equidistanza	sì
– SYNC/FREEZE	sì
– Attivazione/disattivazione di slave DP	sì
• Velocità di trasmissione	fino a 12 MBaud
• Numero di slave DP	max. 125
• Area di indirizzo	max. 8 kByte E/8 kByte A
• Dati utili per slave DP	max. 244 byte E /244 byte A

slave DP	
• Servizi	
– Controllo/comando Programmazione; Routing	sì, attivabile
• File GSD	siem807f.gsg
• Velocità di trasmissione	fino a 12 MBaud
• Memoria di trasferimento	244 byte E/244 byte A
Dimensioni	
Dimensioni di ingombro L × A × P (mm)	160 × 125 130
Peso	ca. 0,93 kg
Programmazione	
Linguaggio di programmazione	STEP 7
Quantità di operazioni	vedi lista delle operazioni
Livelli di parentesi	16
Funzioni di sistema (SFC)	vedi lista delle operazioni
Blocchi funzionalie di sistema (SFB)	vedi lista delle operazioni
Protezione del programma utente	Protezione tramite password
Tensioni, correnti	
Alimentazione	DC 24 V
• campo ammissibile	20,4 V ... 28,8 V
Assorbimento di corrente (funzionamento a vuoto)	tip. 1,2 A
Corrente d'inserzione	tip. 8 A
I^2t	0,4 A^2s
Protezione esterna per i conduttori d'alimentazione (consigliata)	Interruttore automatico; 2 A, Tipo B o C
Alimentazione del PG nell'MPI (da 15 a 30 V DC)	max. 200 mA
Potenza dissipata	tip. 12 W
Batteria	sì
• Tempo di bufferizzazione a 25° C e bufferizzazione della CPU interrotta.	min. 1 anno
• Tempo di stoccaggio della batteria a 25° C	ca. 5 anni
Accumulatore	sì
• Autonomia dell'orologio	
– da 0 a 25° C	ca. 4 settimane
– a 40° C	ca. 3 settimane
– a 60° C	ca. 1 settimana
• Carica dell'accumulatore	ca. 1 ora

CPU 31x-2 come master DP/slave DP e scambio di dati diretto

2

Introduzione

Questo capitolo descrive le proprietà e i dati tecnici delle CPU 315-2 DP, 316-2 DP e 318-2 necessari per l'impiego delle CPU come master o come slave DP nonché per la loro progettazione per la comunicazione diretta.

Convenzione: poiché il comportamento master DP o slave DP è uguale per tutte le CPU, qui di seguito esse verranno tutte definite CPU 31x-2.

Avvertenza sulla CPU 318-2: con la CPU 318-2 è possibile utilizzare l'interfaccia MPI/DP come interfaccia DP, qui tuttavia progettabile soltanto come master DP e non come slave DP.

Contenuto del capitolo

Paragrafo	Argomento	Pagina
2.1	Informazioni sulla funzionalità DPV1	2-2
2.2	Aree di indirizzo DP delle CPU 31x-2	2-3
2.3	CPU 31x-2 come master DP	2-4
2.4	Diagnostica della CPU 31x-2 come master DP	2-5
2.5	CPU 31x-2 come slave DP	2-12
2.6	Diagnostica della CPU 31x-2 come slave DP	2-17
2.7	Scambio di dati diretto	2-31
2.8	Diagnostica nello scambio di dati diretto	2-32

Ulteriore bibliografia

La Guida online a *STEP 7* contiene le descrizioni e le indicazioni relative alla progettazione, alla configurazione e alla diagnostica di una sottorete PROFIBUS.

2.1 Informazioni sulla funzionalità DPV1

Obiettivo

La norma relativa alla periferia decentrata EN50170 è stata ampliata. Tutte le modifiche apportate sono confluite nella IEC 61158 / EN 50170, volume 2, PROFIBUS; per motivi di semplificazione, da qui in poi si parlerà di modo DPV1.

Da cosa si riconosce un master/slave DPV1?

Master DP: le CPU della famiglia S7-400 e la CPU 318-2 con rispettiva interfaccia integrata DP supportano la funzionalità master DPV1 dalla versione firmware 3.0.0 in poi.

Gli slave DP, che si trovano nel catalogo hardware di STEP 7 sotto il nome della famiglia corrispondente, sono riconoscibili nel testo informativo come slave DPV1. Gli slave DP, che vengono trasferiti in STEP 7 attraverso file GSD, supportano la funzionalità V1 a partire dalla revisione GSD 3.

Da quale versione di STEP 7 è possibile il passaggio a DPV1?

Dalla versione STEP 7 V5.1, Servicepack 2.

Quali modi operativi esistono per i componenti DPV1?

Se si intende impiegare un componente di automazione DPV1 senza tuttavia passare al modo DPV1, utilizzare il modo compatibile con S7. In questo modo il componente di automazione diventa compatibile con EN50170. In questo caso, tuttavia, non sarà possibile utilizzare l'intera funzionalità DPV1. L'utente può quindi impiegare p. es. i nuovi SFB 52-54. I dati non disponibili, comunque, verranno occupati con dati di default.

Se si intende impiegare componenti di automazione che supportano la funzionalità DPV1 e passare al modo DPV1, utilizzare il modo DPV1, che consente di utilizzare l'intera funzionalità DPV1. I componenti di automazione della stazione che non supportano DPV1 possono essere impiegati come sempre.

Dopo il passaggio a DPV1 è possibile continuare a utilizzare tutti gli slave precedenti?

Sì, senza limitazioni. Gli slave utilizzati precedentemente non supportano soltanto le funzioni DPV1 ampliate.

È possibile utilizzare slave DPV1 anche senza conversione?

Sì, senza limitazioni. Gli slave DPV1 si comporteranno come slave tradizionali. Gli slave DPV1 di SIEMENS AG possono essere impiegati nel cosiddetto modo compatibile con S7. Per gli slave DPV1 di altri costruttori è necessario disporre di un file GSD secondo la EN50170 minore della revisione 3. DPV1 - in tutta la stazione.

Se si passa a DPV1 occorre impostare l'intera stazione a DPV1. L'impostazione può essere eseguita in STEP 7, nel modulo Configurazione HW (modo DP).

Per maggiori informazioni sul passaggio al modo DPV1, consultare il nostro Customer Support con ID FAQ: 7027576

2.2 Aree di indirizzo DP delle CPU 31x-2

Aree di indirizzo della CPU 31x-2

Area di indirizzo	315-2 DP	316-2 DP	318-2
Area di indirizzo DP per ingressi e uscite	1024 byte	2048 byte	8192 byte
di cui nell'immagine di processo per ingressi e uscite	da byte 0 a 127	da byte 0 a 127	da byte 0 fino a 255 (default) impostabile fino a byte 2047

Gli indirizzi di diagnostica DP occupano nell'area di indirizzo degli ingressi 1 byte ciascuno per il master DP e per ogni slave DP. Con questi indirizzi è p. es. possibile richiamare la diagnostica DP normalizzata dei rispettivi nodi (parametro LADDR della SFC 13). Gli indirizzi di diagnostica DP si definiscono in fase di progettazione. Se non si fissano indirizzi di diagnostica DP, *STEP 7* assegna gli indirizzi quali indirizzi di diagnostica DP a partire dall'indirizzo del byte più elevato decrescendo.

Progettazione di unità indirizzate nell'area di indirizzo della periferia

Le unità che vengono indirizzate nell'area di indirizzo della periferia vanno sempre progettate in modo tale da venirsi a trovare completamente all'interno o completamente all'esterno dell'immagine di processo. In caso contrario la coerenza non è più garantita e potrebbero generarsi dati falsati.

2.3 CPU 31x-2 come master DP

Introduzione

In questo capitolo sono descritti le caratteristiche e i dati tecnici della CPU quando viene utilizzata come master DP.

Le caratteristiche e i dati tecnici della CPU 31x-2 DP come CPU ”standard ” si trovano nel capitolo 1.

Presupposto

L’interfaccia MPI/DP deve essere un’interfaccia DP? In tal caso si deve progettare l’interfaccia quale interfaccia DP.

Prima della messa in servizio, la CPU deve essere configurata come master DP. Questo significa che in *STEP 7* si deve

- progettare la CPU come master DP
- attribuire un indirizzo PROFIBUS
- attribuire un indirizzo di diagnostica master
- collegare gli slave DP al sistema master DP.

  Uno slave DP è una CPU 31x-2?

  In questo caso tale slave DP si trova già nel catalogo PROFIBUS DP come ”Stazione già progettata”. A questa CPU slave DP si attribuisce nel master DP un indirizzo di diagnostica slave. È necessario accoppiare il master DP con la CPU slave DP e definire le aree di indirizzo per lo scambio dati con la CPU slave DP.

Stato/Pilotaggio, programmazione tramite PROFIBUS

In alternativa all’interfaccia MPI, si può programmare la CPU tramite interfaccia PROFIBUS DP oppure eseguire le funzioni di Stato/Comando.

Avvertenza

L’impiego di Stato e Comando tramite l’interfaccia PROFIBUS DP prolunga il ciclo DP.

Equidistanza

A partire da STEP7 V 5.x si possono parametrizzare per le sottoreti PROFIBUS cicli di bus della stessa lunghezza (equidistanti). Una descrizione dettagliata sull’equidistanza si trova nella Guida online di STEP7.

Avviamento del sistema master DP

La CPU 31x-2 DP è master DP	La CPU 318-2 è master DP
Con il parametro “Trasferimento dei parametri alle unità” si imposta inoltre il controllo del tempo di avviamento degli slave DP.	Con il parametro “Trasferimento dei parametri alle unità” e “Segnale di pronto dell’unità” si imposta il controllo del tempo di avvio dello slave DP.
Nel tempo impostato, cioè, gli slave DP devono avviarsi e devono essere parametrizzati dalla CPU (come master DP).	

Indirizzo PROFIBUS del master DP

Il 126 non va impostato quale indirizzo di PROFIBUS per la CPU 31x-2.

2.4 Diagnostica della CPU 31x-2 come master DP

Diagnostica tramite LED

La tabella 2-1 spiega il significato del LED BUSF.
In caso di una segnalazione, si accende o lampeggia sempre il LED BUSF assegnato all’interfaccia progettata come interfaccia PROFIBUS DP.

Tabella 2-1 Significato del LED ”BUSF” della CPU 31x-2 come master DP

BUSF	Significato	Rimedio
OFF	Progettazione in ordine; tutti gli slave progettati sono interrogabili	-
acceso	• guasto sul bus (guasto fisico) • errore dell’interfaccia DP • Baudrate diversi nel funzionamento Multi-Master-DP	• Verificare che sul cavo di bus non si abbia un cortocircuito o un’interruzione. • Analizzare la diagnostica. Effettuare nuovamente la progettazione oppure correggerla.
lampeggia	• guasto stazione • almeno uno degli slave attribuiti non è interrogabile	• Verificare che il cavo di bus sia collegato alla CPU 31x-2 oppure che il bus non sia interrotto. • Attendere fino a quando la CPU 31x-2 ha terminato l’avviamento. Se il LED non smette di pulsare, controllare gli slave DP o analizzare la diagnostica degli slave DP.

Lettura della diagnostica con STEP 7

Tabella 2-2 Lettura della diagnostica con *STEP 7*

Master DP	Blocco o scheda in *STEP 7*	Applicazione	Vedere...
CPU 31x-2	Scheda “Diagnostica slave DP”	Visualizzazione della diagnostica slave come testo in chiaro nella superficie operativa di *STEP 7*	Vedere ”Diagnostica hardware” nella Guida online a *STEP 7* e nel manuale utente di *STEP 7*
	SFC 13 “DPNRM_DG”	Lettura della diagnostica slave (salvataggio nell’area di dati del programma utente)	Per la configurazione della CPU 31x-2 vedere il paragrafo 2.6.4; per le SFC vedere il manuale di riferimento *Funzioni standard e di sistema*; per la configurazione di altri slave vedere la rispettiva descrizione
	SFC 59 “RD_REC”	Lettura dei set di dati della diagnostica S7 (salvataggio nell’area di dati del programma utente)	Manuale di riferimento *Funzioni standard e di sistema*
	SFC 51 “RDSYSST”	Lettura delle liste parziali SZL. Nell’allarme di diagnostica richiamare con l’ID SZL W#16#00B4 l’SFC 51 e leggere la SZL della CPU slave.	
	SFB 52 “RDREC” (solo 318-2)	In ambito DPV1 vale quanto segue: Lettura dei set di dati della diagnostica S7 (salvataggio nell’area di dati del programma utente)	
	SFB 54 “RALRM” (solo 318-2)	In ambito DPV1 vale quanto segue: lettura delle informazioni sugli allarmi all’interno del rispettivo OB di allarme	

Esaminare la diagnostica nel programma utente

Le seguenti due figure mostrano come procedere per poter esaminare la diagnostica nel programma utente.
Nel caso della CPU 315-2 DP prestare attenzione al numero di ordinazione:

CPU 315-2 DP **<** 6ES7 315-2AF**03**-0AB0	CPU 315-2 DP dal 6ES7 315-2AF**03**-0AB0 CPU 316-2 DP dal 6ES7 316-2AG00-0AB0 CPU 318-2 dal 6ES7 318-2AJ00-0AB0
... vedere figura 2-1 a pagina 2-8	vedere figura 2-2 a pagina 2-9

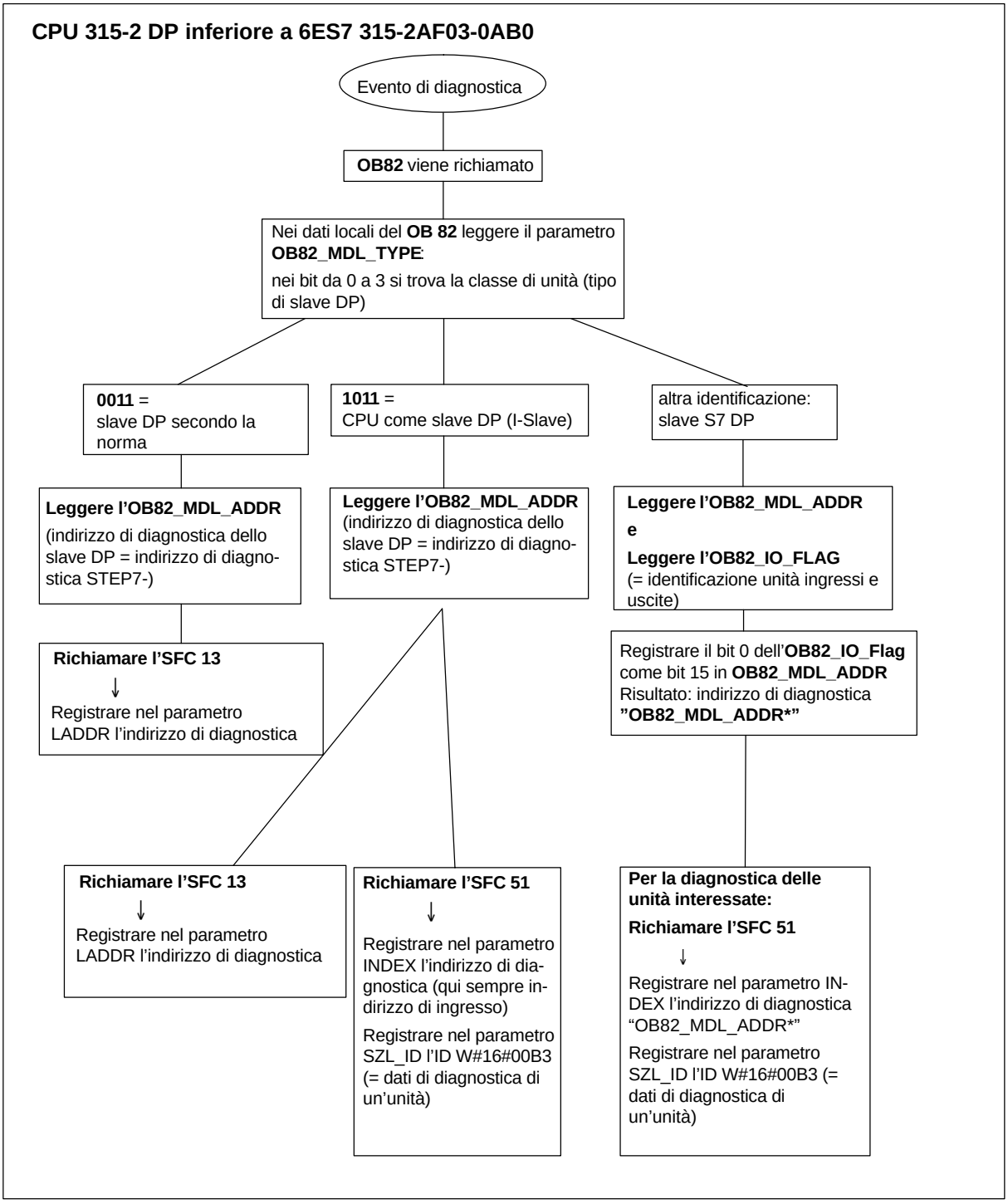

CPU 315-2 DP inferiore a 6ES7 315-2AF03-0AB0
Evento di diagnostica
OB82 viene richiamato
Nei dati locali del OB 82 leggere il parametro OB82_MDL_TYPE:
nei bit da 0 a 3 si trova la classe di unità (tipo di slave DP)
0011 = slave DP secondo la norma
1011 = CPU come slave DP (I-Slave)
altra identificazione: slave S7 DP
Leggere l'OB82_MDL_ADDR (indirizzo di diagnostica dello slave DP = indirizzo di diagnostica STEP7-)
Leggere l'OB82_MDL_ADDR (indirizzo di diagnostica dello slave DP = indirizzo di diagnostica STEP7-)
Leggere l'OB82_MDL_ADDR e Leggere l'OB82_IO_FLAG (= identificazione unità ingressi e uscite)
Richiamare l'SFC 13 ↓ Registrare nel parametro LADDR l'indirizzo di diagnostica
Registrare il bit 0 dell'OB82_IO_Flag come bit 15 in OB82_MDL_ADDR Risultato: indirizzo di diagnostica "OB82_MDL_ADDR*"
Richiamare l'SFC 13 ↓ Registrare nel parametro LADDR l'indirizzo di diagnostica
Richiamare l'SFC 51 ↓ Registrare nel parametro INDEX l'indirizzo di diagnostica (qui sempre indirizzo di ingresso) Registrare nel parametro SZL_ID l'ID W#16#00B3 (= dati di diagnostica di un'unità)
Per la diagnostica delle unità interessate: Richiamare l'SFC 51 ↓ Registrare nel parametro INDEX l'indirizzo di diagnostica "OB82_MDL_ADDR*" Registrare nel parametro SZL_ID l'ID W#16#00B3 (= dati di diagnostica di un'unità)

Figura 2-1 Diagnostica con la CPU 315-2 DP **<** 315-2AF**03**

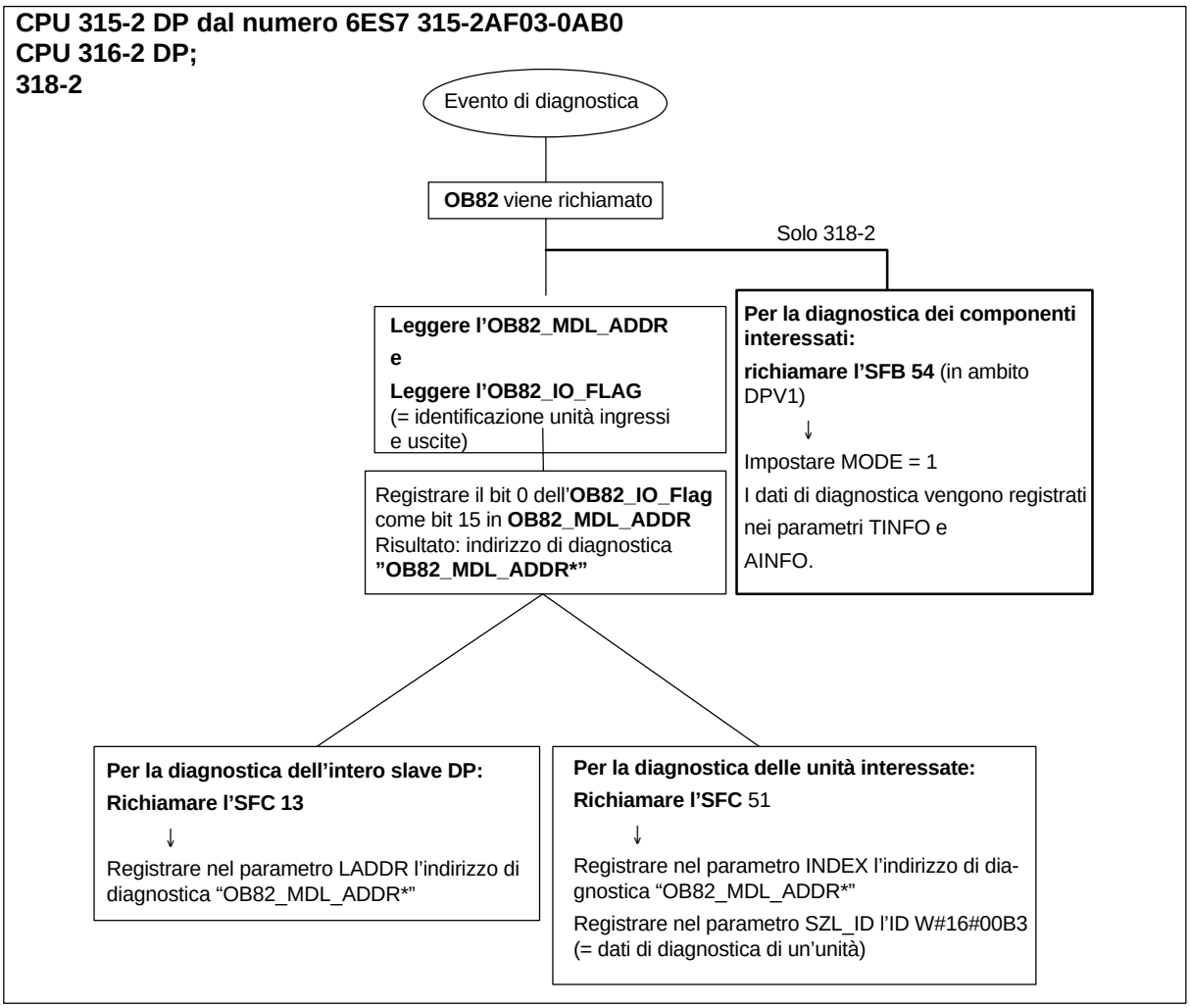

CPU 315-2 DP dal numero 6ES7 315-2AF03-0AB0
CPU 316-2 DP;
318-2
Evento di diagnostica
OB82 viene richiamato
Solo 318-2
Leggere l'OB82_MDL_ADDR
e
Leggere l'OB82_IO_FLAG
(= identificazione unità ingressi e uscite)
Per la diagnostica dei componenti interessati:
richiamare l'SFB 54 (in ambito DPV1)
↓
Impostare MODE = 1
I dati di diagnostica vengono registrati nei parametri TINFO e AINFO.
Registrare il bit 0 dell'OB82_IO_Flag come bit 15 in OB82_MDL_ADDR
Risultato: indirizzo di diagnostica "OB82_MDL_ADDR*"
Per la diagnostica dell'intero slave DP:
Richiamare l'SFC 13
↓
Registrare nel parametro LADDR l'indirizzo di diagnostica "OB82_MDL_ADDR*"
Per la diagnostica delle unità interessate:
Richiamare l'SFC 51
↓
Registrare nel parametro INDEX l'indirizzo di diagnostica "OB82_MDL_ADDR*"
Registrare nel parametro SZL_ID l'ID W#16#00B3 (= dati di diagnostica di un'unità)

Figura 2-2 Diagnostica con la CPU 31x-2 (315-2 DP dal 315-2AF**03**)

Indirizzi di diagnostica

Nella CPU 31x-2 si assegnano gli indirizzi di diagnostica per il PROFIBUS DP. Durante la progettazione, osservare che gli indirizzi di diagnostica DP sono assegnati una volta al master DP e una volta allo slave DP.

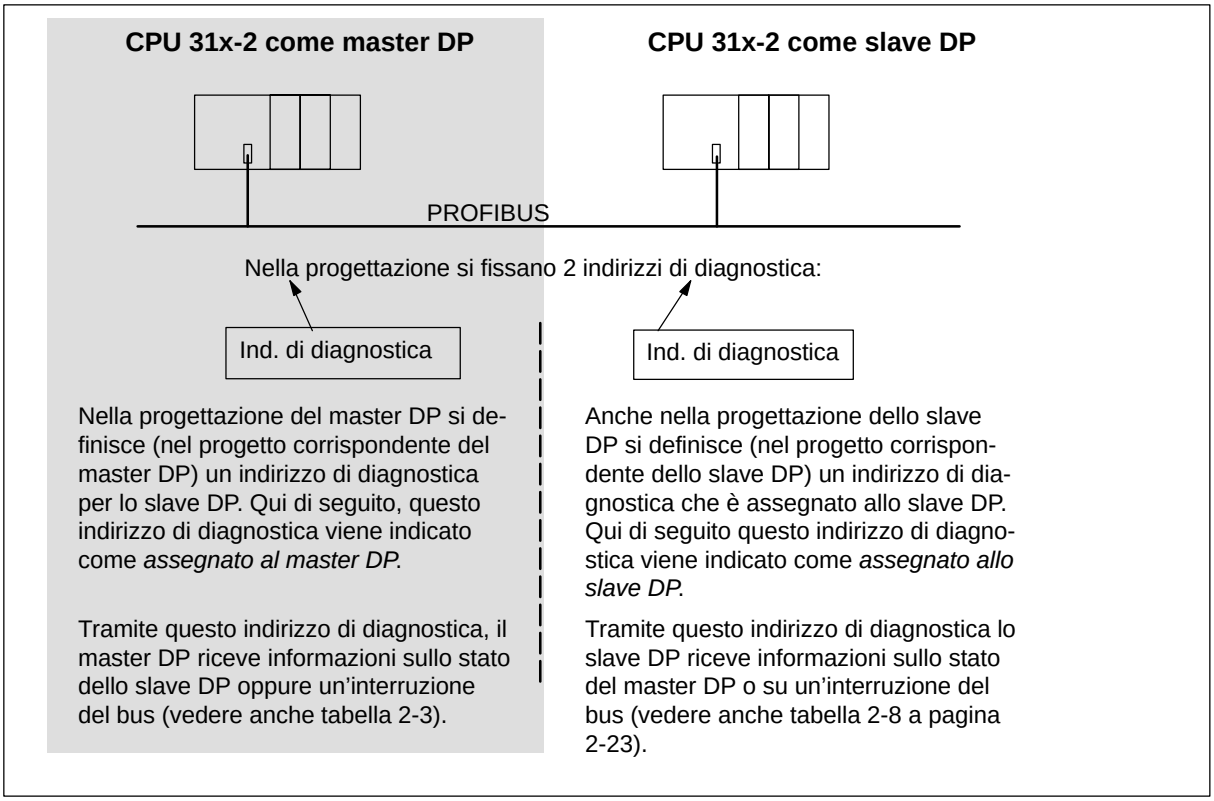

CPU 31x-2 come master DP
CPU 31x-2 come slave DP
PROFIBUS
Nella progettazione si fissano 2 indirizzi di diagnostica:
Ind. di diagnostica
Ind. di diagnostica
Nella progettazione del master DP si definisce (nel progetto corrispondente del master DP) un indirizzo di diagnostica per lo slave DP. Qui di seguito, questo indirizzo di diagnostica viene indicato come *assegnato al master DP*.
Tramite questo indirizzo di diagnostica, il master DP riceve informazioni sullo stato dello slave DP oppure un'interruzione del bus (vedere anche tabella 2-3).
Anche nella progettazione dello slave DP si definisce (nel progetto corrispondente dello slave DP) un indirizzo di diagnostica che è assegnato allo slave DP. Qui di seguito questo indirizzo di diagnostica viene indicato come *assegnato allo slave DP*.
Tramite questo indirizzo di diagnostica lo slave DP riceve informazioni sullo stato del master DP o su un'interruzione del bus (vedere anche tabella 2-8 a pagina 2-23).

Figura 2-3 Indirizzi di diagnostica per master DP e slave DP

Identificazione dell’evento

La tabella 2-3 mostra in che modo la CPU 31x-2 impiegata come master DP riconosce i cambiamenti dello stato di funzionamento di una CPU come slave DP o le interruzioni del trasferimento di dati.

Tabella 2-3 Identificazione dell’evento della CPU 31x-2 come master DP

Evento	Cosa succede nel master DP
Interruzione del bus (cortocircuito, connettore sfilato)	• Richiamo dell’OB 86 con il messaggio *Guasto della stazione* (evento in arrivo; indirizzo di diagnostica dello slave DP assegnato al master DP) • Con accesso alla periferia: richiamo dell’OB 122 (errore di accesso alla periferia)
Slave DP: RUN → STOP	• Richiamo dell’OB 82 con il messaggio *Unità difettosa* (evento in arrivo; indirizzo di diagnostica dello slave DP assegnato al master DP; variabile OB82_MDL_STOP=1)
Slave DP: STOP → RUN	• Richiamo dell’OB 82 con il messaggio *Unità ok* (evento in partenza; indirizzo di diagnostica dello slave DP assegnato al master DP; variabile OB82_MDL_STOP=0)

Valutazione nel programma utente

La tabella seguente 2-4 mostra all'utente come analizzare, p. es., il passaggio da RUN a STOP dello slave DP nel master DP (vedere anche tabella 2-3).

Tabella 2-4 Valutazione di transizioni RUN-STOP dello slave DP nel master DP

nel master DP		**nello slave DP (CPU 31x-2 DP)**
Indirizzi di diagnostica: (esempio) indirizzo di diagnostica master=**1023** indirizzo di diagnostica slave nel sistema master=**1022**		Indirizzi di diagnostica: (esempio) indirizzo di diagnostica slave=**422** indirizzo di diagnostica master=non rilevante
La CPU richiama l'OB 82 con, tra l'altro, le seguenti informazioni: • OB 82_MDL_ADDR:=**1022** • OB82_EV_CLASS:=B#16#39 (evento in arrivo) • OB82_MDL_DEFECT:=guasto unità Suggerimento: queste informazioni si trovano anche nel buffer di diagnostica della CPU. Nel programma utente si deve anche programmare l'SFC 13 "DPNRM_DG" per la lettura dei dati di diagnostica dello slave DP. In ambito **DPV1** si consiglia di utilizzare l'SFB54. Esso fornisce le informazioni complete sugli allarmi.	←	CPU: RUN → STOP La CPU crea un telegramma di diagnostica slave DP (vedere capitolo 2.6.4).

2.5 CPU 31x-2 come slave DP

Introduzione

In questo capitolo sono descritte le caratteristiche ed i dati tecnici della CPU, quando la si impiega come slave DP.

Le proprietà e i dati tecnici della CPU come CPU ”standard ” si trovano nel capitolo 1.

Presupposto

L’interfaccia MPI/DP deve essere un’interfaccia DP? In tal caso si deve progettare l’interfaccia quale interfaccia DP.

Prima della messa in servizio, la CPU deve essere configurata come slave DP. Questo significa che nello *STEP 7*

si deve

- attivare la CPU come slave DP
- assegnare un indirizzo PROFIBUS
- assegnare un indirizzo di diagnostica slave
- definire le aree di indirizzo per lo scambio dati con il master.

File GSD

Per poter progettare la CPU 31x-2 come slave DP in un sistema master DP, si necessita dei file GSD.
Il file GSD è contenuto in *COM PROFIBUS* dalla V 4.0.

Se si opera con una versione inferiore o con un altro strumento di progettazione si può ottenere il file GSD

- in Internet al sito http://www.ad.siemens.de/csi_e/gsd

oppure

- tramite modem dallo **S**chnitt**S**tellen**C**enter Fürth al numero telefonico ++49/911/737972.

Telegramma di configurazione e parametrizzazione

Durante la configurare/parametrizzare della CPU 31x-2, l’utente viene assisito da *STEP 7*. Qualora fosse necessaria una descrizione del telegramma di configurazione e parametrizzazione, p. es. per il controllo con un monitor di bus, essa si trova in Internet all’indirizzo http://www.ad.siemens.de/simatic-cs, con l’ID 1452338.

Stato/Comando, programmazione tramite PROFIBUS

In alternativa all'interfaccia MPI, si può programmare la CPU tramite interfaccia PROFIBUS DP oppure eseguire le funzioni di Stato/Comando. Per questo occorre abilitare queste funzioni in *STEP 7* durante la configurazione della CPU come slave DP.

Avvertenza

L'impiego di Stato e Comando tramite l'interfaccia PROFIBUS DP prolunga il ciclo DP.

Trasferimento dati attraverso una memoria di trasferimento

La CPU 31x-2 mette a disposizione come slave DP una memoria di trasferimento per il PROFIBUS DP. Il trasferimento dati tra CPU come slave DP e master DP avviene sempre attraverso tale memoria di trasferimento. A questo scopo progettare fino a 32 aree di indirizzo.

Il master DP scrive cioè i propri dati in queste aree di indirizzo della memoria di trasferimento e la CPU li legge nel programma utente e viceversa.

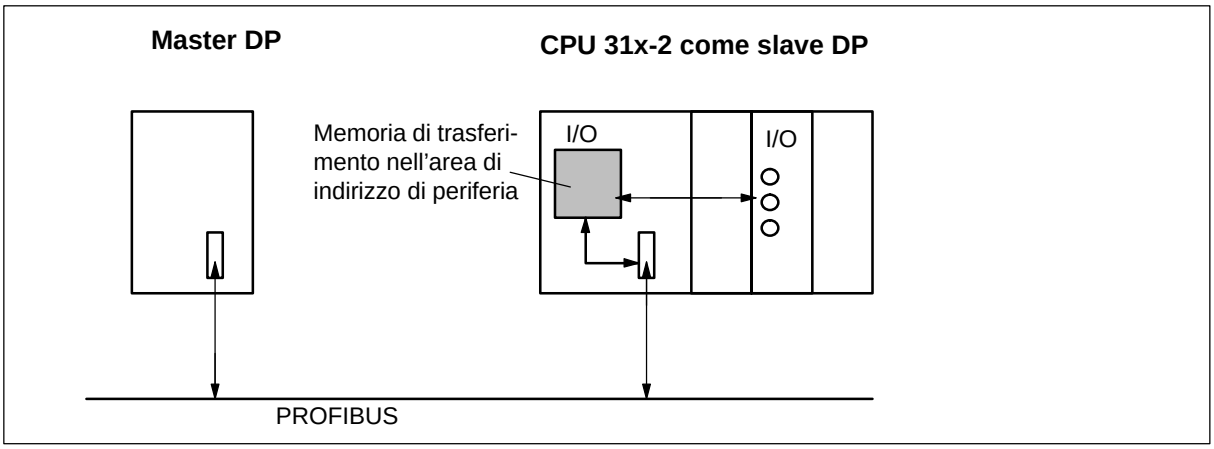


Figura 2-4 Memoria di trasferimento nella CPU 31x-2 come slave DP

Aree di indirizzo della memoria di trasferimento

In *STEP 7* si progettano le aree di indirizzo di ingresso e uscita:

- si possono progettare fino a 32 aree di indirizzo di ingresso e uscita
- ognuna di tali aree di indirizzo può avere una dimensione di 32 byte al massimo
- complessivamente si possono progettare al massimo 244 byte di ingressi e 244 byte di uscite

La tabella seguente mostra il principio delle aree di indirizzo. Questa figura si trova anche nella progettazione *STEP 7*.

Tabella 2-5 Esempio di progettazione per le aree di indirizzo della memoria di trasferimento

	Tipo	**Indirizzo master**	**Tipo**	**Indirizzo slave**	**Lunghezza**	**Unità**	**Consistenza**
1	I	222	A	310	2	Byte	Unità
2	A	0	I	13	10	Parola	Lunghezza totale
:							
32							
	Aree di indirizzo nella CPU master DP.		Aree di indirizzo nella CPU slave DP.		Questi parametri delle aree di indirizzo devono essere uguali per master DP e slave DP.		

Regole

Le seguenti regole devono essere rispettate quando si lavora con la memoria di trasferimento:

- Attribuzione delle aree di indirizzo:
  - i dati di ingresso dello slave DP sono **sempre** dati di uscita del master DP
  - i dati di uscita dello slave DP sono **sempre** dati di ingresso del master DP.
- Gli indirizzi possono essere assegnati liberamente. Nel programma utente si accede ai dati tramite istruzioni di caricamento/trasferimento oppure con gli SFC 14 e 15. Si possono indicare anche indirizzi dell'immagine di processo degli ingressi o delle uscite.

Avvertenza

Per la memoria di trasferimento, assegnare gli indirizzi dall'area di indirizzo DP della CPU 31x-2.

Gli indirizzi assegnati per la memoria di trasferimento, non possono essere assegnati di nuovo per le unità periferiche alla CPU 31x-2!

- L'indirizzo più basso delle singole aree di indirizzo è l'indirizzo iniziale della singola area di indirizzo.
- La lunghezza, l'unità e la coerenza delle aree di indirizzo assegnate devono essere uguali sia per il master DP che per lo slave DP.

Master DP S5

Se si impiega un IM 308 C come master DP e la CPU 31x-2 come slave DP, per lo scambio di dati consistenti vale:

Nell'IM 308 C si deve programmare l'FB 192, in modo che tra master DP e slave DP vengano trasferiti dati consistenti. Con l'FB 192 vengono emessi/letti i dati della CPU 31x-2 solo in modo connesso in un blocco!

S5-95 come master DP

Se come master DP si impiega un AG S5-95, è allora necessario impostarne i parametri di bus anche per la CPU 31x-2 come slave DP.

Programma di esempio

Qui di seguito è possibile vedere, in un piccolo programma di esempio, lo scambio dati tra master DP e slave DP. In questo esempio si ritrovano gli indirizzi della tabella 2-5.

Nella CPU slave DP	Nella CPU master DP

`L 2 preelaborazione dei`
`T MB 6 dati nello slave DP`
`L EB 0`
`T MB 7`
 	
`L MW 6 invio dei dati al`
`T PAW 310 master DP`
 	
`CALL SFC 14 ricezione dei dati`
`LADDR:=W#16#D da parte del ma-`
`RET_VAL:=MW 20 ster DP`
`RECORD:=P#M30.0 Byte20`
 	
`L MB 30 ulteriore elabora-`
`L MB 7 zione dei dati ri-`
`+ I cevuti`
`T MW 100`
	`L PEB 222 ulteriore elabora-`
	`T MB 50 zione dei dati ri-`
	`L PEB 223 cevuti nel ma-`
	`L B#16#3 ster DP`
	`+ I`
	`T MB 51`
	
	`L 10 preelaborazione dei`
	`+ 3 dati nel master DP`
	`T MB 60`
	
	`CALL SFC 15 invio dati allo`
	`LADDR:= W#16#0 slave DP`
	`RECORD:= P#M60.0 Byte20`
	`RET_VAL:=MW 22`

Trasferimento dati in STOP

La CPU slave DP entra in STOP: i dati nella memoria di trasferimento della CPU vengono sovrascritti con “0”, il master DP legge cioè “0”.

Il master DP entra in STOP: i dati attuali nella memoria di trasferimento della CPU vengono mantenuti e possono essere ancora letti dalla CPU.

Indirizzo PROFIBUS

Il 126 non va impostato quale indirizzo di PROFIBUS per la CPU 31x-2.

2.6 Diagnostica della CPU 31x-2 come slave DP

In questo capitolo

Paragrafo	Argomento	Pagina
2.6.1	Diagnostica tramite LED	2-19
2.6.2	Diagnostica con *STEP 5* o *STEP 7*	2-19
2.6.3	Lettura della diagnostica	2-20
2.6.4	Struttura della diagnostica slave	2-24
2.6.5	Stato stazione 1 ... 3	2-25
2.6.6	Indirizzo PROFIBUS del master	2-27
2.6.7	Identificativo produttore	2-27
2.6.8	Diagnostica riferita all’identificativo	2-28
2.6.9	Diagnostica riferita all’apparecchio	2-29
2.6.10	Allarme	2-31

2.6.1 Diagnostica tramite LED

Diagnostica tramite LED - CPU 31x-2

La tabella 2-6 spiega il significato del LED BUSF
In caso di una segnalazione si accende o lampeggia sempre il LED BUSF assegnato all'interfaccia progettata come interfaccia PROFIBUS DP.

Tabella 2-6 Significato del LED "BUSF" della CPU 31x-2 come slave DP

BUSF	Significato	Rimedio
OFF	Progettazione in ordine	-
lampeggia	La CPU 31x-2 è parametrizzata in modo errato. Tra master DP e CPU 31x-2 non si svolge alcuno scambio di dati. Cause: • Il tempo di controllo chiamata è trascorso • La comunicazione sul PROFIBUS è interrotta • L'indirizzo PROFIBUS è errato	• Controllare la CPU 31x-2 • Controllare che il connettore del bus sia innestato correttamente • Controllare che il cavo di bus verso il master DP non sia interrotto. • Controllare la configurazione e la parametrizzazione.
acceso	• Cortocircuito nel bus	• Controllare la struttura del bus

2.6.2 Diagnostica con *STEP 5* o *STEP 7*

Diagnostica slave

La diagnostica slave si comporta secondo la norma EN 50170, volume 2, PROFIBUS. A seconda del master DP essa può essere letta, per tutti gli slave DP che si comportano secondo la norma, tramite *STEP 5* o *STEP 7*.

La lettura e la struttura della diagnostica slave è descritta nei seguenti capitoli.

Diagnostica S7

La diagnostica S7 può essere richiesta nel programma utente per tutte le unità dello spettro SIMATIC S7/M7. Per le unità innestate nel telaio centrale e per quelle di periferia, la struttura della diagnostica S7 è uguale.

I dati di diagnostica di un'unità si trovano nei set di dati 0 e 1 dell'area dei dati del sistema dell'unità. Il set di dati 0 contiene 4 byte di dati di diagnostica che descrivono lo stato corrente di un'unità. Il set di dati 1 contiene inoltre dati di diagnostica specifici dell'unità.

La struttura dei dati di diagnostica si trova nel manuale di riferimento *Funzioni standard e di sistema*.

2.6.3 Lettura della diagnostica

Tabella 2-7 Lettura della diagnostica con *STEP 5* e *STEP 7* nel sistema master

Controllore programmabile con master DP	Blocco o scheda in *STEP 7*	Applicazione	vedere ...
SIMATIC S7/M7	Scheda "Diagnostica slave DP"	Visualizzazione della diagnostica slave come testo in chiaro nella superficie operativa di *STEP 7*	Vedere "Diagnostica hardware" nella Guida online *STEP 7* e nel manuale utente di *STEP 7*
	SFC 13 "DP NRM_DG"	Lettura della diagnostica slave (salvataggio nell'area di dati del programma utente)	Per la struttura vedere il paragrafo 2.6.4; SFC, manuale di riferimento *Funzioni standard e di sistema*
	SFC 51 "RDSYSST"	Lettura delle liste parziali SZL. Nell'allarme di diagnostica con l'ID SZL W#16#00B4 richiamare l'SFC 51 e leggere l'SZL della CPU slave.	Manuale di riferimento *Funzioni standard e di sistema*
	SFB 54 "RDREC" (solo 318-2)	In ambito DPV1 vale quanto segue: Lettura delle informazioni sugli allarmi all'interno del rispettivo OB di allarme	Manuale di riferimento *Funzioni standard e di sistema*
SIMATIC S5 con l'IM 308-C come master DP	FB 192 "IM308C"	Lettura della diagnostica slave (salvataggio nell'area di dati del programma utente)	Per la struttura vedere il paragrafo 2.6.4; per gli FB vedere il manuale*Sistema di periferia decentralizzata ET 200*
SIMATIC S5 con controllore programmabile S5-95U come master DP	FB 230 "S_DIAG"		

Esempio per la lettura della diagnostica slave con l'FB 192 "IM 308C"

Nel seguito è riportato un esempio per la lettura della diagnostica slave con l'FB 192 per uno slave DP in un programma utente *STEP 5*.

Ipotesi

Per il programma utente *STEP 5* valgono le seguenti ipotesi:

- L'IM 308-C occupa come master DP le celle 0 ... 15 (numero 0 dell'IM 308-C).
- Lo slave DP ha l'indirizzo di PROFIBUS 3.
- La diagnostica slave deve essere memorizzata nel DB 20. L'utente può anche usare a tale scopo ogni altro blocco di dati.
- La diagnostica slave è composta da 26 byte.

Programma utente *STEP 5*

```
AWL                                 Spiegazione
        :A      DB 30
        :SPA    FB 192
Name    :IM308C
DPAD    :       KH F800             Area di indirizzo di default dell'IM 308-C
IMST    :       KY 0, 3             IM-N. = 0, indirizzo di PROFIBUS dello slave DP = 3
FCT     :       KC SD               Funzione: lettura della diagnostica slave
GCGR    :       KM 0                Non viene esaminato
TYP     :       KY 0, 20            Area dati S5: DB  20
STAD    :       KF +1               Dati di diagnostica dalla parola di dati 1
LENG    :       KF 26               Lunghezza della diagnostica = 26 byte
ERR     :       DW 0                Memorizzazione del codice di errore nella DW 0 del DB 30
```

Esempio di lettura della diagnostica S7 con l'SFC 59 "RD_REC"

Nel seguito è riportato un esempio di lettura dei set di dati della diagnostica S7 con l'SFC 59 per uno slave DP nel programma utente *STEP 7*. La lettura della diagnostica slave con l'SFC 13 avviene in modo simile.

Ipotesi

Per il programma utente *STEP 7* vale quanto segue:

- Deve essere letta la diagnostica per l'unità di ingresso con l'indirizzo 200_H.
- Deve essere letto il set di dati 1.
- Il set di dati 1 deve essere memorizzato nel DB 10.

Programma utente *STEP 7*

```
AWL                                  Spiegazione

CALL  SFC 59

REQ     :=TRUE                       Richiesta di lettura
IOID    :=B#16#54                    Identificazione dell'area di indirizzo, qui periferia
LADDR   :=W#16#200                   ingresso
RECNUM  :=B#16#1                     Indirizzo logico dell'unità
RET_VAL :=                           Deve essere letto il set di dati 1.
BUSY    :=TRUE                       In caso di errore emissione del codice di errore
RECORD  :=DB 10                      Procedura di lettura non ancora terminata
                                     L'area di destinazione per il set di dati 1 è il blocco
                                     di dati 10
```

Indirizzi di diagnostica

Nella CPU 31x-2 si assegnano gli indirizzi di diagnostica per il PROFIBUS DP. Durante la progettazione, osservare che gli indirizzi di diagnostica DP sono assegnati una volta al master DP e una volta allo slave DP.

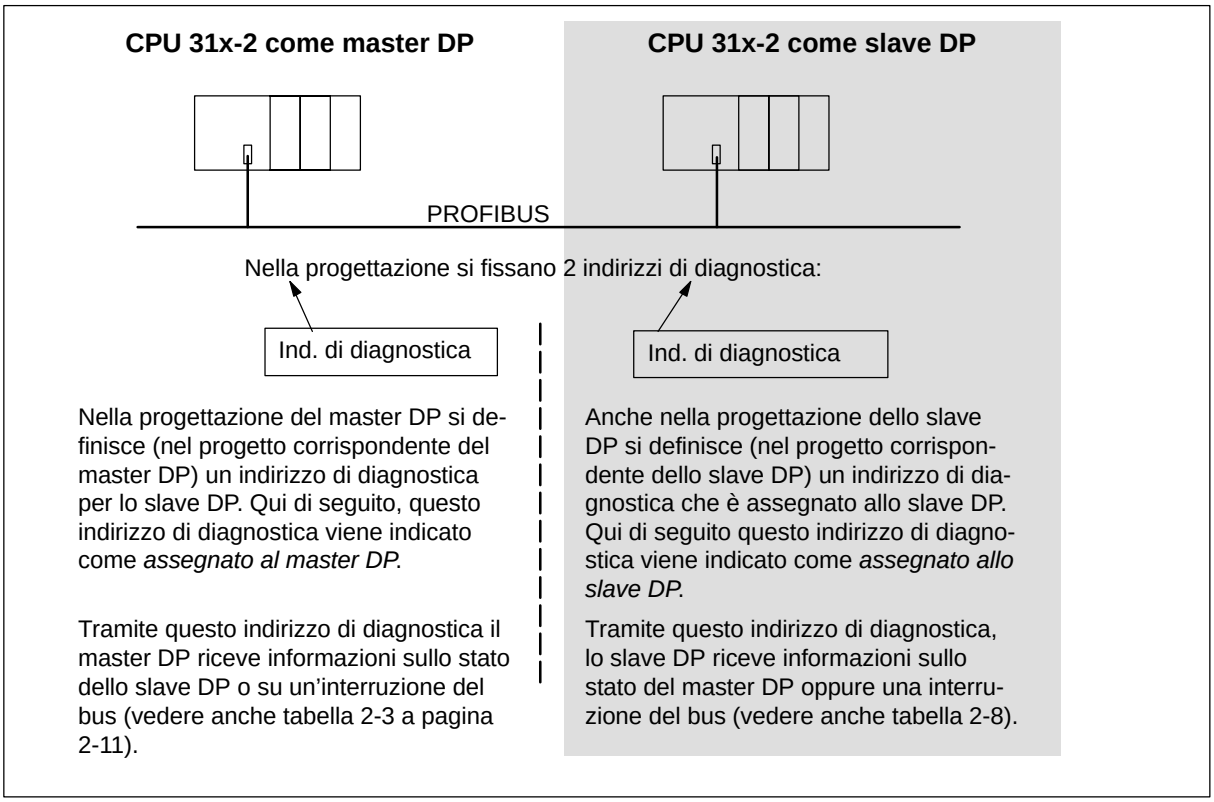

CPU 31x-2 come master DP
CPU 31x-2 come slave DP
PROFIBUS
Nella progettazione si fissano 2 indirizzi di diagnostica:
Ind. di diagnostica
Ind. di diagnostica
Nella progettazione del master DP si definisce (nel progetto corrispondente del master DP) un indirizzo di diagnostica per lo slave DP. Qui di seguito, questo indirizzo di diagnostica viene indicato come *assegnato al master DP*.
Tramite questo indirizzo di diagnostica il master DP riceve informazioni sullo stato dello slave DP o su un'interruzione del bus (vedere anche tabella 2-3 a pagina 2-11).
Anche nella progettazione dello slave DP si definisce (nel progetto corrispondente dello slave DP) un indirizzo di diagnostica che è assegnato allo slave DP. Qui di seguito questo indirizzo di diagnostica viene indicato come *assegnato allo slave DP*.
Tramite questo indirizzo di diagnostica, lo slave DP riceve informazioni sullo stato del master DP oppure una interruzione del bus (vedere anche tabella 2-8).

Figura 2-5 Indirizzi di diagnostica per master DP e slave DP

Identificazione dell'evento

La tabella 2-8 mostra come la CPU 31x-2 utilizzata come slave DP riconosce i cambiamenti dello stato di funzionamento o le interruzioni del trasferimento dati.

Tabella 2-8 Identificazione dell'evento della CPU 31x-2 come slave DP

Evento	Cosa succede nello slave DP
Interruzione del bus (cortocircuito, connettore sfilato)	• Richiamo dell'OB 86 con il messaggio *Guasto della stazione* (evento in arrivo; indirizzo di diagnostica dello slave DP assegnato allo slave DP) • Con accesso alla periferia: richiamo dell'OB 122 (errore di accesso alla periferia)
Master DP: RUN → STOP	• Richiamo dell'OB 82 con il messaggio *Unità difettosa* (evento in arrivo; indirizzo di diagnostica dello slave DP assegnato allo slave DP; variabile OB82_MDL_STOP=1)
Master DP: STOP → RUN	• Richiamo dell'OB 82 con il messaggio *Unità ok* (evento in partenza; indirizzo di diagnostica dello slave DP assegnato allo slave DP; variabile OB82_MDL_STOP=0)

Valutazione nel programma utente

La tabella seguente 2-9 mostra all'utente come analizzare, p. es., il passaggio da RUN a STOP del master DP nello slave DP (vedere anche tabella 2-8).

Tabella 2-9 Analisi di transizioni RUN-STOP nel master DP/slave DP

nel master DP		Nello slave DP
Indirizzi di diagnostica: (esempio) indirizzo di diagnostica master=**1023** indirizzo di diagnostica slave nel sistema master=**1022**		Indirizzi di diagnostica: (esempio) indirizzo di diagnostica slave=**422** indirizzo di diagnostica master=non rilevante
CPU: RUN → STOP	→	La CPU richiama l'OB 82 con, tra l'altro, le seguenti informazioni: • OB 82_MDL_ADDR:=**422** • OB82_EV_CLASS:=B#16#39 (evento in arrivo) • OB82_MDL_DEFECT:=guasto unità Suggerimento: queste informazioni si trovano anche nel buffer di diagnostica della CPU.

2.6.4 Struttura della diagnostica slave

Struttura della diagnostica slave

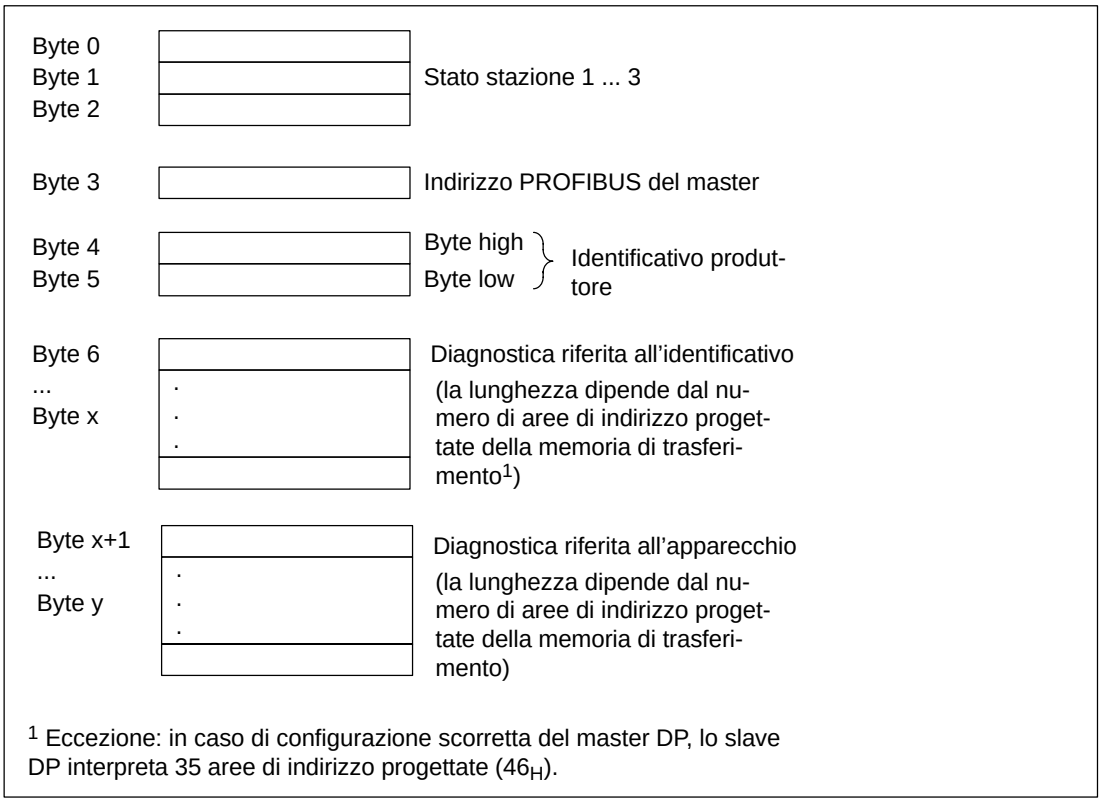

Byte 0
Byte 1
Byte 2
Stato stazione 1 ... 3
Byte 3
Indirizzo PROFIBUS del master
Byte 4
Byte 5
Byte high
Byte low
Identificativo produttore
Byte 6
...
Byte x
Diagnostica riferita all'identificativo
(la lunghezza dipende dal numero di aree di indirizzo progettate della memoria di trasferimento1)
Byte x+1
...
Byte y
Diagnostica riferita all'apparecchio
(la lunghezza dipende dal numero di aree di indirizzo progettate della memoria di trasferimento)
1 Eccezione: in caso di configurazione scorretta del master DP, lo slave DP interpreta 35 aree di indirizzo progettate (46H).

Figura 2-6 Struttura della diagnostica slave

2.6.5 Stato stazione 1 ... 3

Definizione

Lo stato stazione da 1 a 3 offre una panoramica sullo stato di uno slave DP.

Stato stazione 1

Tabella 2-10 Struttura dello stato stazione 1 (byte 0)

Bit	Significato	Rimedio
0	1: Lo slave DP **non** può essere richiamato dal master DP.	• Sullo slave DP è impostato l'indirizzo DP corretto? • Il connettore di bus è collegato? • Tensione sullo slave DP? • Repeater RS 485 impostato correttamente? • Eseguire il reset sullo slave DP
1	1: Lo slave DP non è ancora pronto per lo scambio dati.	• Attendere poiché lo slave DP è in avviamento.
2	1: I dati di configurazione inviati dal master DP allo slave DP non coincidono con la struttura dello slave DP.	• Introdotto nel software il tipo di stazione corretto o la struttura corretta dello slave DP?
3	1: Allarme di diagnostica, generato dalla transizione RUN-STOP della CPU 0: Allarme di diagnostica, generato dalla transizione STOP-RUN della CPU	• È possibile leggere la diagnostica.
4	1: Funzione non supportata, p. es. modifica dell'indirizzo DP tramite software	• Controllare la progettazione.
5	0: Il bit è sempre "0 ".	-
6	1: Il tipo di slave DP non coincide con la progettazione software.	• Introdotto nel software il tipo di stazione corretto? (Errore di parametrizzazione)
7	1: Lo slave DP è stato parametrizzato da un master DP diverso da quello che attualmente ha accesso allo slave DP.	• Il bit è sempre 1 se, p. es., in quel momento si accede allo slave DP con il PG o un altro master DP. L'indirizzo DP del master di parametrizzazione si trova nel byte di diagnostica "Indirizzo PROFIBUS del master".

Stato stazione 2

Tabella 2-11 Struttura di stato stazione 2 (byte 1)

Bit	Significato
0	1: Lo slave DP deve essere nuovamente parametrizzato e configurato.
1	1: È presente una segnalazione di diagnostica. Lo slave DP non può continuare a funzionare fino a quando l'errore non sia stato eliminato (segnalazione statica di diagnostica).
2	1: Il bit è sempre a "1 ", quando lo slave DP con questo indirizzo è presente.
3	1: Per questo slave DP è attivato il controllo di chiamata.
4	0: Il bit è sempre a "0".
5	0: Il bit è sempre a "0".
6	0: Il bit è sempre a "0".
7	1: lo slave DP è disattivato, vale a dire che è fuori dell'elaborazione ciclica.

Stato stazione 3

Tabella 2-12 Struttura di stato stazione 3 (byte 2)

Bit	Significato
0 ... 6	0: I bit sono sempre a "0"
7	1: • Sono presenti più segnalazioni di diagnostica di quante lo slave DP possa memorizzare. • Il master DP non può registrare nel proprio buffer di diagnostica tutte le segnalazioni di diagnostica inviate dallo slave DP.

2.6.6 Indirizzo PROFIBUS del master

Definizione

Nel byte di diagnostica indirizzo di PROFIBUS master, è memorizzato l'indirizzo DP del master DP:

- che ha parametrizzato lo slave DP e
- che ha accesso in lettura e in scrittura allo slave DP

Indirizzo PROFIBUS del master

Tabella 2-13 Struttura dell'indirizzo del master PROFIBUS (byte 3)

Bit	Significato
0 ... 7	Indirizzo DP del master DP che ha parametrizzato lo slave DP ed ha accesso in lettura ed in scrittura sullo slave DP.
	FF_H: lo slave DP non è stato parametrizzato da un master DP.

2.6.7 Identificativo produttore

Definizione

Nell'identificativo produttore è memorizzato un codice che descrive il tipo di slave DP.

Identificativo produttore

Tabella 2-14 Struttura dell'identificativo produttore (byte 4, 5)

Byte 4	Byte 5	Identificativo produttore per
80_H	2FH	CPU 315-2 DP
80_H	6FH	CPU 316-2 DP
80_H	7FH	CPU 318-2

2.6.8 Diagnostica riferita all'identificativo

Definizione

La diagnostica riferita all'identificativo specifica per quali aree di indirizzo progettate della memoria di trasferimento è avvenuta una registrazione.

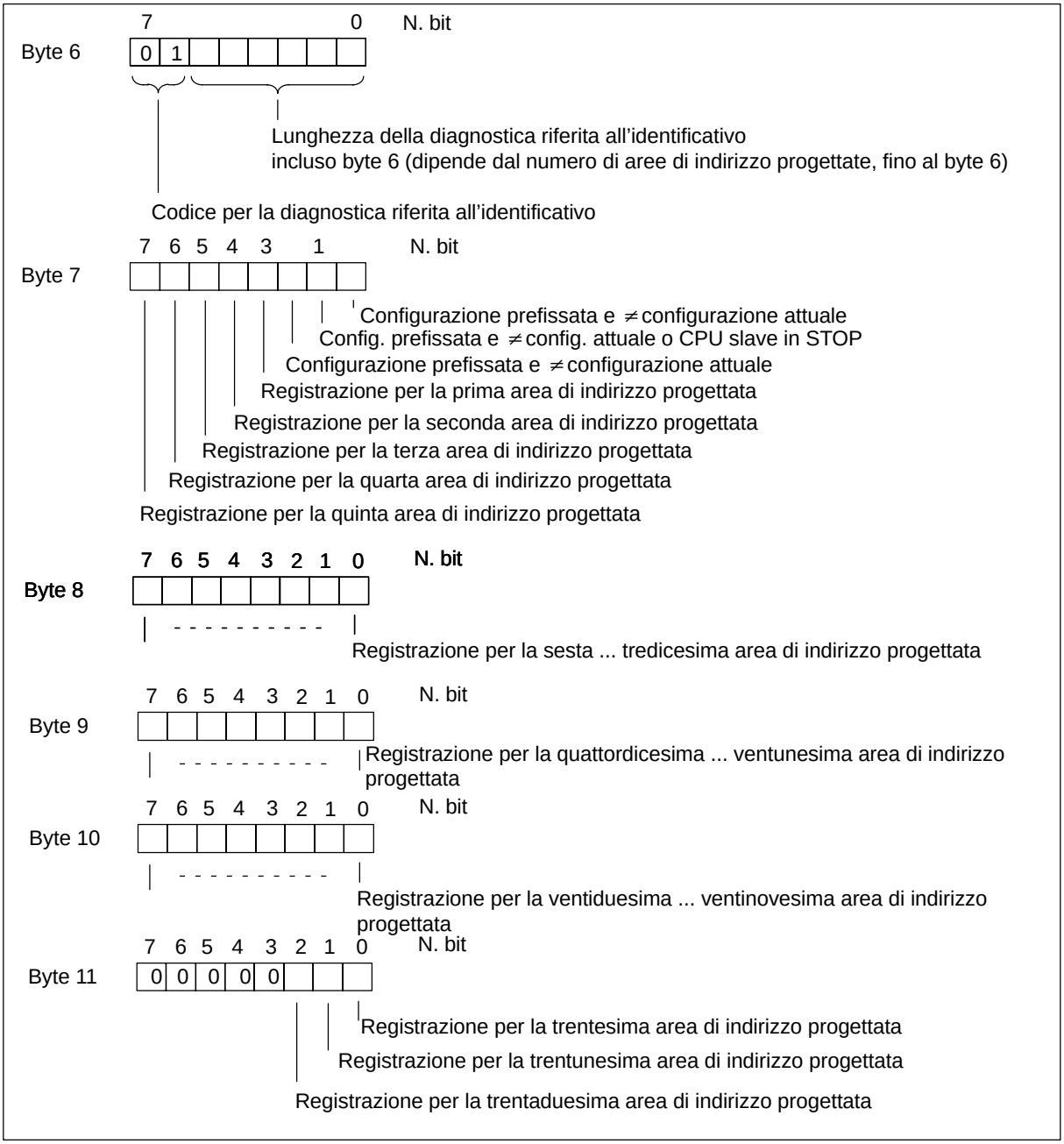

7 0
N. bit
Byte 6
0 1
Lunghezza della diagnostica riferita all'identificativo
incluso byte 6 (dipende dal numero di aree di indirizzo progettate, fino al byte 6)
Codice per la diagnostica riferita all'identificativo
7 6 5 4 3 1
N. bit
Byte 7
Configurazione prefissata e ≠ configurazione attuale
Config. prefissata e ≠ config. attuale o CPU slave in STOP
Configurazione prefissata e ≠ configurazione attuale
Registrazione per la prima area di indirizzo progettata
Registrazione per la seconda area di indirizzo progettata
Registrazione per la terza area di indirizzo progettata
Registrazione per la quarta area di indirizzo progettata
Registrazione per la quinta area di indirizzo progettata
7 6 5 4 3 2 1 0
N. bit
Byte 8
Registrazione per la sesta ... tredicesima area di indirizzo progettata
7 6 5 4 3 2 1 0
N. bit
Byte 9
Registrazione per la quattordicesima ... ventunesima area di indirizzo progettata
7 6 5 4 3 2 1 0
N. bit
Byte 10
Registrazione per la ventiduesima ... ventinovesima area di indirizzo progettata
7 6 5 4 3 2 1 0
N. bit
Byte 11
0 0 0 0 0
Registrazione per la trentesima area di indirizzo progettata
Registrazione per la trentunesima area di indirizzo progettata
Registrazione per la trentaduesima area di indirizzo progettata

Figura 2-7 Struttura della diagnostica riferita all'identificativo della CPU 31x-2

2.6.9 Diagnostica riferita all'apparecchio

Definizione

La diagnostica riferita all'apparecchio offre informazioni dettagliate su uno slave DP. La diagnostica riferita all'apparecchio inizio dal byte x e può comprendere al massimo 20 byte.

Diagnostica riferita all'apparecchio

Nella figura seguente sono descritti struttura e contenuto dei byte per un'area di indirizzo progettata della memoria di trasferimento.

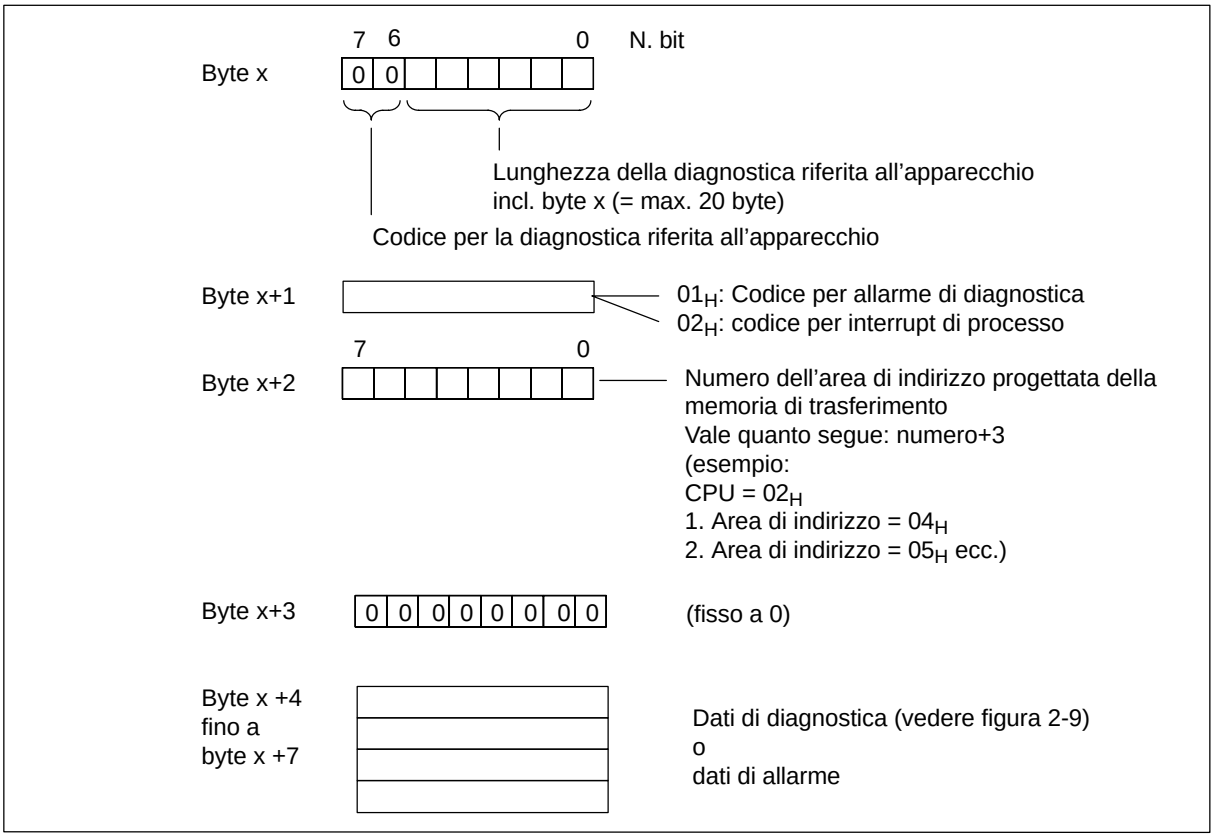


Figura 2-8 Struttura della diagnostica riferita all'apparecchio

Dal byte x +4

Il significato dei byte a partire dal byte x+4 dipende dal byte x+1 (vedere figura 2-8).

Nel byte x +1 il codice significa...	
allarme di diagnostica (01_H)	**Interrupt di processo (02_H)**
I dati di diagnostica contengono i 16 byte di informazione di stato della CPU. La figura 2-9 mostra l'occupazione dei primi 4 byte dei dati di diagnostica. I seguenti 12 byte sono sempre 0.	Per l'interrupt di processo si possono programmare liberamente 4 byte di informazione sull'allarme. Questi 4 byte vengono trasferiti in *STEP 7* con l'SFC 7 "DP_PRAL" al master DP (vedere capitolo 2.6.10).

Byte x +4 fino a x +7 per allarme di diagnostica

La figura 2-9 mostra struttura e contenuto dei byte x +4 fino a x +7 per l'allarme di diagnostica. I contenuti di questi byte corrispondono al contenuto del set di dati 0 della diagnostica in *STEP 7* (in questo caso non tutti i bit sono occupati).

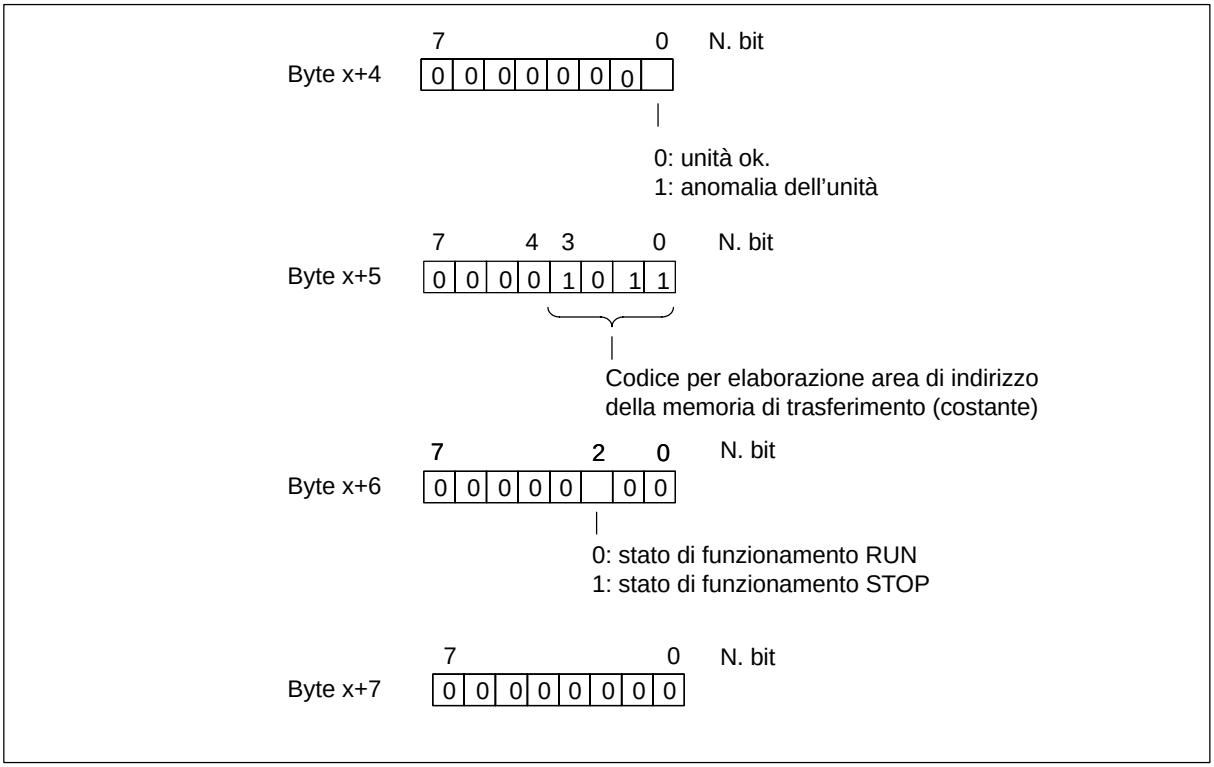

7 0 N. bit
Byte x+4
0 0 0 0 0 0 0
0: unità ok.
1: anomalia dell'unità
7 4 3 0 N. bit
Byte x+5
0 0 0 0 1 0 1 1
Codice per elaborazione area di indirizzo
della memoria di trasferimento (costante)
7 2 0 N. bit
Byte x+6
0 0 0 0 0 0 0
0: stato di funzionamento RUN
1: stato di funzionamento STOP
7 0 N. bit
Byte x+7
0 0 0 0 0 0 0 0

Figura 2-9 Byte x +4 fino a x +7 per allarme di diagnostica e interrupt di processo

2.6.10 Allarme

Allarmi con S7/M7 master DP

Nella CPU 31x-2 come slave DP si può attivare dal programma utente un interrupt di processo nel master DP. Con il richiamo dell'SFC 7 "DP_PRAL" si avvia nel programma utente del master DP un OB 40. Con l'SFC 7 si può inviare al master DP in una doppia parola una informazione di allarme che è possibile analizzare in OB 40 nella variabile OB40_POINT_ADDR. L'informazione di allarme può essere programmata liberamente. Una descrizione dettagliata dell'SFC 7 "DP_PRAL" si trova nel manuale di riferimento *Software di sistema per S7-300/400 - Funzioni standard e di sistema*.

Allarmi con un altro master DP

Se si impiega la CPU 31x-2 con un altro master DP, questi allarmi vengono simulati all'interno della diagnostica riferita all'apparecchio della CPU 31x-2. I corrispondenti eventi di diagnostica devono essere ulteriormente elaborati nel programma utente del master DP.

Avvertenza

Per potere analizzare allarmi di diagnostica e interrupt di processo con la diagnostica riferita all'apparecchiatura con un altro master DP, occorre osservare quanto segue:

- Il master DP dovrebbe poter memorizzare le segnalazioni di diagnostica, cioè le segnalazioni di diagnostica dovrebbero essere depositate in un buffer nel master DP. Se il master DP non è in grado di memorizzare i messaggi di diagnostica, potrebbe p. es. essere sempre memorizzato soltanto l'ultimo messaggio entrato.
- Occorre interrogare regolarmente nel programma utente i bit corrispondenti nella diagnostica riferita all'apparecchio. In questo caso occorre tenere in considerazione anche il tempo di ciclo del bus PROFIBUS DP, in modo da, p. es., interrogare almeno una volta i bit in maniera sincorna al tempo di ciclo di bus.
- Con una IM 308-C come master DP non si possono utilizzare interrupt di processo nell'ambito della diagnostica riferita all'apparecchiatura poiché vengono segnalati solo gli allarmi in arrivo e non in partenza.

2.7 Scambio di dati diretto

A partire *STEP 7* dalla V 5.x si può progettare per i nodi PROFIBUS “scambio di dati diretto”. Le CPU 31x-2 possono prendere parte allo scambio di dati diretto in funzione mittenti e riceventi.

Lo “scambio di dati diretto” è uno speciale rapporto di comunicazione tra nodi PROFIBUS-DP.

Principio

Lo scambio di dati diretto è caratterizzato dal fatto che i nodi PROFIBUS DP “notano” quali dati uno slave DP restituisce al proprio master DP.
Tramite questo meccanismo il ricevente può accedere direttamente a modifiche di dati di ingresso di slave DP remoti.

Durante la progettazione in *STEP 7*, l’utente definisce, tramite i singoli indirizzi di ingresso della periferia, in quale area di indirizzo del ricevente devono essere letti i dati desiderati del mittente.

Una CPU 31x-2 può essere:

mittente	come slave DP
ricevente	come slave DP o master DP o come CPU che non è implementata in un sistema master (vedere figura 2-10).

Esempio

La figura 2-10 mostra con un esempio quali ”rapporti” di scambio di dati diretto si possono progettare. La figura contiene tutti i master DP e gli slave DP di una CPU 31x-2. Osservare che altri slave DP (ET 200M, ET 200X, ET 200S) possono essere soltanto mittenti.

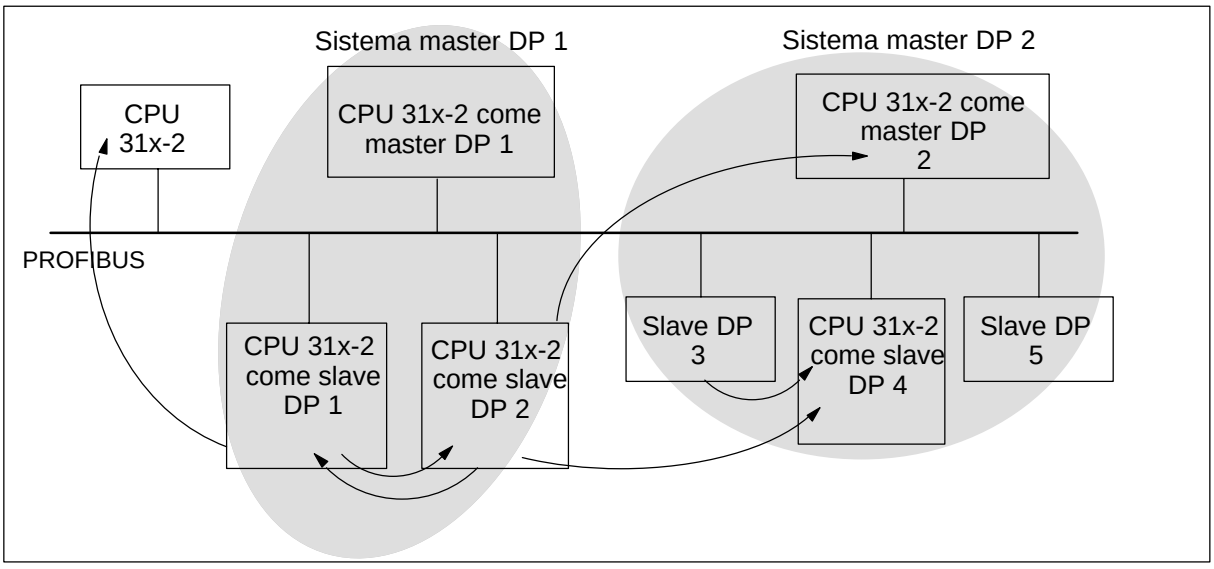

Sistema master DP 1
Sistema master DP 2
CPU 31x-2
CPU 31x-2 come master DP 1
CPU 31x-2 come master DP 2
PROFIBUS
CPU 31x-2 come slave DP 1
CPU 31x-2 come slave DP 2
Slave DP 3
CPU 31x-2 come slave DP 4
Slave DP 5

Figura 2-10 Scambio di dati diretto con le CPU 31x-2

2.8 Diagnostica nello scambio di dati diretto

Indirizzi di diagnostica

Nello scambio di dati diretto si assegna un indirizzo di diagnostica nel ricevente:

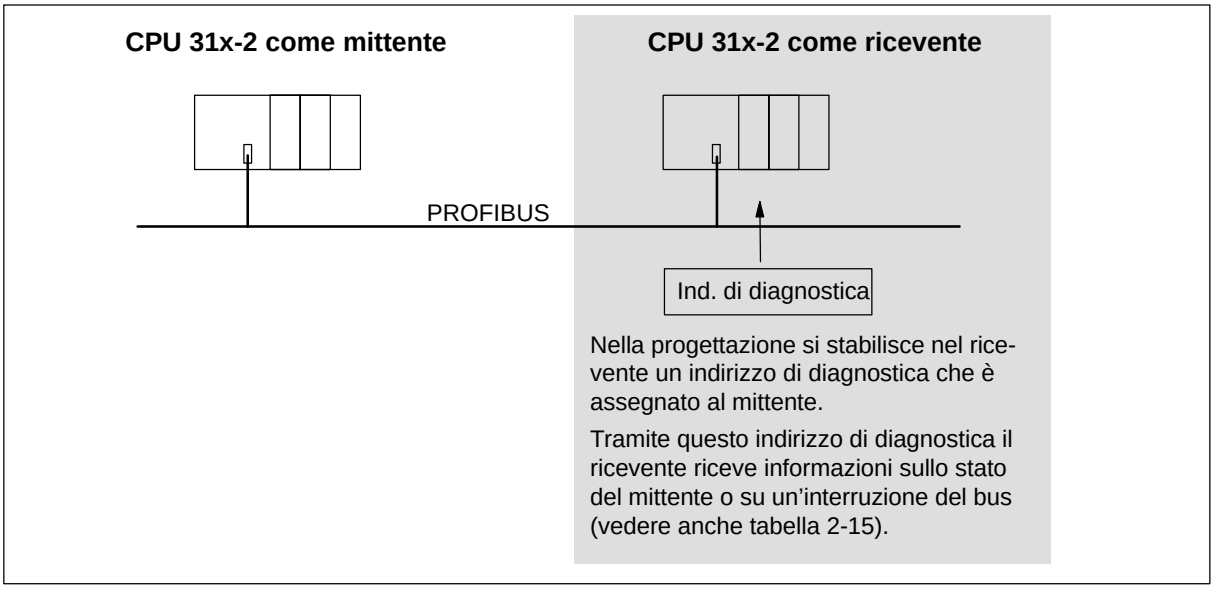

CPU 31x-2 come mittente
CPU 31x-2 come ricevente
PROFIBUS
Ind. di diagnostica
Nella progettazione si stabilisce nel ricevente un indirizzo di diagnostica che è assegnato al mittente.
Tramite questo indirizzo di diagnostica il ricevente riceve informazioni sullo stato del mittente o su un'interruzione del bus (vedere anche tabella 2-15).

Figura 2-11 Indirizzo di diagnostica per il ricevente nel caso dello scambio di dati diretto

Identificazione dell'evento

La tabella 2-15 mostra come la CPU 31x-2 utilizzata come ricevente riconosca le interruzioni del trasferimento dati.

Tabella 2-15 Identificazione dell'evento delle CPU 31x-2 come ricevente nel caso dello scambio di dati diretto

Evento	Cosa succede nel ricevente
Interruzione del bus (cortocircuito, connettore sfilato)	• Richiamo dell'OB 86 con il messaggio *Guasto della stazione* (evento in arrivo; indirizzo di diagnostica del ricevente assegnato al mittente) • Con accesso alla periferia: richiamo dell'OB 122 (errore di accesso alla periferia)

Valutazione nel programma utente

La tabella seguente 2-16 mostra all'utente come analizzare, p. es., un guasto della stazione del mittente nel ricevente (vedere anche tabella 2-15).

Tabella 2-16 Valutazione del guasto della stazione del mittente con la comunicazione diretta

Nel mittente	Nel ricevente
Indirizzi di diagnostica: (esempio) indirizzo di diagnostica master=**1023** indirizzo di diagnostica slave nel sistema master=**1022**	Indirizzo di diagnostica (esempio) Indirizzo di diagnostica=**444**
Guasto stazione →	La CPU richiama l'OB 86 con, tra l'altro, le seguenti informazioni: • OB 86_MDL_ADDR:=**444** • OB86_EV_CLASS:=B#16#38 (evento in arrivo) • OB86_FLT_ID:=B#16#C4 (guasto di una stazione DP) Suggerimento: queste informazioni si trovano anche nel buffer di diagnostica della CPU.

Tempi di ciclo e di reazione

3

Introduzione

Il presente capitolo illustra i tempi di ciclo e di reazione dell'S7-300.

Il tempo di ciclo del proprio programma utente in uso può essere letto con il PG (vedere *Guida in linea STEP 7*).

Il calcolo del tempo di ciclo viene rappresentato in un esempio.

Di maggior rilievo per la gestione di un processo è il tempo di reazione, il cui calcolo viene effettuato passo per passo in questo capitolo.

Contenuto del capitolo

Paragrafo	Argomento	Pagina
3.1	Tempo di ciclo	3-2
3.2	Tempo di reazione	3-3
3.3	Esempio di calcolo del tempo di ciclo e di reazione	3-10
3.4	Tempo di reazione ad un allarme	3-14
3.5	Esempio di calcolo del tempo di reazione	3-16
3.6	Riproducibilità di allarme di ritardo e di processo	3-16

Tempi di esecuzione

- per le istruzioni *STEP 7* elaborabili dalle CPU
- per gli SFC/SFB integrati nelle CPU
- per le funzioni IEC richiamabili in *STEP 7*

si trovano nella *Lista operazioni S7-300*.

3.1 Tempo di ciclo

Definizione di tempo di ciclo

Il tempo di ciclo è il tempo che di durata di un ciclo di programma.

Parti del tempo di ciclo

Il tempo di ciclo è costituito da:

Componenti	Osservazioni
Tempo di elaborazione del sistema operativo	vedere capitolo 3.2
Tempo di trasferimento dell'immagine di processo (IPI e IPU)	
Elaborazione del programma utente	... si calcola dai tempi di esecuzione delle singole operazioni (vedere *Lista operazioni S7-300*) e da un fattore specifico per la CPU (vedere tabella 3-3)
Temporizzatore S7 (non con la CPU 318-2)	vedere capitolo 3.2
PROFIBUS DP	
Funzioni integrate	
Comunicazione tramite MPI	Il massimo carico ammissibile del tempo di ciclo dovuto alla comunicazione, si parametrizza in % tramite *STEP 7*
Carico da parte di allarme	vedere capitolo 3.4 e 3.5

La figura 3-1 illustra i componenti del tempo di ciclo.

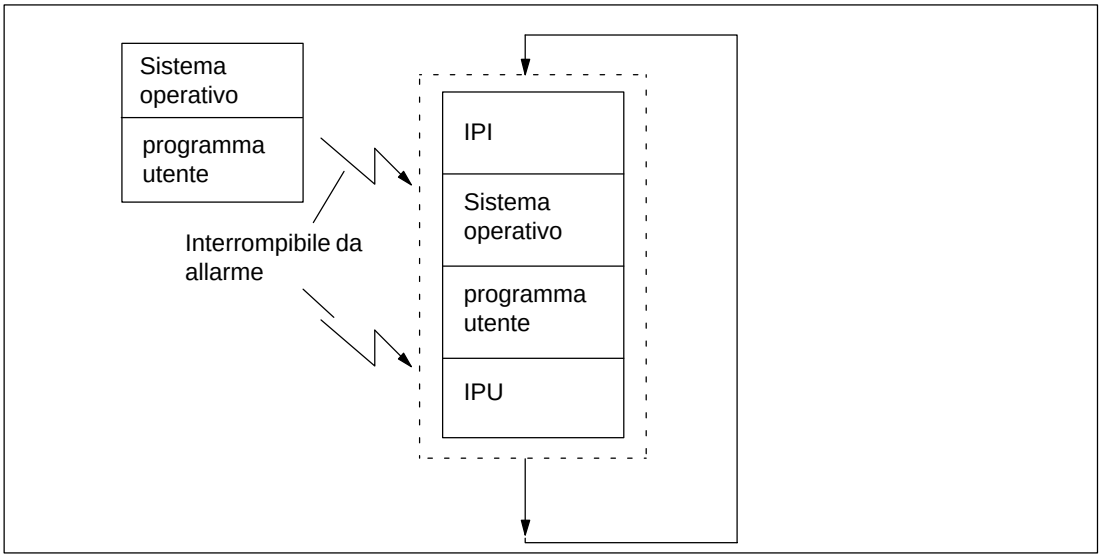


Figura 3-1 Parti del tempo di ciclo

Prolungamento del tempo di ciclo

In linea generale si deve tener presente che il tempo di ciclo di un programma utente si allunga a causa di:

- Elaborazione di allarme comandato a tempo
- Elaborazione dell'interrupt di processo (vedere anche capitolo 3.4)
- Diagnostica ed elaborazione degli errori (vedere anche capitolo 3.4)
- Comunicazione tramite MPI

3.2 Tempo di reazione

Definizione di tempo di reazione

Il tempo di reazione è il tempo che trascorre tra il riconoscimento di una variazione di segnale d'ingresso e la variazione del segnale d'uscita ad esso assegnato.

Componenti

Il tempo di reazione dipende dal tempo di ciclo e dai seguenti fattori:

Componenti	Osservazioni
Ritardo degli ingressi e delle uscite	I ritardi sono specificati nei dati tecnici • delle unità di segnale nel manuale di riferimento *Caratteristiche delle unità modulari*, • degli ingressi/uscite integrati della CPU 312 IFM nel capitolo 1.4.1 • degli ingressi/uscite integrati della CPU 314 IFM nel capitolo 1.4.4.
Ulteriori tempi di bus in una sottorete PROFIBUS DP	solo con CPU 31x-2 DP

Banda di oscillazione

Il tempo di reazione effettivo si colloca tra un tempo di reazione più breve ed uno più lungo. Nella progettazione di un impianto si deve sempre fare riferimento al tempo di reazione più lungo.

Nel seguito viene trattato sia il tempo di reazione più breve sia quello più lungo perché si possa così avere un'idea della variabilità del tempo di reazione.

Tempo di reazione più breve

La figura 3-2 mostra a quali condizioni è possibile ottenere il tempo di reazione più breve.

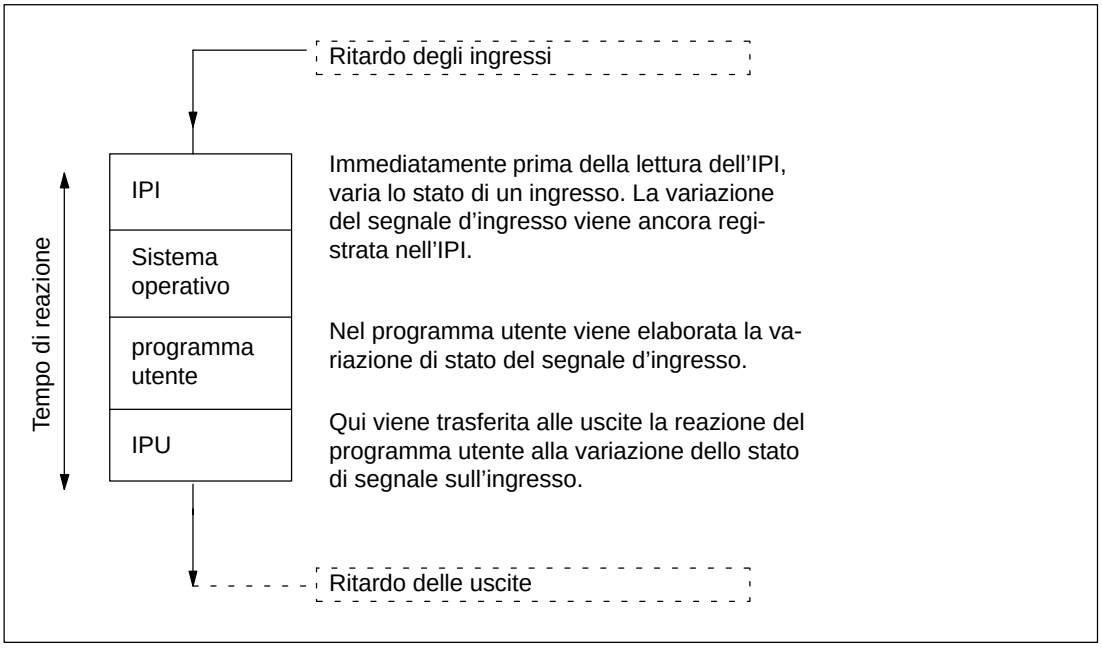

Ritardo degli ingressi
IPI
Sistema operativo
programma utente
IPU
Tempo di reazione
Immediatamente prima della lettura dell'IPI, varia lo stato di un ingresso. La variazione del segnale d'ingresso viene ancora registrata nell'IPI.
Nel programma utente viene elaborata la variazione di stato del segnale d'ingresso.
Qui viene trasferita alle uscite la reazione del programma utente alla variazione dello stato di segnale sull'ingresso.
Ritardo delle uscite

Figura 3-2 Tempo di reazione più breve

Calcolo

Il tempo di reazione (più breve) è costituito da:

- 1 × tempo di trasferimento dell'immagine di processo degli ingressi +
- 1 × tempo di elaborazione del sistema operativo +
- 1 × tempo di elaborazione del programma +
- 1 × tempo di trasferimento dell'immagine di processo delle uscite +
- Tempo di elaborazione dei temporizzatori S7
- Ritardo degli ingressi e delle uscite

Esso corrisponde alla somma del tempo di ciclo e ritardo degli ingressi e delle uscite.

Tempo di reazione più lungo

La figura 3-3 mostra da dove deriva il tempo di reazione più lungo.

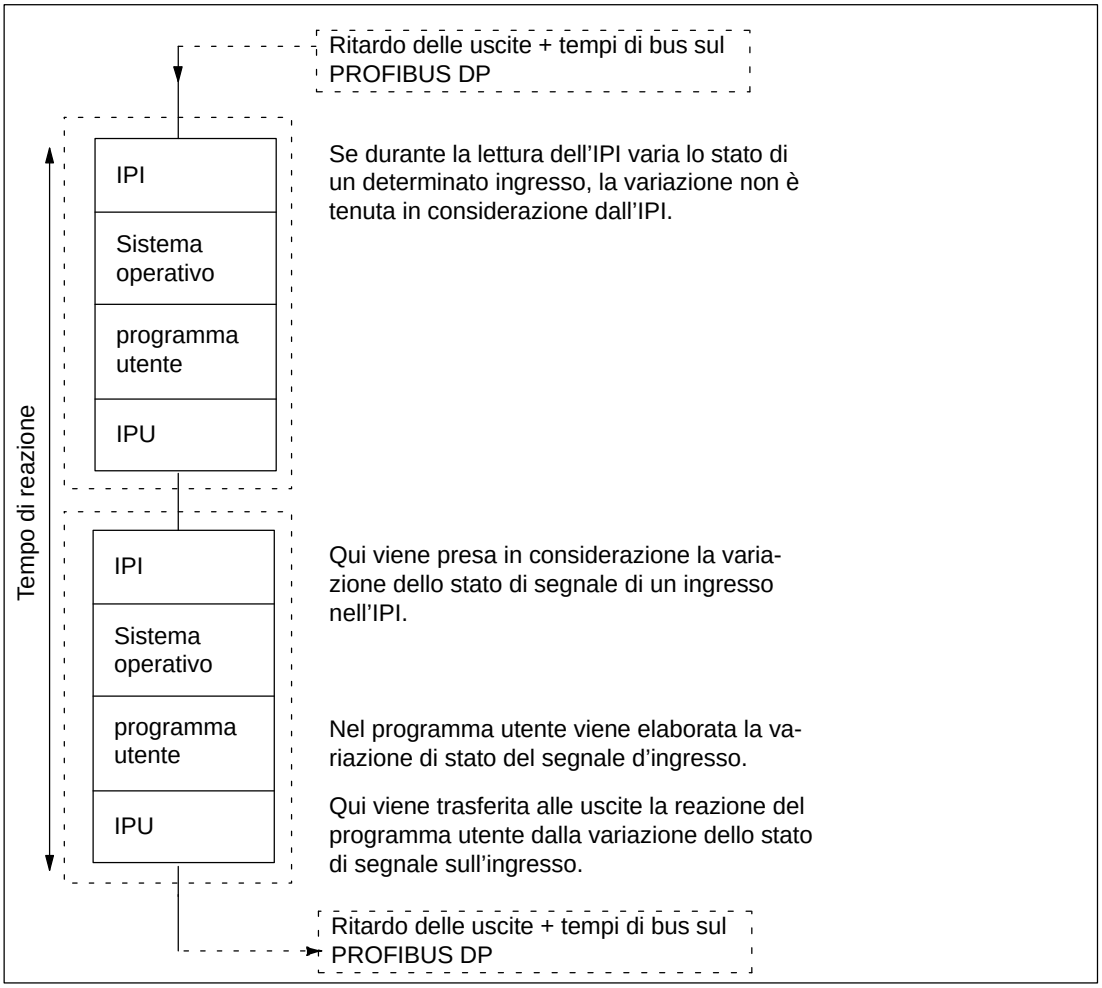

Ritardo delle uscite + tempi di bus sul PROFIBUS DP
IPI
Sistema operativo
programma utente
IPU
Se durante la lettura dell'IPI varia lo stato di un determinato ingresso, la variazione non è tenuta in considerazione dall'IPI.
Tempo di reazione
IPI
Sistema operativo
programma utente
IPU
Qui viene presa in considerazione la variazione dello stato di segnale di un ingresso nell'IPI.
Nel programma utente viene elaborata la variazione di stato del segnale d'ingresso.
Qui viene trasferita alle uscite la reazione del programma utente dalla variazione dello stato di segnale sull'ingresso.
Ritardo delle uscite + tempi di bus sul PROFIBUS DP

Figura 3-3 Tempo di reazione più lungo

Calcolo

Il tempo di reazione (più lungo) è costituito da:

- 2 × tempo di trasferimento dell'immagine di processo degli ingressi +
- 2 × tempo di trasferimento dell'immagine di processo delle uscite +
- 2 × tempo di elaborazione del sistema operativo +
- 2 × tempo di elaborazione del programma +
- 2 × tempo di ciclo del bus sul PROFIBUS DP (con CPU 31x-2 DP)
- tempo di elaborazione dei temporizzatori S7 +
- Ritardo degli ingressi e delle uscite

Esso corrisponde ad un doppio tempo di ciclo e ritardo degli ingressi e delle uscite ed infine al doppio del tempo di bus.

Tempo di elaborazione del sistema operativo

La tabella 3-1 contiene i tempi che servono per calcolare i tempi di elaborazione del sistema operativo delle CPU.

I tempi indicati valgono senza

- funzioni di test, p. es. stato, comando
- funzioni di caricamento, cancellazione, compressione di blocchi
- comunicazione.

Tabella 3-1 Tempi di esecuzione del sistema operativo delle CPU

Andamento	CPU 312 IFM	CPU 313	CPU 314	CPU 314 IFM	CPU 315	CPU 315-2 DP	CPU 316-2 DP	CPU 318-2
Comando ciclo	600 ... 1200 µs	540 ... 1040 µs	540 ... 1040 µs	770 ... 1340 µs	390 ... 820 µs	500 ... 1030 µs	500 ... 1030 µs	200 µs

Aggiornamento dell'immagine di processo

La tabella 3-2 contiene i tempi delle CPU per l'aggiornamento dell'immagine di processo (tempo di trasferimento dell'immagine di processo). I tempi indicati sono "valori ideali", che si allungano al comparire di allarme o a causa della comunicazione della CPU.
(Immagine di processo = IP)

Il tempo della CPU per l'aggiornamento dell'immagine di processo si calcola così

K + numero di byte nell'IP nel rack "0" × A
+ numero di byte nell'IP nei rack "1... 3" B
+ numero di byte nell'IP tramite DP × D
= tempo di trasferimento dell'immagine di processo

Tabella 3-2 Aggiornamento dell'immagine di processo delle CPU

	Componenti	CPU 312 IFM	CPU 313	CPU 314	CPU 314 IFM	CPU 315	CPU 315-2 DP	CPU 316-2 DP	CPU 318-2
K	Carico base	162 µs	142 µs	142 µs	147 µs	109 µs	10 µs	10 µs	20 µs
A	per ogni byte nel rack "0"	14,5 µs	13,3 µs	13,3 µs	13,6 µs	10,6 µs	20 µs (per parola)	20 µs (per parola)	6 µs
B	per ogni byte nel rack "1...3"	16,5 µs	15,3 µs	15,3 µs	15,6 µs	12,6 µs	22 µs per parola)	22 µs per parola)	12,4 µs
D	per ogni byte nell'area DP per l'interfaccia DP integrata	–	–	–	–	–	12 µs (per parola)	12 µs (per parola)	1 µs

Tempo di elaborazione del programma utente

Il tempo di elaborazione del programma utente è costituito dalla somma dei tempi di esecuzione dei comandi e degli SFC/SFC richiamati. Questi tempi di esecuzione si trovano nella lista operazioni. Inoltre occorre moltiplicare il tempo di elaborazione del programma utente per un fattore specifico della CPU. Questo fattore è elencato nella tabella 3-3 per le singole CPU.

Tabella 3-3 Fattori specifici delle CPU per il tempo di esecuzione del programma utente

Andamento	CPU 312 IFM	CPU 313	CPU 314	CPU 314 IFM	CPU 315	CPU 315-2 DP	CPU 316-2 DP	CPU 318-2
Fattore	1,23	1,19	1,15	1,15	1,15	1,19	1,19	1,0

Temporizzatore S7

Con la CPU 318-2 l'aggiornamento del temporizzatore S7 non prolunga il tempo di ciclo.

L'aggiornamento del temporizzatore S7 avviene ogni 10 ms.
L'esempio del capitolo 3.3 illustra come includere il temporizzatore S7 nel calcolo del tempo di ciclo e di reazione.

Tabella 3-4 Aggiornamento dei temporizzatori S7

Andamento	312 IFM	313	314	314 IFM	315	315-2 DP	316-2 DP
Aggiornamento del temporizzatore S7 (ogni 10 ms)	Numero dei temporizzatori S7 contemporaneamente attivi × 10 µs	Numero dei temporizzatori S7 contemporaneamente attivi × 8 µs					

Interfaccia PROFIBUS DP

Con la CPU 315-2 DP/316-2 DP il tempo di ciclo si protae normalmente del 5% in caso di impiego dell'interfaccia PROFIBUS DP.

Con la CPU 318-2 l'utilizzo dell'interfaccia PROFIBUS DP non ha influenza sul tempo di ciclo.

Funzioni integrate

Per le CPU 312 IFM e 314 IFM, il tempo di ciclo aumenta del max. 10% in caso di impiego delle funzioni integrate. Si deve inoltre tener presente, se necessario, dell'aggiornamento del DB di istanza sul punto di controllo ciclo.

La tabella 3-5 mostra il tempo di aggiornamento del DB di istanza sul punto di controllo ciclo così come i tempi di esecuzione dei corrispondenti SFB.

Tabella 3-5 Tempo di aggiornamento e tempi di esecuzione degli SFB

CPU 312 IFM/314 IFM	Tempo di aggiornamento del DB di istanza sul punto di controllo ciclo	Tempo di esecuzione SFB
IF Misura di frequenza (SFB 30)	100 µs	220 µs
IF Conteggio (SFB 29)	150 µs	300 µs
IF Conteggio (contatori paralleli) (SFB 38)	100 µs	230 µs
IF Posizionamento (SFB 39)	100 µs	150 µs

Ritardo degli ingressi/uscite

In funzione del tipo di unità, occorre tenere conto dei seguenti tempi di ritardo:

- per ingressi digitali: il tempo di ritardo all'inserzione
- per uscite digitali: tempi di ritardo trascurabili
- per uscite a relè: tipici tempi di ritardo da 10 ms a 20 ms.
  Il ritardo delle uscite di relè dipende fra l'altro dalla temperatura e dalla tensione.
- per ingressi analogici:
  tempo di ciclo dell'ingresso analogico
- per uscite analogiche:
  tempo di risposta dell'uscita analogica

Tempi di bus nella sottorete PROFIBUS

Se la sottorete PROFIBUS è stata configurata con *STEP 7*, lo *STEP 7* calcola il tempo di bus tipico da attendersi. È poi possibile visualizzare al PG il tempo di bus della propria configurazione (vedere manuale utente *STEP 7*).

Una visione generale del tempo di ciclo del bus è fornita nella figura 3-4. In questo esempio si suppone che ogni slave DP in media abbia 4 byte di dati.

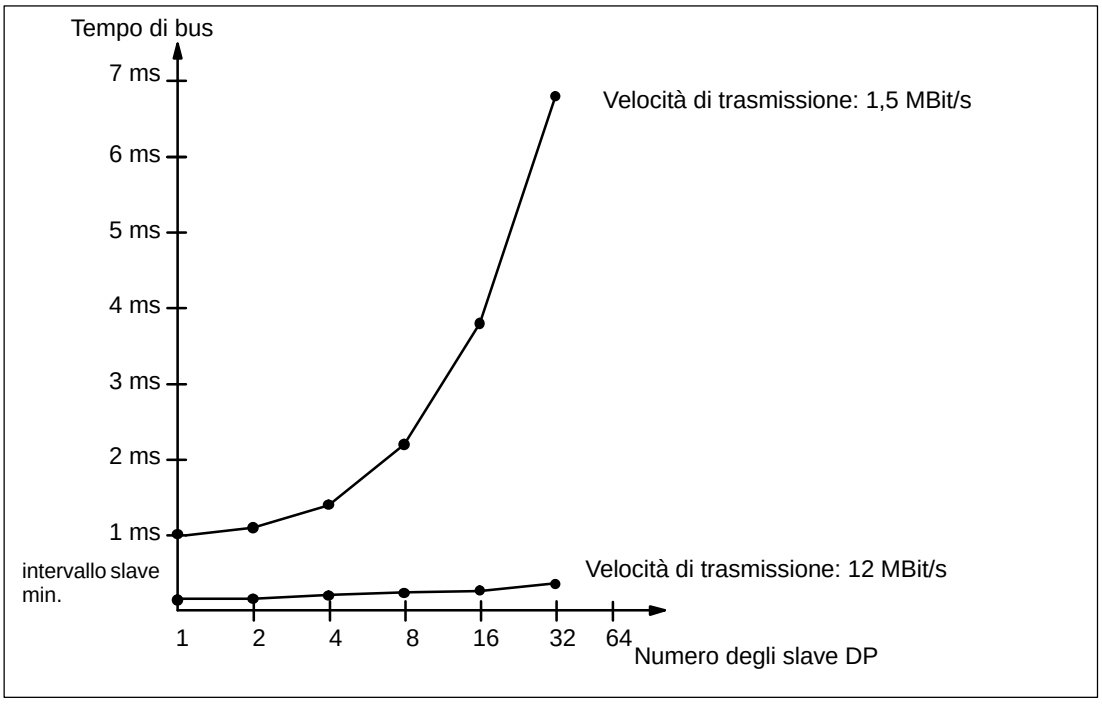


Figura 3-4 Panoramica del tempo di ciclo del bus PROFIBUS DP a 1,5 Mbit/s e 12 Mbit/s

Se si utilizza una sottorete PROFIBUS con più master, occorre tenere in considerazione il tempo di ciclo del bus per ogni master. Ciò significa che il tempo di ciclo complessivo del bus è = ciclo di bus × numero dei master.

Prolungamento del ciclo dovuto all'annidamento di allarmi

La tabella 3-6 illustra il prolungamento tipico del tempo di ciclo a causa dell'annidamento di allarmi. A questo prolungamento si somma il tempo di esecuzione del programma nel livello di allarme. Se più allarmi sono concatenati, i tempi corrispondenti si sommano.

Tabella 3-6 Prolungamento del ciclo dovuto all'annidamento di allarmi

Allarme	312 IFM	313	314	314 IFM	315	315-2 DP	316-2 DP	318-2
Interrupt di processo	ca. 840 µs	ca. 700 µs	ca. 700 µs	ca. 730 µs	ca. 480 µs	ca. 590 µs	ca. 590 µs	ca. 340 µs
Allarme di diagnostica	–	ca. 880 µs	ca. 880 µs	ca. 1000 µs	ca. 700 µs	ca. 860 µs	ca. 860 µs	ca. 450 µs
Allarme dall'orologio	–	–	ca. 680 µs	ca. 700 µs	ca. 460 µs	ca. 560 µs	ca. 560 µs	ca. 350 µs
Allarme di ritardo	–	–	ca. 550 µs	ca. 560 µs	ca. 370 µs	ca. 450 µs	ca. 450 µs	ca. 260 µs
Allarme di schedulazione orologio	–	–	ca. 360 µs	ca. 380 µs	ca. 280 µs	ca. 220 µs	ca. 220 µs	ca. 260 µs
Errore di accesso/ programmazione/ Errore di svolgimento del programma	–	ca. 740 µs	ca. 740 µs	ca. 760 µs	ca. 560 µs	ca. 490 µs	ca. 490 µs	ca. 130/ 155/ 285 µs

3.3 Esempio di calcolo per il tempo di ciclo e di reazione

Parti del tempo di ciclo

Da ricordare: Il tempo di ciclo è costituito da:

- tempo di trasferimento dell'immagine di processo +
- tempo di ciclo del sistema operativo +
- tempo di elaborazione del programma utente +
- tempo di elaborazione dei temporizzatori S7

Esempio di struttura 1

È disponibile una S7-300 con le seguenti unità montate su un rack:

- una CPU 314
- 2 unità ingressi digitali SM 321; DI 32 × DC 24 V (rispettivamente 4 byte nell'IP)
- 2 unità uscite digitali SM 322; DO 32 × DC 24 V/0,5A (rispettivamente 4 byte nell'IP)

Il programma utente ha, secondo la lista operazioni, un tempo di esecuzione di 1,5 ms. Non avviene alcuna comunicazione.

Calcolo

Per l'esempio si ottiene un tempo di ciclo come somma dei seguenti tempi:

- Tempo di trasferimento dell'immagine di processo

  Immagine di processo degli ingressi: 147 µs + 8 byte × 13,6 µs = ca. **0,26 ms**

  Immagine di processo delle uscite: 147 µs + 8 byte × 13,6 µs = ca. **0,26 ms**
- Tempo di esecuzione del sistema operativo

  Comando del ciclo: ca. **1 ms**
- Tempo di elaborazione del programma utente:

  ca. 1,5 ms × fattore specifico della CPU 1,15 = ca. **1,8 ms**
- tempo di elaborazione dei temporizzatori S7

  Ipotesi: 30 temporizzatori S7 sono in funzione.

  Per 30 temporizzatori S7, un unico aggiornamento dura

  30 × 8 µs = 240 µs.

  Sommando il tempo di trasferimento dell'immagine di processo, il tempo di elaborazione del sistema operativo e il tempo di elaborazione del programma utente, si ottiene l'intervallo di tempo in oggetto:

  0,26 ms + 0,26 ms + 1 ms + 1,8 ms = 3,32 ms.

  Poiché i temporizzatori S7 vengono richiamati ogni 10 ms, in questo intervallo di tempo si può avere al massimo un richiamo, cioè il tempo di ciclo può essere aumentato con i temporizzatori S7 di 240 µs (=0,24 ms) al massimo.

Il tempo di ciclo è composto dalla somma dei tempi indicati:

Tempo di ciclo = 0,26 ms + 0,26 ms + 1 ms + 1,8 ms + 0,24 ms **= 3,56 ms.**

Parti del tempo di reazione

Da ricordare: il tempo di reazione è dato dalla somma di:

- 2 × tempo di trasferimento dell'immagine di processo degli ingressi +
- 2 × tempo di trasferimento dell'immagine di processo delle uscite +
- 2 × tempo di elaborazione del sistema operativo +
- 2 × tempo di elaborazione del programma +
- tempo di elaborazione dei temporizzatori S7 +
- tempo di ritardo degli ingressi e delle uscite

Suggerimento: calcolo semplice: tempo di ciclo calcolato × 2 + tempi di ritardo.

Per l'esempio 1 vale quindi quanto segue: 3,34 ms × 2 + tempi di ritardo delle unità di ingresso/uscita.

Esempio di struttura 2

È disponibile una S7-300 con le seguenti unità montate su 2 rack:

- una CPU 314
- 4 unità ingressi digitali SM 321; DI 32 × DC 24 V (rispettivamente 4 byte nell'IP)
- 3 unità uscite digitali SM 322; DO 16 × DC 24 V/0,5A (rispettivamente 2 byte nell'immagine di processo)
- 2 unità ingressi analogici SM 331; AI 8 × 12Bit (non nell'immagine di processo)
- 2 unità uscite analogiche SM 332; AO 4 × 12Bit (non nell'immagine di processo)

programma utente

Il programma utente ha, secondo la lista operazioni, un tempo di esecuzione di 2,0 ms. Tenendo conto del fattore specifico della CPU pari a 1,15, si ottiene un tempo di esecuzione di ca. 2,3 ms. Il programma utente utilizza fino a 56 temporizzatori S7 contemporaneamente. Non è necessaria alcuna attività nel punto di controllo del ciclo.

Calcolo

Per l'esempio si ottiene il tempo di reazione come segue:

- Tempo di trasferimento dell'immagine di processo

  Immagine di processo degli ingressi: 147 µs + 16 byte × 13,6 µs = ca. **0,36 ms**

  Immagine di processo delle uscite: 147 µs + 6 byte × 13,6 µs = ca. **0,23 ms**
- Tempo di elaborazione del sistema operativo

  Comando del ciclo: ca. **1 ms**
- Tempo di elaborazione del programma utente: **2,3 ms**

- **1. Calcolo intermedio:** come base temporale per il calcolo del tempo di elaborazione dei temporizzatori S7 vale la somma di tutti i tempi finora indicati:

$2 \times 0{,}36$ ms	(tempo di trasferimento dell'immagine di processo degli ingressi)
$+ 2 \times 0{,}23$ ms	(tempo di trasferimento dell'immagine di processo delle uscite)
$+ 2 \times 1$ ms	(tempo di elaborazione del sistema operativo)
$+2 \times 2{,}3$ ms	(Tempo di elaborazione del programma utente) $\approx$**7,8 ms**.

- tempo di elaborazione dei temporizzatori S7

  Per 56 temporizzatori S7, un unico aggiornamento dura $56 \times 8\ \mu s = 448\ \mu s \approx 0{,}45$ ms.

  Poiché i temporizzatori S7 vengono richiamati ogni 10 ms, nel tempo di ciclo può trovarsi al massimo un richiamo, il tempo di ciclo può cioè essere allungato a causa dei temporizzatori S7 al massimo di 0,45 ms.

- **2. Calcolo intermedio:** il tempo di reazione **senza** tempi di ritardo degli ingressi e delle uscite si ottiene dalla somma

8,0 ms	(risultato del primo calcolo intermedio)
+ 0,45 ms	(tempo di elaborazione del temporizzatore S7)

  =8,45 ms.

- Tempi di ritardo degli ingressi e delle uscite
  - L'unità ingressi digitali SM 321; DI $32 \times$ DC 24 V ha un ritardo all'ingresso di **4,8 ms** al massimo per ciascun canale
  - Il ritardo all'uscita dell'unità uscite digitali SM 322; DO $16 \times$ DC 24 V/0,5A può essere trascurato.
  - L'unità ingressi analogici SM 331; AI 8×12 bit è stata parametrizzata per una soppressione dei disturbi di frequenza di 50 Hz. Si ha quindi un tempo di conversione di 22 ms per canale. Poiché sono attivi 8 canali, si ottiene un tempo di ciclo dell'unità di ingresso analogica di **176 ms**.
  - L'unità uscite analogiche SM 332; AO 4×12 bit è stata parametrizzata per il campo di misura 0 ...10V. Il tempo di conversione vale **0,8 ms** per canale. Poiché sono attivi 4 canali, si ottiene un tempo di ciclo di 3,2 ms. Si deve quindi ancora sommare il tempo transitorio di assestamento per un carico ohmico pari a 0,1 ms. In questo modo, per un'uscita analogica si ha un tempo di risposta di **3,3 ms**.
- Tempi di reazione con tempi di ritardo degli ingressi e delle uscite:
- **Caso 1:** con la lettura di un segnale di ingresso digitale viene impostato un canale di uscita dell'unità di uscita digitale. Si ottiene quindi un tempo di reazione di:

  tempo di reazione = 4,8 ms + 8,45 ms **= 13,25 ms**.

- **Caso 2:** viene letto un valore analogico e viene emesso un valore analogico. Si ottiene quindi un tempo di reazione di:

  tempo di reazione = 176 ms + 8,45 ms + 3,3 ms **= 187,75 ms**.

3.4 Tempo di reazione all'allarme

Definizione di tempo di reazione all'allarme

Il tempo di reazione ad un allarme è il tempo che intercorre dal primo comparire di un segnale di allarme fino al richiamo della prima istruzione nell'OB di allarme.

In linea di massima vale quanto segue: gli allarmi con priorità alta hanno la precedenza. Questo significa che il tempo di reazione ad un allarme aumenta del tempo di elaborazione del programma dell'OB di allarme di priorità superiore e degli OB di allarme di uguale priorità non ancora elaborati.

Calcolo

Il tempo di reazione ad un allarme si ottiene come segue:

Tempo più breve di reazione ad allarme =
tempo minimo di reazione ad allarme della CPU +
tempo minimo di reazione ad allarme dell'unità di segnale +
tempo di bus sul PROFIBUS DP

Tempo più lungo di reazione ad allarme =
tempo massimo di reazione ad allarme della CPU +
tempo massimo di reazione ad allarme dell'unità di segnale +
2 $\times$ tempo di ciclo del bus PROFIBUS DP

Tempi di reazione agli interrupt di processo delle CPU

La tabella 3-7 contiene i tempi di reazione agli interrupt di processo delle CPU (senza comunicazione).

Tabella 3-7 Tempi di reazione delle CPU agli interrupt di processo

CPU	min.	max.
312 IFM	0,6 ms	1,5 ms
313	0,5 ms	1,1 ms
314	0,5 ms	1,1 ms
314 IFM	0,5 ms	1,1 ms
315	0,3 ms	1,1 ms
315-2 DP	0,4 ms	1,1 ms
316-2 DP	0,4 ms	1,1 ms
318-2	0,23 ms	0,27 ms

Tempi di reazione all'allarme di diagnostica delle CPU

La tabella 3-8 contiene i tempi di reazione agli allarmi edi diagnostica delle CPU (senza comunicazione).

Tabella 3-8 Tempi di reazione ad allarme di diagnostica delle CPU

CPU	min.	max.
312 IFM	–	–
313	0,6 ms	1,3 ms
314	0,6 ms	1,3 ms
314 IFM	0,7 ms	1,3 ms
315	0,5 ms	1,3 ms
315-2 DP	0,6 ms	1,3 ms
316-2 DP	0,6 ms	1,3 ms
318-2	0,32 ms	0,38 ms

Unità di segnale

Il tempo di reazione agli interrupt di processo delle unità di segnale è costituito da:

- unità di ingresso digitali

  tempo di reazione agli interrupt di processo = tempo interno di preparazione dell'allarme + ritardo all'inserzione.

  I tempi si trovano nel foglio dei dati tecnici dell'unità digitale corrispondente.

- unità di ingresso analogiche

  tempo di reazione agli interrupt di processo = tempo interno di preparazione dell'allarme + tempo di conversione.

  Il tempo interno di preparazione dell'allarme dell'unità di ingresso analogica è trascurabile. I tempi di conversione si trovano nel foglio dei dati tecnici della singola unità di ingresso analogica.

Il tempo di reazione agli allarmi di diagnostica dell'unità di segnale è il tempo che decorre dal riconoscimento di un evento di diagnostica da parte dell'unità di segnale fino alla generazione di un allarme da parte dell'unità stessa. Questo tempo è trascurabile.

Elaborazione dell'interrupt di processo

Richiamando l'OB 40 per l'interrupt di processo, quest'ultimo viene elaborato. Gli allarmi con priorità alta interrompono l'elaborazione dell'interrupt di processo; gli accessi diretti alla periferia vengono eseguiti con il tempo di esecuzione dell'istruzione. Al termine dell'elaborazione dell'interrupt di processo, si prosegue l'elaborazione ciclica del programma oppure si richiamano e si elaborano altri OB di allarme di priorità uguale o inferiore.

3.5 Esempio di calcolo per il tempo di reazione all'allarme

Parti del tempo di reazione all'allarme

Da ricordare: il tempo di reazione all'interrupt di processo è composto da:

- tempo di reazione all'interrupt di processo della CPU e
- tempo di reazione all'interrupt di processo dell'unità.

Esempio: l'utente ha un'S7-300 composta da una CPU 314 e da 4 unità digitali. Un'unità ingressi digitali è la SM 321; DI 16 × DC 24V; con interrupt di processo e allarme di diagnostica. Nella parametrizzazione della CPU e della SM è stato abilitato solo l'interrupt di processo. Non si utilizza l'elaborazione a tempo, la diagnostica e l'elaborazione degli errori. Per l'unità d'ingresso digitale è stato parametrizzato un tempo di ritardo in ingresso di 0,5 ms. Non sono necessarie attività sul punto di controllo ciclo. Non ha luogo la comunicazione tramite MPI.

Calcolo

Nel caso dell'esempio, il tempo di reazione all'interrupt di processo è costituito dai seguenti tempi:

- tempo di reazione all'interrupt di processo della CPU 314: ca. 1,1 ms
- tempo di reazione all'interrupt di processo della SM 321; DI 16 × DC 24V:
  - tempo di preparazione dell'allarme interno: 0,25 ms
  - ritardo all'inserzione: 0,5 ms

Il tempo di reazione all'interrupt di processo si ottiene dalla somma dei tempi indicati:

tempo di reazione all'interrupt di processo = 1,1 ms + 0,25 ms + 0,5 ms = **ca. 1,85 ms**.

Questo tempo di reazione all'interrupt di processo calcolato trascorre dalla comparsa di un segnale sull'ingresso digitale fino alla prima istruzione nell'OB 40.

3.6 Riproducibilità degli allarmi di ritardo e di schedulazione orologio

Definizione "Riproducibilità"

Allarme di ritardo:

lo spostamento temporale del richiamo della prima istruzione nell'OB rispetto all'istante dell'allarme programmato.

Allarme di schedulazione orologio:

l'ampiezza di spostamento della distanza temporale tra due richiami successivi, misurata tra le singole prime istruzioni nell'OB.

Riproducibilità

La tabella 3-9 contiene la riproducibilità degli allarmi di ritardo e di schedulazione orologio delle CPU (senza comunicazione).

Tabella 3-9 Riproducibilità degli allarmi di ritardo e di schedulazione delle CPU

CPU	Riproducibilità	
	Allarme di ritardo	**Allarme di schedulazione**
314	ca. –1/+0,4 ms	ca. ±0,2 ms
314 IFM	ca. –1/+0,4 ms	ca. ±0,2 ms
315	ca. –1/+0,4 ms	ca. ±0,2 ms
315-2 DP	ca. –1/+0,4 ms	ca. ±0,2 ms
316-2 DP	ca. –1/+0,4 ms	ca. ±0,2 ms
318-2	ca. –0,8/+0,38 ms	ca. ±0,04 ms

Funzioni CPU in dipendenza dalla versione di CPU e di *STEP 7*

4

Contenuto del capitolo

In questo capitolo sono descritte le differenze funzionali tra le diverse versioni delle CPU.

Queste differenze sono causate

- dalle caratteristiche delle CPU, in particolare della CPU 318-2 rispetto alle altre.
- dalle funzionalità delle CPU descritte nel presente manuale rispetto alle versioni precedenti.

Paragrafo	Argomento	Pagina
4.1	Differenze della CPU 318-2 rispetto alle CPU dalla 312 IFM alla 316-2 DP	4-2
4.2	Differenze tra le CPU dalla 312 IFM alla 318 rispetto alle relative versioni precedenti	4-6

4.1 Differenze della CPU 318-2 rispetto alle CPU 312 IFM fino a 316-2 DP

4 accumulatori nel 318-2

CPU 318-2	CPU 312 IFM fino a 316-2 DP
4 accumulatori	2 accumulatori

La tabella seguente mostra a cosa dover prestare attenzione se si desidera usare un programma utente AWL di una CPU 312 IFM fino alla CPU 316-2 DP per la CPU 318-2.

Operazioni	Programma utente della CPU 312 IFM fino a 316-2 DP con la CPU 318
Aritmetica a virgola fissa (+I, -I, *I, /I; +D, -D, *D, /D,MOD; +R, -R, *R, /R)	La CPU 318 trasferisce dopo queste operazioni i contenuti degli accumulatori 3 e 4 negli accumulatori 2 e 3. Se nel programma utente (trasferito) viene analizzato l'accumulatore 2, nella CPU 318-2 si otterranno adesso valori errati poiché il valore è stato sovrascritto dal contenuto dell'accumulatore 3.

Progettazione

La CPU 318-2 "accetta" un progetto da una CPU 312 IFM fino a 316-2 DP solo se esso è stato creato per tali CPU con *STEP 7* V 5.x.

I programmi che contengono dati di progettazione per FM (ad esempio FM 353/354) o CP (SDB 1xxx), non possono essere usati per la CPU 318-2.
Il progetto corrispondente deve essere rielaborato/creato nuovamente.

Avvio di un temporizzatore nel programma utente

Quando si avvia un temporizzatore nel programma urtente (p. es. con SI T), con la CPU 318-2 nell'accumulatore deve trovarsi un numero in formato BCD.

Forzamento

Le differenze in caso di forzamento sono descritte nel capitolo 1.3.1.

Caricamento del programma utente nella memory card

CPU 318-2	CPU 312 IFM fino a 316-2 DP
... con la funzione PG **carica programma utente**	... con la funzione PG **copiare da RAM a ROM** o **carica programma utente**

Sigla impianto (soloCPU 318-2)

Durante la configurazione della CPU è possibile assegnare una sigla all'impianto, nelle proprietà dell'oggetto, scheda "Generale. Questa sigla può essere analizzata nel programma utente della CPU (vedere la Guida online alla scheda "Generale" in STEP 7).

Indirizzamento MPI

CPU 318-2	CPU 312 IFM fino a 316-2 DP
La CPU indirizza i partecipanti MPI all'interno della propria struttura (FM/CP) tramite l'**indirizzo iniziale dell'unità**.	Le CPU indirizzano i partecipanti MPI all'interno della propria struttura tramite l'**indirizzo MPI**.
Se nella struttura centrale di un S7 300 sono innestati FM/CP con proprio indirizzo MPI, allora la CPU crea un proprio bus di comunicazione (tramite il bus di pannello) con questi FM/CP che è poi staccato dalle restanti sottoreti. L'indirizzo MPI di questi FM/CP è per i partecipanti di altri sottoreti non più di rilievo. La comunicazione con questi FM/CP avviene tramite l'indirizzo MPI della CPU.	Se nella struttura centrale di un S7 300 sono innestati FM/CP con proprio indirizzo MPI, questi si troveranno allora esattamente come i partecipanti MPI della CPU nella stessa sottorete della CPU.

L'utente ha una configurazione S7-300 con FM/CP indirizzati tramite MPI e desidera sostituire la CPU 312 IFM ... 316 con una CPU 318-2. La figura 4-1 a pagina 4-4 mostra un esempio.

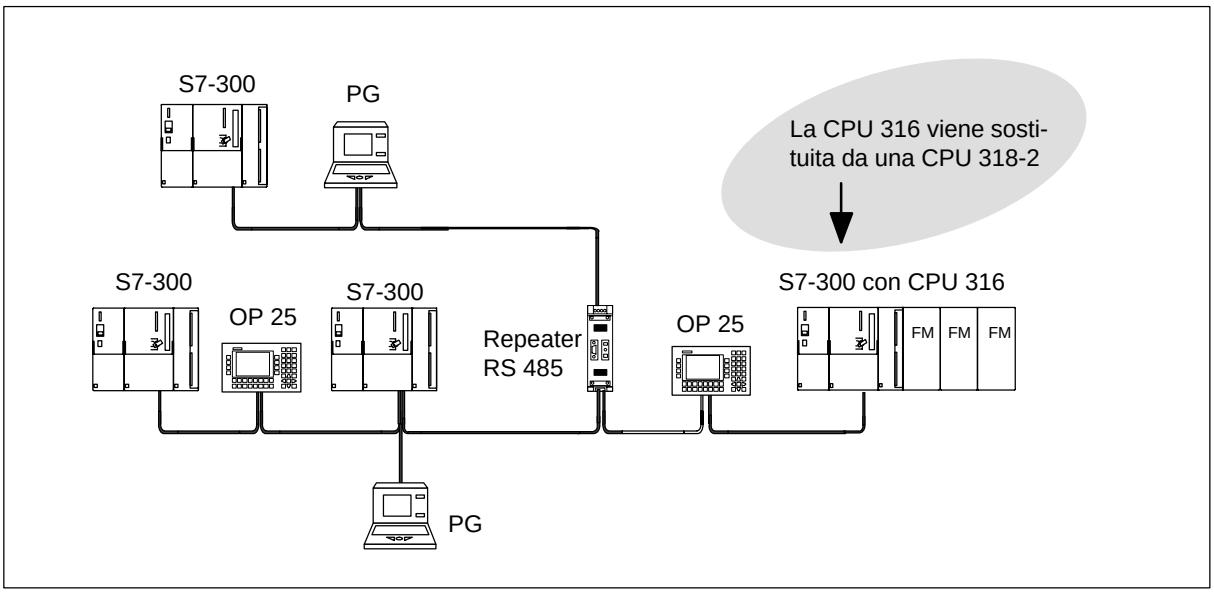


Figura 4-1 Esempio di struttura

Dopo la sostituzione della CPU si deve (con riferimento all'esempio):

- sostituire nel progetto STEP 7 la CPU 316 con la CPU 318-2
- modificare la progettazione dell'OP/PG. Ciò significa che: è necessario assegnare di nuovo il controllore, assegnare di nuovo l'indirizzo di destinazione (= indirizzo MPI della CPU 318-2 e posto connettore dell'FM in questione)
- riprogettare i dati di progettazione per FM/CP che vengono caricati nella CPU

Ciò è necessario in tal modo gli FM/CP di questa struttura rimangano accessibili per l'OP/PG ".

Estrazione e innesto di una memory card (FEPROM)

Se durante RETE OFF (la CPU è tamponata) si estrae una memory card e si innesta una memory card con contenuto identico, dopo RETE ON succede allora quanto segue:

CPU 318-2	CPU 312 IFM fino a 316-2 DP
La CPU 318-2 va in STOP e richiede la cancellazione totale.	La CPU va nello stato che aveva prima di RETE OFF, quindi RUN o STOP.

Risorse di collegamento

CPU 318-2	CPU 312 IFM fino a 316-2 DP
La CPU 318-2 mette a disposizione complessivamente 32 risorse di collegamento e di cui 32 tramite l'interfaccia MPI/DP o 16 tramite l'interfaccia DP. Tali risorse di collegamento sono disponibili liberamente per • comunicazione PG/OP, • comunicazione di base S7, • comunicazione S7 e • routing di comunicazione PG	Le CPU mettono a disposizione uno specifico numero di risorse di collegamento. Per • comunicazione PG, • comunicazione OP e • Comunicazione di base S7 si possono riservare risorse di collegamento che non possono essere utilizzate da alcun altra funzione di comunicazione. Le risorse di collegamento a ritenzione sono disponibili poi per la comunicazione PG/OP/base S7 e S7. Per il routing le CPU 315-/316-2 mettono a disposizione risorse di collegamento aggiuntive per 4 collegamenti di routing.

4.2 Differenze delle CPU 312 IFM fino a 318 rispetto alle relative versioni precedenti

Memory card e salvataggio del firmware nella memory card

Dalle seguenti CPU:

CPU	N. di ordinazione	Dalla versione	
		firmware	**hardware**
CPU 313	6ES7 313-1AD**03-**0AB0	1.0.0	01
CPU 314	6ES7 314-1AE**04-**0AB0	1.0.0	01
CPU 315	6ES7 315-1AF**03-**0AB0	1.0.0	01
CPU 315-2	6ES7 315-2AF**03-**0AB0	1.0.0	01
CPU 316-2	6ES7 316-1AG**00-**0AB0	1.0.0	01

Si può

- Innestare le memory card con larghezza 16 bit:

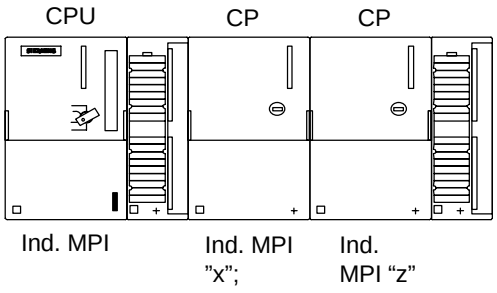
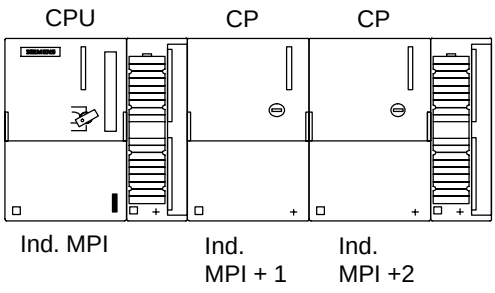
  256 kbyte FEPROM 6ES7 951-1KH00-0AA0

  1 Mbyte FEPROM 6ES7 951-1KK00-0AA0

  2 Mbyte FEPROM 6ES7 951-1KL00-0AA0

  4 Mbyte FEPROM 6ES7 951-1KM00-0AA0
- Salvare il firmware della CPU su memory card

Indirizzamento MPI

L'utente ha una CPU dal numero di ordinazione e versione:	**L'utente ha una CPU inferiore ai seguenti numeri di ordinazione e versioni**
6ES7 312-5AC01-0AB0, versione 01	
6ES7 313-1AD02-0AB0, versione 01	
6ES7 314-1AE03-0AB0, versione 01	
6ES7 314-5AE02-0AB0, versione 01	
6ES7 315-1AF02-0AB0, versione 01	
6ES7 315-2AF02-0AB0, versione 01	
6ES7 316-1AG00-0AB0, versione 01	-
e STEP 7 dalla V4.02	e STEP 7 < V4.02
La CPU accetta gli indirizzi MPI progettati dall'utente in *STEP 7* dei singoli CP/FM in una S7-300 oppure calcola automaticamente l'indirizzo MPI del CP/FM in una S7-300 secondo lo schema Ind. MPI-CPU; Ind. MPI+1; Ind. MPI+2 ecc. 	La CPU determina automaticamente l'indirizzo MPI del CP/FM in una S7-300 secondo lo schema Ind. MPI-CPU; Ind. MPI+1; Ind. MPI+2 ecc. 

MPI con 19,2 kBaud

Con STEP 7 dalla V4.02 si può impostare per l'MPI un baudrate di 19.2 kBaud.

Le CPU supportano i 19.2 kBaud a partire dai seguenti numeri di ordinazione:

6ES7 312-5AC01-0AB0, versione 01
6ES7 313-1AD02-0AB0, versione 01
6ES7 314-1AE03-0AB0, versione 01
6ES7 314-5AE02-0AB0, versione 01
6ES7 315-1AF02-0AB0, versione 01
6ES7 315-2AF02-0AB0, versione 01

CPU 315-2 DP

CPU 315-2 DP	≤ 6ES7 315-2AF03-0AB0 e *STEP 7* < V 5.x	dal 6ES7 315-2AF03-0AB0 e *STEP 7* dalla V 5.x
Comunicazione diretta	no	sì
Equidistanza	no	sì
Attivazione/disattivazione di slave DP	no	sì
Routing	no	sì
Lettura della diagnostica slave	vedere figura 2-1 a pagina 2-8	vedere figura 2-2 a pagina 2-9

Risorse di collegamento

dalla CPU	N. di ordinazione	dalla produzione (versione)	
		firmware	hardware
CPU 312 IFM	6ES7 312-5AC02-0AB0	1.1.0	01
CPU 313	6ES7 313-1AD03-0AB0	1.1.0	01
CPU 314	6ES7 314-1AE04-0AB0	1.1.0	01
CPU 314 IFM	6ES7 314-5AE03-0AB0	1.1.0	01
CPU 314 IFM	6ES7 314-5AE10-0AB0	1.1.0	01
CPU 315	6ES7 315-1AF03-0AB0	1.1.0	01
CPU 315-2 DP	6ES7 315-2AF03-0AB0	1.1.0	01
CPU 316-2 DP	6ES7 316-2AG00-0AB0	1.1.0	01

... per la comunicazione PG, OP e base S7 si possono riservare risorse di collegamento. Le risorse di collegamento non riservate sono liberamente disponibili per la comunicazione PG/OP/base S7 o S7 (vedere anche il capitolo 1.2).

Le CPU inferiori alle versioni citate, sopra mettono a disposizione per le singole funzioni di comunicazione un numero fisso di risorse di collegamento.

Nuovi SFB e SFC nella CPU 318-2

Blocco	Impiego	Tempo di esecuzione in µs		Vedere...
SFB52	Lettura set di dati in uno slave DP	Primo richiamo	221	Guida online Funzioni standard e di sistema in STEP 7
		Richiamo intermedio	111	
		Ultimo richiamo	158	
SFB53	Lettura set di dati in uno slave DP	Primo richiamo	284	
		Secondo richiamo	110	
		Ultimo richiamo	110	
SFB54	Ricezione allarme da uno slave DP (con OB, MODE 1, OB1 non collegati alla periferia)		90	
	Interfaccia integrata DP, (MODE 1, OB 40, 83, 86)		170	
	(dall'OB 55 all'OB 57, OB 82)		176	
	(periferia centrale, MODE 1, OB 40, OB 82)		140	
SFC 100*	Impostazione dell'orologio e dello stato orologio	MODE 1	274	Guida online Funzioni standard e di sistema in STEP 7
		MODE 2	84	
		MODE 3	275	
SFC 105*	Lettura delle risorse di sistema a occupazione dinamica	MODE 0	117-1832	
		MODE 1	138-2098	
		MODE 2	139-1483	
		MODE 3	140-2128	
SFC106	Abilitazione delle risorse di sistema a occupazione dinamica	MODE 1	123-1376	
		MODE 2	126-1334	
		MODE 3	125-1407	
SFC107	Creazione di messaggi riferiti ai blocchi confermabili	Primo richiamo	257	
		Richiamo a vuoto	101	
SFC108	Creazione di messaggi riferiti ai blocchi non confermabili	Primo richiamo	271	
		Richiamo a vuoto	115	

* **MODE 0:**
A seconda delle dimensioni dell'area di destinazione SYS_INST e del numero delle risorse di sistema ancora da leggere.
MODE 1 e 2:
A seconda dei messaggi ancora attivi (risorse di sistema occupate).

MODE 3:
A seconda del numero di messaggi attivi (risorse di sistema occupate) e del numero delle istanze occupate con il CMP_ID cercato.

Spiegazione dei diversi tempi di esecuzione degli SFB

Il parametro di uscita BUSY mostra lo stato attuale del job.

Primo richiamo	Il job inizia con l'esecuzione, vale a dire che BUSY viene impostato dallo stato 0 a 1.
Secondo richiamo:	il job si trova in esecuzione, vale a dire che BUSY acquisisce lo stato 1.
Ultimo richiamo:	il job è stato eseguito, vale a dire che BUSY viene impostato dallo stato 1 a 0.

Spiegazione dei diversi tempi di esecuzione delle SFC

I modi delle SFC permettono di impostarne il tipo di funzionamento desiderato. Il significato di un determinato modo dipende dal rispettivo blocco. Per maggiori informazioni è necessario leggere la Guida online alla funzioni standard e di sistema di STEP 7.

Dati utili coerenti

Per trasferire in un sistema DP aree di dati utili coerenti (aree E/A con coerenza su tutta la lunghezza), occorre osservare quanto segue:

CPU 315-2 DP **CPU 316-2 DP** **CPU 318-2 DP** (versione firmware < 3.0)	**CPU 318-2 DP** (versione firmware > 3.0)
I dati utili coerenti non vengono aggiornati automaticamente nemmeno se si trovano nell'immagine di processo. Per leggere e scrivere dati utili coerenti è necessario utilizzare le SFC 14 e 15.	Se l'area di indirizzo dei dati utili coerenti si trova nell'immagine di processo, è possibile scegliere se aggiornare l'area o meno. Per leggere e scrivere dati utili coerenti è possibile inoltre utilizzare le SFC 14 e 15. È possibile inoltre accedere direttamente alle aree dati utili (p. es. L PEW... T PAW...).

Consigli e suggerimenti

5

Suggerimento per il parametro ”Tempo di controllo per” in STEP 7

Per il parametro ”Tempo di controllo per”, parametrizzare nelle opzioni

- ”Trasferimento dei parametri alle unità”
- ”Segnale di pronto dell’unità”

i valori più elevati se non si è sicuri dei tempi necessari alla S7-300.

La CPU 31x-2 DP è master DP	La CPU 318-2 è master DP
Con il parametro ”Trasferimento dei parametri alle unità” si imposta anche il controllo del tempo di avvio dello slave DP.	Con **ambedue** i parametri citati sopra si imposta il controllo del tempo di avvio dello slave DP.
Nel tempo impostato, cioè, gli slave DP devono avviarsi e devono essere parametrizzati dalla CPU (quale master DP).	

FM decentrale in una ET 200M (CPU 31x-2 è master DP)

Se si impiega l’FM 353/354/355 in una ET 200M con l’IM 153-2 e si estrae e innesta l’FM nell’ET 200M, è necessario spegnere e riaccendere l’alimentazione dell’ET 200M.
Motivo: la CPU scrive di nuovo i parametri nell’FM solo dopo un ”RETE ON” della ET 200M.

Ritenzione nel caso di blocchi di dati

Per la ritenzione di campi dati all'interno di blocchi dati occorre tenere presente quanto segue:

<table>
<tr><th rowspan="2">Con batteria tampone</th><th colspan="2">Senza batteria tampone</th></tr>
<tr><th>Programma della CPU su memory card o memoria a sola lettura integrata per 312 IFM/314 IFM</th><th>Nessuna memory card innestata</th></tr>
<tr><td rowspan="2">Tutti i DB sono a ritenzione, indipendentemente dalla parametrizzazione. Questo vale anche per i DB creati con l'SFC 22 "CREAT_DB".</td><td>Tutti i DB (a ritenzione e non) vengono trasferiti nella memoria di lavoro all'avviamento della memory card o della memoria a sola lettura integrata.</td><td>I DB parametrizzati con ritenzione mantengono il proprio contenuto.</td></tr>
<tr><td colspan="2">• I blocchi dati o le aree dati generati con l'SFC 22 "CREAT_DB" non sono a ritenzione.
• Dopo la mancanza di rete le aree dati a ritenzione vengono conservate. Avvertenza:queste aree di dati vengono memorizzate nella CPU e non nella memory card. Nelle aree dati non a ritenzione si trova il contenuto programmato della memoria a sola lettura.</td></tr>
</table>

Allarme di schedulazione orologio: periodicità > 5 ms

Per l'allarme di schedulazione orologio occorre impostare una periodicità maggiore di 5 ms. Per valori inferiori aumenta il rischio di errori di allarme di schedulazione orologio, per esempio dipendenti da

- tempo di esecuzione di un programma dell'OB 35.
- frequenza e tempi di esecuzione del programma di classi di priorità superiori.
- funzioni del PG.

Interrupt di processo di unità periferiche

Nel caso di applicazioni critiche dal punto di vista dell'interrupt di processo, innestare le unità che attivano l'interrupt di processo possibilmente vicino alla CPU.
Motivo: un allarme viene letto nel modo più rapido dal rack 0, posto connettore 4 e quindi nell'ordine crescente dei posti connettore.

CPU 312 IFM e 314 IFM: cancellazione della memoria EPROM integrata

Se si desidera cancellare il contenuto dell'EPROM integrata, procedere nel modo seguente:

1. Richiamare con il comando di menu **Visualizza ▸ online** una finestra con la visualizzazione online di un progetto aperto oppure

   visualizzare la finestra **Nodi accessibili** facendo clic sul pulsante **Nodi accessibili** nella barra degli strumenti o scegliendo il comando di menu **Sistema di destinazione▸ Nodi accessibili** .
2. Scegliere il numero di MPI della CPU di destinazione (doppio clic).
3. Selezionare la cartella **Blocchi**.
4. Scegliere il menu **Modifica ▸ Seleziona tutto**.
5. Scegliere poi il comando di menu **File ▸ Cancella** oppure premere il tasto CANC. In tal modo tutti i blocchi scelti vengono cancellati nella memoria di destinazione.
6. Scegliere il numero di MPI della CPU di destinazione.
7. Scegliere il comando di menu **Sistema di destinazione ▸ Salva RAM in ROM...**.

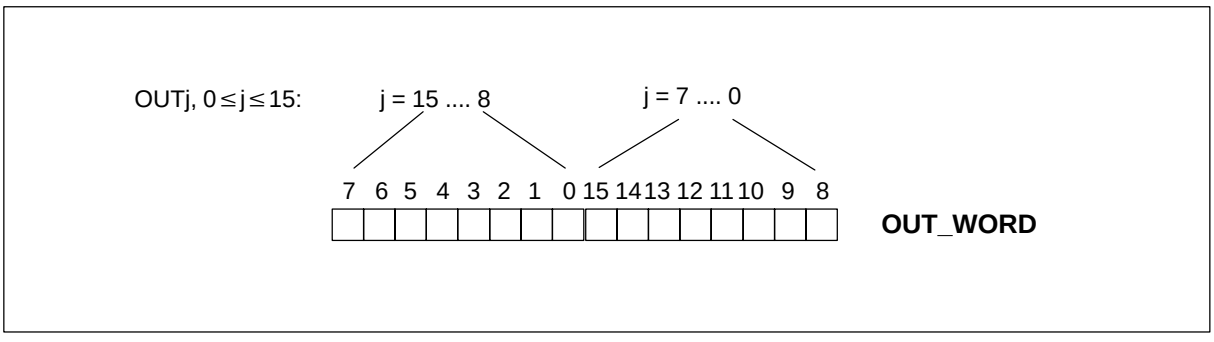
Con questo aomando si cancellano "online" tutti i blocchi e si sovrascrive l'EPROM con il contenuto vuote della RAM.

SFB "DRUM" – scambia i byte nel parametro di uscita OUT-WORD

Le seguenti CPU forniscono nel caso dell'SFB "DRUM" al parametri di uscita OUT_WORD il valore con byte scambiati!

CPU 312 IFM	fino a inclusa	6ES7 312-5ACx2-0AB0, firmware V 1.0.0
CPU 313	fino a inclusa	6ES7 313-1AD03-0AB0, firmware V 1.0.0
CPU 314	fino a inclusa	6ES7 314-1AEx4-0AB0, firmware V 1.0.0
CPU 314 IFM	fino a inclusa	6ES7 314-5AEx3-0AB0; firmware V 1.0.0
CPU 315	fino a inclusa	6ES7 315-1AF03-0AB0, firmware V 1.0.0
CPU 315-2 DP	fino a inclusa	6ES7 315-2AFx2-0AB0
CPU 316	fino a inclusa	6ES7 316-1AG00-0AB0

Rispetto al parametro di uscita OUTj, $0 \leq j \leq 15$ risulta quindi la seguente assegnazione:



Norme ed autorizzazioni

A

Introduzione

In questo capitolo si trovano indicazioni per unità e componenti dell'S7-300 relative a

- norme principali, i cui criteri sono rispettati dall'S7-300
- omologazioni per l'S7-300.

IEC 1131

Il controllore programmabile S7-300 soddisfa i requisiti e i criteri della norma IEC 1131, parte 2.

Marchio CE

I nostri prodotti soddisfano le richieste e gli obiettivi di sicurezza previsti dalle Direttive CEE e corrispondono alle norme europee standardizzate (EN) relative ai controllori programmabili divulgate nei bollettini ufficiali della Comunità Europea.

- 89/336/CEE "Compatibilità elettromagnetica " (Direttiva EMC)
- 73/23/CEE "Materiale elettrico destinato ad essere adoperato entro determinati limiti di tensione " (Direttiva B.T.)

Le dichiarazioni di conformità CE sono disponibili presso le autorità competenti al seguente indiruzzo:

Siemens Aktiengesellschaft
Bereich Automatisierungstechnik
A&D AS E 4
Postfach 1963
D-92209 Amberg

Direttiva ECM

I prodotti SIMATIC sono adatti all'impiego in ambiente industriale.

Campo di impiego	Richieste relative a	
	Emissione di disturbi	Immunità ai disturbi
Industria	EN 50081-2 : 1993	EN 50082-2 : 1995

In caso di impiego della S7-300 in zone residenziali, deve essere garantita la classe di valore limite B secondo la norma EN 55011 relativa all'emissione di radiodisturbi.

Le misure per limitare il grado di emissione di radiodisturbi alla classe di valore limite B sono:

- Montaggio dell'S7-300 in armadi elettrici/pannelli di messa a terra
- Impiego di filtri nei cavi di alimentazione

Omologazione UL

UL-Recognition-Mark
Underwriters Laboratories (UL) secondo
Standard UL 508, File N. 116536

Omologazione CSA

CSA-Certification-Mark
Canadian Standard Association (CSA) secondo
Standard C22.2 No. 142, file n. LR 48323

Omologazione FM

Factory Mutual Approval Standard Class Number 3611, Class I, Division 2, Group A, B, C, D.

Pericolo

Rischio di lesioni a persone e danni materiali.

Negli ambienti a rischio di esplosione sussiste il pericolo di lesioni personali e danni materiali se si effettuano disconnessioni mentre l'S7-300 è in funzione.

Negli ambienti a rischio di esplosione, togliere sempre la tensione dall'S7-300 prima di effettuare qualsiasi disconnessione.

PNO

CPU	N. di certificato quale ...	
	Master DP	**Slave DP**
315-2 DP	Z00349	Z00258
316-2 DP	sì *	sì *
318-2	sì *	sì *

* al momento della stampa del manuale il numero non era ancora disponibile.

Disegni quotati

B

Introduzione

Questa appendice contiene i disegni quotati delle CPU del sistema S7-300. I dati indicati in questi disegni sono necessari per la definizione delle dimensioni nella configurazione del sistema S7-300. I disegni quotati delle unità e dei componenti della S7-300 si trovano nel manuale di riferimento *Caratteristiche delle unità modulari*.

CPU 312 IFM

La figura B-1 mostra il disegno quotato della CPU 312 IFM.

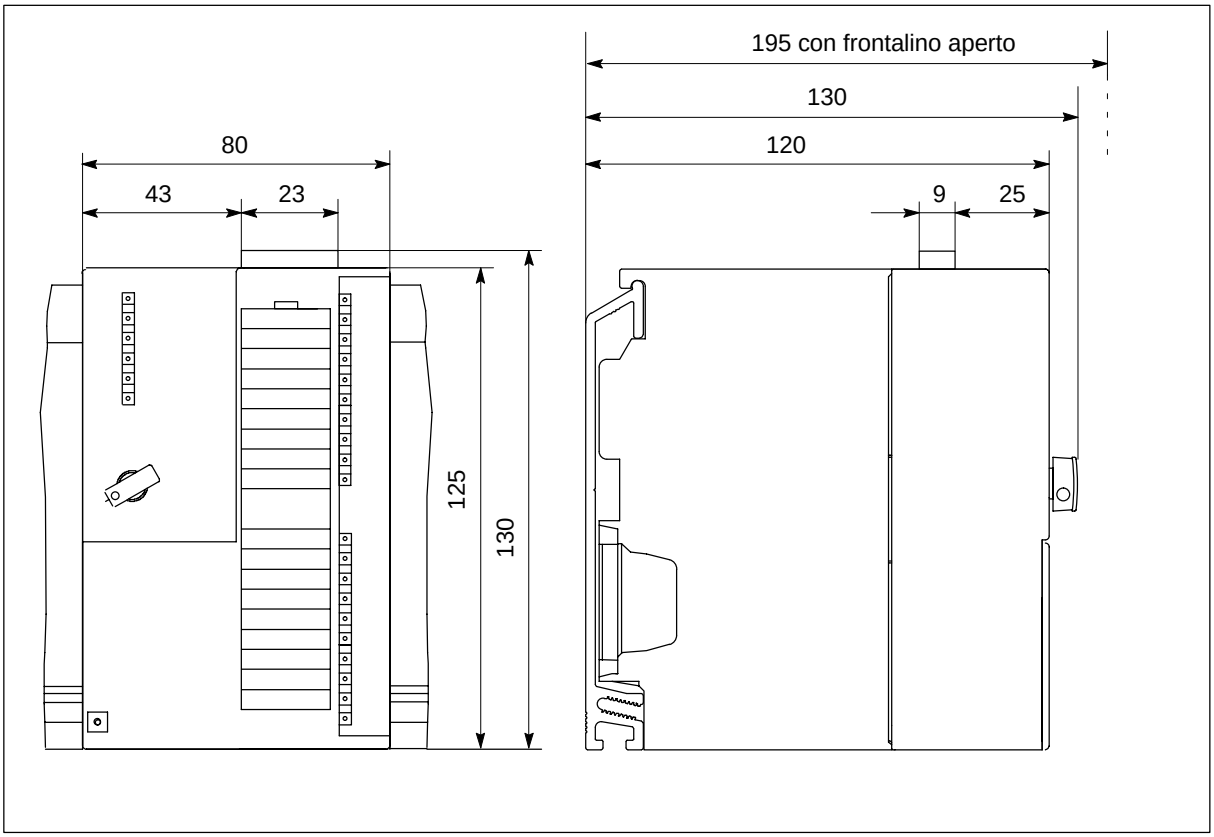


Figura B-1 Disegno quotato della CPU 312 IFM

CPU 313/314/315/315-2 DP/316-2 DP

La figura B-2 mostra il disegno quotato delle CPU 313/314/315/315-2 DP/316-2 DP. Le misure sono uguali per tutte le CPU indicate. L'aspetto può variare (vedere capitolo 1): per esempio la CPU 315–2 DP ha due file di LED.

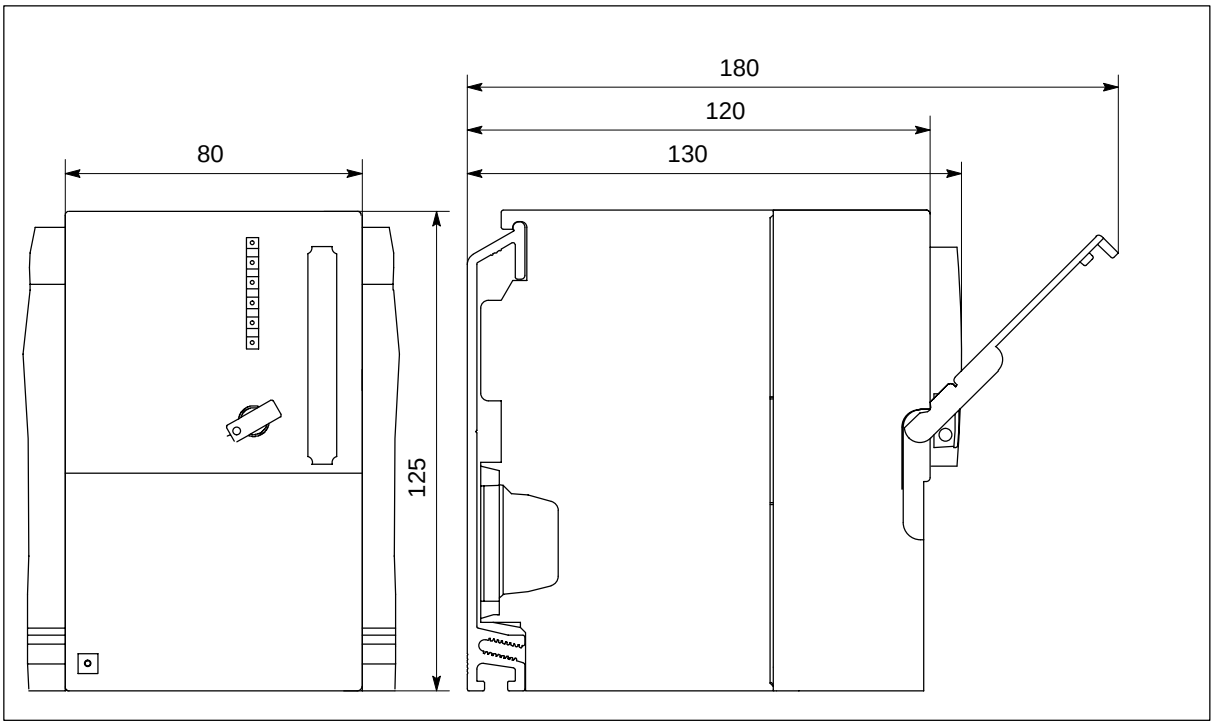


Figura B-2 Disegno quotato della CPU 313/314/315/315-2 DP/316-2 DP

CPU 318-2

La figura B-3 mostra il disegno quotato della CPU 318-2, vista dal lato anteriore. La vista laterale corrisponde alla rappresentazione nella figura B-2

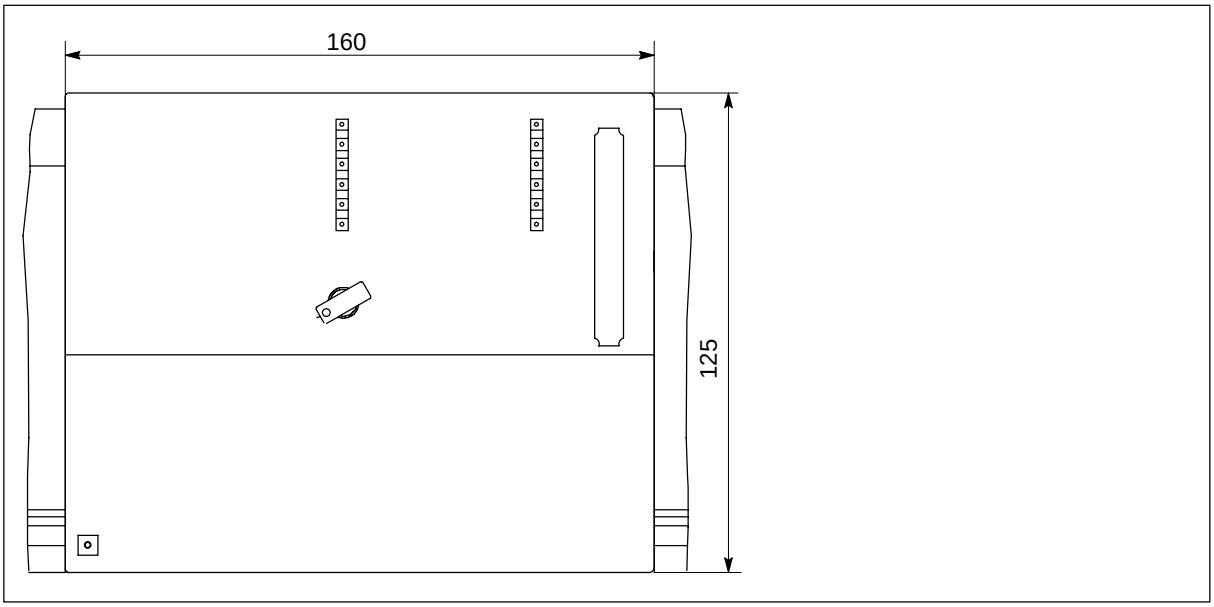


Figura B-3 Disegno quotato della CPU 318-2

CPU 314 IFM, vista anteriore

La figura B-4 mostra il disegno quotato della CPU 314 IFM, vista dal lato anteriore. La vista laterale è rappresentata nella figura B-5.

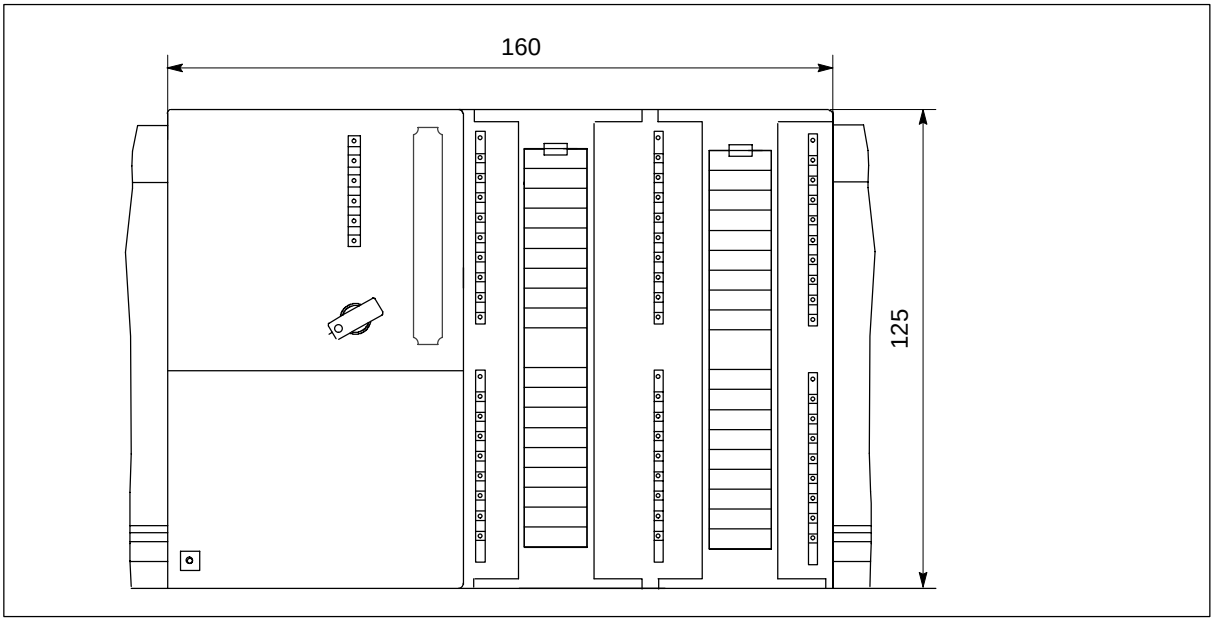


Figura B-4 Disegno quotato della CPU 314 IFM, vista frontale

CPU 314 IFM, vista laterale

La figura B-5 mostra il disegno quotato della CPU 314 IFM, vista di lato.

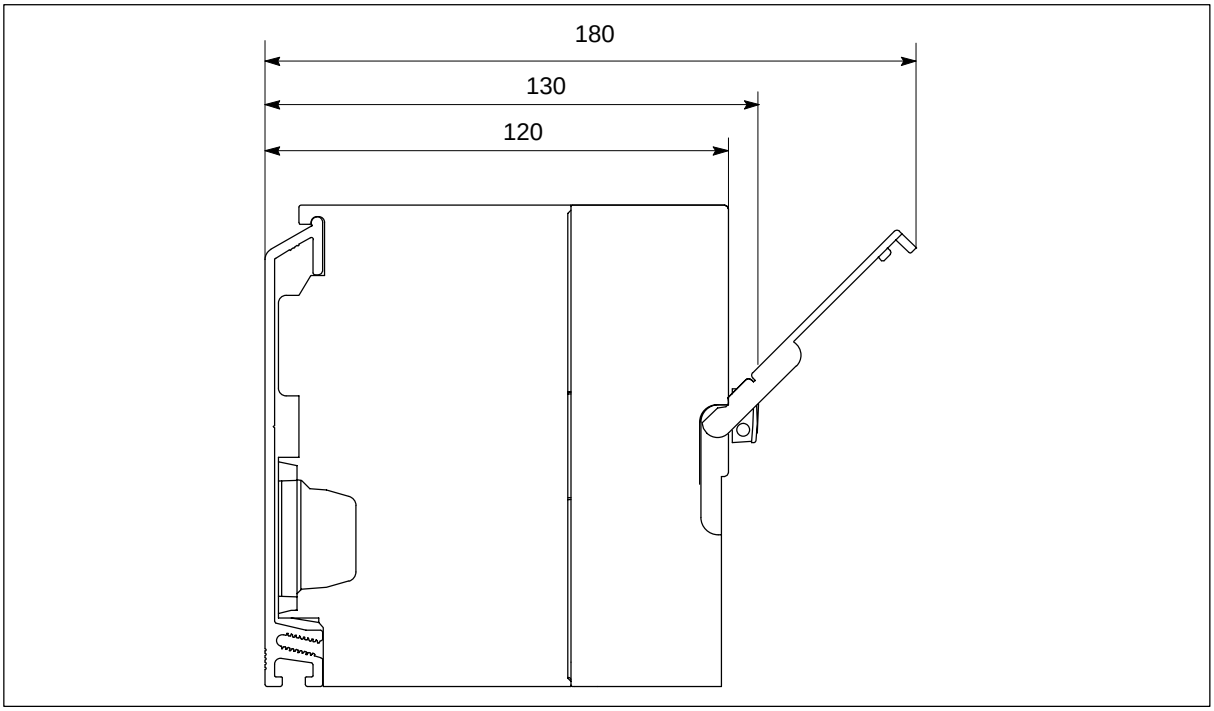


Figura B-5 Disegno quotato della CPU 314 IFM, sezione laterale

Indice delle abbreviazioni

C

Abbreviazione	Spiegazione
AWL	Lista istruzioni (modo di rappresentazione in STEP 7)
CP	Processore di comunicazione (CP, communication processor)
CPU	Unità centrale del controllore programmabile (central processing unit)
DB	Blocco dati
FB	Blocco funzionale
FC	Funzione
FM	Unità funzionale
GD	Comunicazione di dati globale
IM	Unità d'interfaccia (Interface Module)
IP	Periferia intelligente
KOP	Schema a contatti (modo di rappresentazione in STEP 7)
LWL	Cavi in fibre ottiche
M	Collegamento di massa
MPI	Interfaccia multipoint (Multipoint Interface)
OB	Blocco organizzativo
OP	Pannello operatore (operator panel)
IPU	Immagine di processo delle uscite
IPI	Immagine di processo degli ingressi
PG	Dispositivo di programmazione
PS	Alimentatore (power supply)
SFB	Blocco funzionale di sistema
SFC	Funzione di sistema
SM	Unità di segnale (signal module)

Glossario

Accumulatore

Gli accumulatori sono registri della → CPU che fungono da memoria intermedia per operazioni di caricamento, trasferimento, confronto, calcolo e conversione.

Alimentatore di carico

Alimentazione per unità di segnale e funzionali e per la periferia di processo collegata.

Allarme

Il → sistema operativo della CPU conosce 10 diverse classi di priorità che regolano l'elaborazione del programma utente. In queste classi di priorità rientrano tra l'altro gli allarmi, come p. es. gli interrupt di processo. Quando si presenta un allarme, il sistema operativo richiama automaticamente un blocco organizzativo assegnato all'allarme, nel quale l'utente può programmare la reazione desiderata (p. es. in un FB).

Allarme dall'orologio

→ Allarme, orologio

Allarme dall'orologio

L'allarme dall'orologio rientra in una classe di priorità nell'ambito dell'elaborazione dei programmi su sistemi SIMATIC S7. Esso viene generato in funzione di una data precisa (o giornalmente) e di una determinata ora (p. es. le 9:50 oppure ogni ora, o per minuto). Viene poi elaborato un corrispondente blocco organizzativo.

Allarme, diagnostica

→ Allarme di diagnostica

Allarme di diagnostica

Le unità che supportano funzioni di diagnostica segnalano alla → CPU gli errori di sistema riconosciuti tramite allarmi di diagnostica.

Allarme di ritardo

→ Allarme, ritardo

Allarme di ritardo

L'allarme di ritardo rientra in una classe di priorità nell'ambito dell'elaborazione dei programmi su sistemi SIMATIC S7. Esso viene generato allo scadere di un intervallo di tempo avviato nel programma utente. Viene poi elaborato un corrispondente blocco organizzativo.

Allarme di schedulazione orologio

→ Allarme, schedulazione orologio

Allarme di schedulazione orologio

Un allarme di schedulazione orologio viene generato periodicamente dalla CPU in un reticolo temporale parametrizzabile. Viene poi elaborato un corrispondente → blocco organizzativo.

AVVIAMENTO

Lo stato di funzionamento "avviamento" si ha con il passaggio dallo stato di funzionamento STOP allo stato RUN.
Esso può essere attivato attraverso il → selettore dei modi operativi oppure dopo RETE ON o ancora con il comando del dispositivo di programmazione. Nell'S7-300 viene effettuato un → nuovo avviamento.

Batteria tampone

La batteria tampone garantisce la memorizzazione del → programma utente nella → CPU anche in mancanza di corrente e il mantenimento delle aree dei dati fissate, dei merker, dei temporizzatori e dei contatori a ritenzione.

Blocco di codice

Nei sistemi SIMATIC S7, un blocco di codice è un blocco che contiene una parte del programma utente *STEP 7*. (A differenza del → blocco dati, che contiene solo dati.)

Blocco dati

I blocchi dati (DB) sono aree di dati nel programma utente che contengono dati utente. Esistono blocchi di dati globali, ai quali si può accedere da tutti i blocchi di codice, e blocchi dati di istanza, che sono assegnati a un determinato richiamo di FB.

Blocco dati di istanza

A ogni richiamo di un blocco funzionale nel programma utente *STEP 7* è assegnato un blocco dati che viene generato automaticamente. Nel blocco dati di istanza sono memorizzati i valori dei parametri di ingresso, uscita e passaggio così come i dati di blocchi locali.

Blocco funzionale

Secondo la IEC 1131-3, un blocco funzionale (FB) è un → blocco di codice con → dati statici. Un FB offre la possibilità di trasferire parametri nel programma utente. Per questo i blocchi funzionali sono quindi adatti alla programmazione di funzioni complesse che si ripresentano spesso, com p. es. la regolazione o la scelta del modo operativo.

Blocco funzionale di sistema

Un blocco funzionale di sistema (SFB) è un → blocco funzionale integrato nel sistema operativo della CPU che può essere richiamato secondo necessità nel programma utente STEP 7.

Blocco organizzativo

I blocchi organizzativi (OB) costituiscono l'interfaccia tra il sistema operativo della CPU e il programma utente. negli OB viene stabilito l'ordine dell'elaborazione del programma utente.

Buffer di diagnostica

Il buffer di diagnostica è un'area di memoria bufferizzata nella CPU nella quale sono memorizzati eventi di diagnostica nell'ordine in cui essi si sono presentati.

Bus

Un bus è un mezzo di trasmissione che collega più nodi tra loro. La trasmissione dei dati può avvenire in modo seriale o parallelo, tramite cavi elettrici o conduttori a fibre ottiche.

Bus backplane

Il bus backplane è un bus di dati seriale attraverso il quale le unità comunicano tra loro e tramite il quale esse vengono alimentate di tensione. Il collegamento tra le unità viene effettuato tramite connettori di bus.

Circuito GD

Un circuito GD comprende un numero di CPU che scambiano dati tramite comunicazione di dati globali e che vengono usate nel modo seguente:

- una CPU trasmette un pacchetto GD alle altre CPU.
- una CPU trasmette e riceve un pacchetto GD da un'altra CPU.

Un circuito GD si identifica dal numero di circuito GD.

Classe di priorità

Il sistema operativo di una CPU S7 offre al massimo 26 classi di priorità (o "livelli di elaborazione del programma") ai quali sono assegnati diversi blocchi organizzativi. Le classi di priorità determinano quali OB debbano interrompere altri OB. Se una classe di priorità comprende più OB, questi non si interrompono a vicenda ma vengono elaborati in modo sequenziale.

Collegamento senza separazione di potenziale

Nel caso di unità di ingresso/uscita collegate senza separazione di potenziale, i potenziali di riferimento dei circuiti di comando e di corrente di carico sono collegati elettricamente.

Compensazione di potenziale

Connessione elettrica (conduttore per il livellamento di potenziale) che porta i corpi di dispositivi di servizio elettrici e corpi conduttori esterni ad un potenziale uguale o quasi uguale per evitare tensioni di disturbo o pericolose tra tali corpi.

Compressione

Con la funzione online "Comprimi" del PG, tutti i blocchi validi vengono spostati nella RAM della CPU in modo da affiancarli senza soluzione di continuità all'inizio della memoria utente. In tal modo scompaiono tutti gli spazi vuoti causati dalla cancellazione o correzione di blocchi.

Comunicazione di dati globali

La comunicazione di dati globali è un metodo con il quale trasferire i → dati globali tra le CPU (senza CFB).

Contatore

I contatori sono parti integranti della → memoria di sistema della CPU. Il contenuto dei "numeri di contatore" può essere modificato tramite le istruzioni di *STEP 7* (p. es. conteggio in avanti/all'indietro).

Controllore a memoria programmabile

I controllori a memoria programmabile (PLC) sono controllori elettronici la cui funzione è memorizzata nel dispositivo di controllo sotto forma di programma. Configurazione e cablaggio del dispositivo non dipendono quindi dalla funzione del controllore. Il PLC ha la struttura di un computer: è costituito da una → CPU (unità centrale) dotata di memoria, da unità di ingresso/uscita e un sistema interno di bus. La periferia e il linguaggio di programmazione sono orientati alle necessità della tecnica di controllo.

Controllore programmabile

Un controllore programmabile è un → controllore a memoria liberamente programmabile delle SIMATIC S7.

CP

→Processore di comunicazione

CPU

Central Processing Unit = unità centrale del controllore programmabile S7 dotata di unità di controllo e di calcolo, memoria, sistema operativo e interfaccia per il dispositivo di programmazione.

Diagnostica

→ Diagnostica di sistema

Diagnostica di sistema

La diagnostica di sistema è il riconoscimento, la valutazione e la segnalazione di errori che si presentano all'interno del controllore programmabile. Esempi di questi errori sono: errori di programma o guasti delle unità. Gli errori di sistema possono essere visualizzati da LED o in *STEP 7*.

Dati coerenti

I dati collegati tra loro per contenuto, che non possono essere separati, vengono definiti dati coerenti.

I valori delle unità analogiche p. es. devono essere sempre considerati coerenti: il valore di un'unità analogica, cioè, non deve essere falsato a causa della lettura in due diversi momenti.

Dati globali

I dati globali sono dati ai quali si può accedere da ogni → blocco di codice (FC, FB, OB). Si tratta in particolare di merker M, ingressi I, uscite O, temporizzatori, contatori e blocchi dati DB. Ai dati globali si può accedere o in modo assoluto o simbolico.

Dati locali

→ Dati temporanei

Dati statici

I dati statici sono quelli che vengono utilizzati solo all'interno di un blocco funzionale. Questi dati vengono memorizzati in un blocco dati di istanza appartenente al blocco funzionale. I dati memorizzati nel blocco dati di istanza vengono conservati fino al successivo richiamo del blocco funzionale.

Dati temporanei

I dati temporanei sono dati locali di un blocco che vengono memorizzati nello stack L durante l'elaborazione del blocco e che, dopo l'elaborazione, non sono più disponibili.

Dispositivo di programmazione

I dispositivi di programmazione sono in sostanza dei personal computer adatti all'impiego industriale, compatti e portatili. Essi si distinguono per una particolare configurazione hardware e software per i controllori a memoria programmabile SIMATIC.

Elemento GD

Un elemento GD si ha in seguito all'assegnazione dei → dati globali da scambiare e viene identificato in modo univoco nella tabella dei dati globali tramite l'identificativo GD.

Errore di runtime

Errori che si presentano durante l'elaborazione del programma utente nel controllore programmabile (quindi non nel processo).

Fattore di scansione

Il fattore di scansione stabilisce la frequenza con cui i → pacchetti GD vengono trasmessi e ricevuti sulla base del ciclo della CPU.

FB

→ Blocco funzionale

FC

→ Funzione

File GSD

Nel file con i dati preimpostati dell'apparecchio (file GSD) sono memorizzate tutte le proprietà specifiche dello slave. Il formato del file GSD si trova nella norma EN 50170, volume 2, PROFIBUS.

Flash -EPROM

Grazie alla loro proprietà di mantenere i dati in caso di mancanza di tensione, le FEPROM corrispondono alle EEPROM cancellabili elettricamente. Tuttavia esse possono essere cancellate in maniera molto più rapida (FEPROM = Flash Erasable Programmable Read Only Memory). Esse vengono impiegate nelle → memory card.

Forzamento

La funzione "Forzamento" sovrascrive una variabile (p. es. merker, uscita) con un valore definito dall'utente S7. Allo stesso tempo la variabile viene contrassegnata con una protezione in scrittura in modo che questo valore non possa essere modificato da nessun altro punto (neanche dal programma utente STEP 7). Il valore viene mantenuto anche dopo il disinserimento del dispositivo di programmazione. La protezione in scrittura viene disattivata solo dopo il richiamo della funzione "Unforce", e il valore della variabile può essere riscritto con il valore predefinito dal programma utente. La funzione "Forzamento" consente di impostare allo stato "ON", p. es. durante la fase di messa in servizio, determinate uscite per un intervallo tempo qualsiasi, anche nel caso in cui non vengsano rispettate le combinazioni logiche del programma utente (p. es. perché gli ingressi non sono stati cablati).

Funzione

Secondo la IEC 1131-3, una funzione (FC) è un → blocco di codice senza → dati statici. Una funzione offre la possibilità di trasferire parametri nel programma utente. Per questo le funzioni sono quindi adatte alla programmazione di funzioni complesse che si ripresentano spesso, come p. es. i calcoli.

Funzione di sistema

Una funzione di sistema (SFC) è una
→ funzione integrata nel sistema operativo della CPU che può essere richiamata secondo necessità nel programma utente STEP 7.

Immagine di processo

L'immagine di processo è parte integrante della → memoria di sistema della CPU. All'inizio del programma ciclico vengono trasferiti gli stati di segnale delle unità di ingresso all'immagine di processo degli ingressi. Alla fine del programma ciclico l'immagine di processo delle uscite viene trasferita quale stato di segnale alle unità di uscita.

Indirizzo

Un indirizzo è l'identificativo di un determinato operando o campo di operandi; esempi: ingresso E 12.1; parola di merker MW 25; blocco dati DB 3.

Indirizzo MPI

→ MPI

Interfaccia multipunto

→ MPI

Interrupt di processo

→Interrupt di processo

Interrupt di processo

Un interrupt di processo viene attivato da unità adeguate in seguito a un determinato evento nel processo. L'interrupt di processo viene segnalato alla CPU. A seconda della priorità dell'allarme, viene elaborato il → blocco organizzativo assegnato.

Lista degli stati del sistema

La lista degli stati di sistema contiene dati che descrivono lo stato attuale di un sistema S7-300. In questo modo è possibile avere in qualunque momento una visione generale:

- della configurazione dell'S7-300
- dell'impostazione attuale dei parametri della CPU e delle unità di segnale parametrizzabili
- degli stati attuali e dei cicli della CPU e delle unità di periferia parametrizzabili.

Massa

La massa è il complesso di tutte le parti inattive collegate di un dispositivo di servizio che non possono assumere una tensione pericolosa neanche in caso di anomalia.

Master

Se in possesso di → token, i master possono inviare dati ad altri nodi e richiedere dati da questi (= nodi attivi).

Master DP

Un → master che si comporta secondo la norma EN 50170, parte 3, viene indicato come master DP.

Memory card

Le memory card sono supporti di memorizzazione in formato di scheda plug–in per CPU e CP. Esse vengono realizzate come memoria → RAM o → FEPROM.

Merker

I merker sono parte integrante della → memoria di sistema della CPU per il salvataggio di risultati intermedi. Ad essi si può accedere tramite bit, byte, parola o doppia parola.

Memoria di backup

La memoria di backup assicura la bufferizzazione di aree di memoria della → CPU senza batteria tampone. La bufferizzazione comprende un numero parametrizzabile di temporizzatori, contatori, merker e byte di dati nonché i temporizzatori, i contatori, i merker e i byte di dati a ritenzione.

Memoria di caricamento

La memoria di caricamento è parte integrante dell'unità centrale. Essa contiene gli oggetti creati dal dispositivo di programmazione. Si tratta di una memory card innestabile o di una memoria integrata fissa.

Memoria di lavoro

La memoria di lavoro è una memoria RAM della → CPU nella quale il processore accede al programma utente durante l'elaborazione del programma.

Memoria di sistema

La memoria di sistema è di tipo RAM ed è integrata nell'unità centrale. Nella memoria di sistema vengono memorizzate le aree operandi (p. es. temporizzatori, contatori, merker) nonché le aree dati interne necessarie al → sistema operativo (p. es. buffer di comunicazione).

Memoria utente

La memoria utente contiene → blocchi di codice e → blocchi dati del programma utente. La memoria utente può essere integrata nella CPU o può trovarsi nelle memory card o moduli di memoria innestabili. In linea di massima, tuttavia, il programma utente viene elaborato nella → memoria di lavoro della CPU.

Merker di clock

Merker che possono essere impiegati per la generazione di clock nel programma utente (1 byte di merker).

Avvertenza

Nelle CPU S7-300, assicurarsi che il byte del merker di clock nel programma non venga sovrascritto.

Messa a terra funzionale

Messa a terra che ha lo scopo di assicurare la funzione voluta del dispositivo di servizio elettrico. Tramite la messa a terra funzionale, le tensioni di disturbo, che altrimenti condurrebbero a influenze non ammesse del dispositivo di servizio, vengono cortocircuitate.

Mettere a terra

Mettere a terra significa collegare una parte conduttrice tramite un impianto di messa a terra con un dispositivo di messa a terra (una o più parti conduttrici aventi un ottimo contatto con la terra).

MPI

L'interfaccia multipoint (MPI) è l'interfaccia dei dispositivi di programmazione per SIMATIC S7. Essa consente di utilizzare contemporaneamente più nodi (dispositivi di programmazione, display di testo, pannelli operatore) con una o più unità centrali. Ogni nodo è identificato da un indirizzo univoco (indirizzo MPI).

Nuovo avviamento

All'avviamento di un'unità centrale (p. es. dopo aver azionato il selettore dei modi operativi da STOP a RUN o in caso di tensione di rete ON), prima dell'eleborazione ciclica del programma (OB 1) viene elaborato innanzitutto il blocco organizzativo OB 100 (nuovo avviamento). In caso di nuovo avviamento viene letta l'immagine di processo degli ingressi e viene elaborato il programma utente *STEP 7* iniziando con la prima istruzione nell'OB 1.

OB

→ Blocco organizzativo

Pacchetto GD

Un pacchetto GD può essere composto da uno o più → elementi GD che vengono trasferiti insieme in un telegramma.

Parametri dell'unità

I parametri dell'unità sono valori con i quali si può impostare il comportamento della stessa. Occorre distinguere tra parametri dell'unità statici e dinamici.

Parametri dinamici

I parametri dinamici delle unità possono essere modificati, al contrario di quelli statici, in fase di esercizio con il richiamo di una SFC nel programma utente, come p. es. i valori limite di un'unità di segnale di ingresso analogica.

Parametri statici

I parametri statici delle unità non possono essere modificati, al contrario di quelli dinamici, attraverso il programma utente bensì solo in seguito alla configurazione in *STEP 7*, come p. es. il ritardo all'inserzione di un'unità di segnale di ingresso digitale.

Parametro

1. Variabile di un blocco di codice *STEP 7*
2. Variabile per l'impostazione del comportamento di un'unità (una o più per ciascuna unità). Ciascuna unità viene fornita con un'impostazione di base opportuna, che può essere modificata tramite la configurazione in *STEP 7*.
Esistono → parametri statici e → dinamici

PG

→ Dispositivo di programmazione

PLC

→ Controllore a memoria programmabile

Potenziale di riferimento

Potenziale rispetto al quale vengono osservate e/o misurate le tensioni dei circuiti di corrente interessati.

Priorità degli OB

Il → sistema operativo della CPU fa una differenza tra diverse classi di priorità, come p. es. l'eleborazione ciclica del programma o quella comandata dall'interrupt di processo. A ogni classe di priorità sono assegnati → blocchi organizzativi (OB) nei quali l'utente S7 può programmare una reazione. Per gli OB esistono diverse priorità standard che stabiliscono l'ordine in cui essi devono essere elaborati o devono interrompersi a vicenda se si presentano nello stesso momento.

Processore di comunicazione

I processori di comunicazione sono unità per accoppiamenti punto a punto e di bus.

PROFIBUS DP

Unità digitali, analogiche e intelligenti, così come un'ampia gamma di apparecchiature di campo secondo la norma EN 50170, parte 3, come p. es. azionamenti e gruppi di valvole, vengono posizionate dal sistema di automazione localmente nel processo, fino a una distanza di 23 km.

Le unità e le apparecchiature di campo vengono collegate al sistema di automazione tramite il bus da campo PROFIBUS DP e indirizzate come la periferia centralizzata.

Profondità di annidamento

Con i richiami dei blocchi, un blocco può essere richiamato da un altro blocco. Per profondità di annidamento si intende il numero dei → blocchi di codice richiamati contemporaneamente.

Programma utente

Nei sistemi SIMATIC si distinguono → il sistema operativo della CPU e i programmi utente. Questi ultimi vengono creati con il software di programmazione→ *STEP 7* nei linguaggi di programmazione previsti (schema a contatti e lista delle istruzioni) e sono memorizzati in blocchi di codice. I dati sono memorizzati nei blocchi di dati.

RAM

Una RAM (Random Access Memory) è una memoria a semiconduttori con accesso casuale (memoria in scrittura/lettura).

Reazione all'errore

Reazione a un → errore di runtime. Il sistema operativo può reagire nei seguenti modi: portare il sistema di automazione nello stato di STOP, richiamare un blocco organizzativo nel quale l'utente può programmare una reazione o visualizzare l'errore.

Resistenza terminale

Una resistenza terminale è una resistenza che chiude un cavo di trasmissione dati in modo da evitare riflessioni.

Ritenzione

Si definisce ”a ritenzione” un’area di memoria il cui contenuto permane anche dopo la mancanza della tensione di rete e il passaggio da STOP a RUN. Le aree non a ritenzione di merker, temporizzatori e contatori vengono resettati dopo la mancanza di rete e dopo il passaggio da STOP a RUN.

Possono essere a ritenzione:

- merker
- temporizzatori S7 (**non** per la CPU 312 IFM)
- contatori S7
- aree dati (solo con memory card o memoria ROM integrata)

Segmento

→ Segmento di bus

Segmento di bus

Un segmento di bus è una parte chiusa di un sistema di bus seriale. I segmenti di bus sono accoppiati tra loro tramite repeater.

Segnalazione d’errore

La segnalazione d’errore è una delle possibili reazioni del sistema operativo a un →errore di runtime. Le altre reazioni possibili sono: → reazione all’errore nel programma utente, stato di STOP della CPU.

Senza messa a terra

Senza collegamento galvanico alla terra

Separazione di potenziale

Nel caso di unità di ingresso/uscita con separazione galvanica, il potenziale di riferimento dei circuiti di comando e di corrente di carico sono separati galvanicamente, p. es. tramite accoppiatori ottici, contatti di relè o bobine. I circuiti di ingresso/uscita possono essere collegati a un potenziale comune.

SFB

→ Blocco funzionale di sistema

SFC

→ Funzione di sistema

Sistema operativo della CPU

Il sistema operativo della CPU organizza tutte le funzioni e i cicli della CPU che non siano non legati a una speciale applicazione di controllo.

Slave

Uno slave può scambiare dati con un → master solo su richiesta di quest'ultimo.

Slave DP

Uno → slave che viene impiegato nel PROFIBUS con il protocollo PROFIBUS DP e che si comporta secondo la norma EN 50170, parte 3, si chiama slave DP.

Stato di funzionamento

Nei sistemi di automazione SIMATIC S7 esistono i seguenti stati di funzionamento: STOP, → AVVIAMENTO, RUN.

STEP 7

Linguaggio di programmazione per la creazione di programmi utente per controllori SIMATIC S7.

Tempo di ciclo

Il tempo di ciclo è il tempo richiesto dalla → CPU per una singola elaborazione del → programma utente.

Temporizzatore

→ Temporizzatori

Temporizzatori

I temporizzatori sono parti integranti della → memoria di sistema della CPU. Il contenuto dei temporizzatori viene aggiornato automaticamente dal sistema operativo in modo asincrono rispetto al programma utente. Con le istruzioni di *STEP 7* si definisce l'esatta funzione del contatore (p. es. ritardo all'inserzione), avviandone quindi l'elaborazione (p. es. avvio).

Terra

Terra conduttrice il cui potenziale elettrico può essere impiegato in ogni punto come pari a zero.

Nel campo dei dispositivi di messa a terra, la terra può avere un potenziale diverso da zero. Perciò si usa spesso il termine "terra di riferimento".

Terra di riferimento

→ Terra

Token

Autorizzazione all'acccesso al bus

Trattamento degli errori tramite OB

Se il sistema operativo riconosce un determinato errore (p.es. errore di accesso a *STEP 7*), esso richiama il blocco organizzativo previsto per questo caso (OB di errore) nel quale si può definire l'ulteriore comportamento della CPU.

Unità analogica

Le unità analogiche convertono valori di processo analogici (p. es. temperatura) in valori digitali che possono essere poi elaborati dall'unità centrale o convertono valori digitali in valori regolanti analogici.

Unità di segnale

Le unità di segnale (SM) costituiscono l'interfaccia tra il processo e il controllore programmabile. Esistono unità di ingresso e di uscita digitali (unità di ingresso/uscita digitale) e unità di ingresso e uscita analogiche (unità di ingresso/uscita analogica)

Valore sostitutivo

I valori sostitutivi sono valori parametrizzabili che vengono emessi dalle unità di uscita con lo STOP della CPU al processo.

I valori sostitutivi possono essere scritti nell'accumulatore in caso di errori di accesso alla periferia nelle unità di ingresso al posto del valore di ingresso non leggibile (SFC 44).

Varistore

Resistenza dipendente dalla tensione

Velocità di trasmissione

Velocità nella trasmissione dati (bit/s)

Versione

La versione permette di differenziare prodotti con lo stesso numero di ordinazione. La versione viene aumentata nel caso di ampliamenti funzionali compatibili con le versioni successive, in seguito a modifiche dovute alla produzione (impiego di nuove parti/componenti) così come nel caso di eliminazione di errori.

Indice analitico

A

Accumulatore, Glossario-1
  bufferizzazione, 1-5
Aggiornamento, del temporizzatore S7, 3-7
Allarme, Glossario-1
  dall'orologio-, Glossario-1
  di ritardo, Glossario-2
  di schedulazione orologio, Glossario-2
  diagnostica-, Glossario-1
  Prolungamento del ciclo, 3-10
Allarme dall'orologio, Glossario-1
Allarme di diagnostica, Glossario-1
  CPU 31x-2 come slave DP, 2-30
Allarme di ritardo, Glossario-2
  Riproducibilità, 3-17
Allarme di schedulazione orologio, Glossario-2
  Riproducibilità, 3-17
Allarmi, CPU 315-2 DP come slave DP, 2-31
Area di indirizzo, CPU 31x-2, 2-4
Avviamento, Glossario-2

B

BATF, 1-22
Batteria, Glossario-2
Batteria tampone, Glossario-2
  bufferizzazione, 1-5
Blocco dati, Glossario-2
Blocco dati di istanza, Glossario-3
Blocco di codice, Glossario-2
Blocco funzionale, FB, Glossario-3
Blocco funzionale di sistema, SFB, Glossario-3
Blocco organizzativo, Glossario-3
Buffer di diagnostica, Glossario-3
Bufferizzazione, 1-5
Bus, Glossario-3
  backplane, Glossario-3
Bus backplane, Glossario-3
BUSF, 2-6, 2-19

C

Calcolo, del tempo di reazione, 3-3
Cancellazione totale, con selettore dei modi operativi, 1-4
Carico del tempo di ciclo, comunicazione tramite MPI, 3-2
CE, marchio, A-1
Cicli di trasmissione, per dati globali, 1-18
Circuito GD, Glossario-4
  condizioni di ricezione, 1-18
  condizioni di trasmissione, 1-18
  fattore di scansione, 1-18
Classe di priorità, Glossario-4
Collegamento senza separazione di potenziale, Glossario-4
Comando di ciclo, tempo di elaborazione, 3-6
Compensazione di potenziale, Glossario-4
Comportamento in caso di cortocircuito, CPU 312 IFM, 1-35
Compressione, Glossario-4
Comunicazione
  CPU, 1-12
  CPU 318-2, 1-68
  dati globali-, 1-12
  PG/OP, 1-12
Comunicazione dati globale, 1-12
Comunicazione di base S7, 1-12
Comunicazione diretta. *Vedere* Scambio di dati diretto
Comunicazione PG/, 1-12
Comunicazione tramite MPI, carico del tempo di ciclo, 3-2
Condizioni di ricezione, circuito GD, 1-18
Condizioni di trasmissione, circuito GD, 1-18
Configurazione collegata a terra, CPU 312 IFM, 1-34
CONT_C, CPU 314 IFM, 1-43
CONT_S, CPU 314 IFM, 1-43

Contatore, Glossario-4
CPU 312 IFM, 1-25
CPU 314 IFM, 1-43
Contatore ore d'esercizio, CPU, 1-10
Contatori A/B, CPU 314 IFM, 1-43
CPU
comunicazione, 1-12
contatore ore d'esercizio, 1-10
differenze delle versioni, 4-6
disegno quotato, B-1
elementi di comando, 1-2
elementi di visualizzazione, 1-2
funzioni di test, 1-19
LED di stato, 1-3
orologio, 1-10
risorse di collegamento, 1-13
segnalazioni di errore, 1-3
selettore dei tipi di funzionamento, 1-4
sistema operativo, Glossario-14
CPU 312 IFM, 1-25
Collegamento dell'alimentazione, 1-35
Comportamento in caso di cortocircuito, 1-35
configurazione collegata a terra, 1-34
dati tecnici, 1-28
funzioni integrate, 1-25
Schema dei collegamenti, 1-34
Schema di principio, 1-36
CPU 313, 1-37
dati tecnici, 1-37
CPU 314, 1-40
dati tecnici, 1-40
CPU 314 IFM, 1-43
dati tecnici, 1-47
Funzioni integrate, 1-43
Schema di collegamento, 1-56
schema elettrico di principio, 1-57
CPU 315, 1-59
dati tecnici, 1-59
CPU 315-2 DP, 1-62
Vedere anche CPU 31x-2
dati tecnici, 1-62
Master DP, 2-5
CPU 316-2 DP, 1-65
Vedere anche CPU 31x-2
dati tecnici, 1-65
CPU 318-2, 1-68
Vedere anche CPU 31x-2
comunicazione, 1-68
dati tecnici, 1-70
differenze con le altre CPU 300, 4-2
CPU 31x-2
Cambiamenti dello stato di funzionamento, 2-11, 2-23, 2-33
DP-Aree di indirizzo, 2-4
indirizzi di diagnostica per PROFIBUS, 2-10, 2-22
Interruzione del bus, 2-11, 2-23, 2-33
Master DP
Diagnostica con STEP 7, 2-7
Diagnostica tramite LED, 2-6
memoria di trasferimento, 2-14
Scambio di dati diretto, 2-32
Slave DP
Diagnostica, 2-18
Diagnostica con STEP 7, 2-19
Diagnostica tramite LED, 2-19
Slave-DP, 2-13
CSA, A-2

D

Dati
coerenti, Glossario-5
statici, Glossario-6
temporanei, Glossario-6
Dati coerenti, Glossario-5
Dati globali, Glossario-5
cicli di trasmissione, 1-18
Dati locali, Glossario-6
Diagnostica
con STEP 7, 1-22
CPU 31x-2 come slave DP, 2-18
di sistema, Glossario-5
LED, 1-22
riferita all'apparecchio, CPU 31x-2 come slave DP, 2-29
Riferita all'identificativo, CPU 315-2 DP come slave-DP, 2-28
scambio di dati diretto, 2-33
Diagnostica di sistema, Glossario-5
Diagnostica riferita all'apparecchio, CPU 31x-2 come slave DP, 2-29
Diagnostica riferita all'identificativo, CPU 31x-2 come slave-DP, 2-28
Diagnostica slave DP, struttura, 2-24
Differenze, 318-2 con le altre CPU, 4-2
Direttiva EMC, A-2
Disegno quotato, CPU, B-1

E

Elaborazione dell'interrupt di processo, 3-15
Elementi di comando, CPU, 1-2
Elementi di visualizzazione, CPU, 1-2
Elemento GD, Glossario-6
Errore di runtime, Glossario-6
Esempio di calcolo, Tempo di reazione all'allarme, 3-16

F

Fattore di scansione, Glossario-6
  circuito GD, 1-18
File dei dati preimpostati nell'apparecchio, Glossario-7
File GDS, Glossario-7
FM, Omologazione, A-2
Forzamento, 1-20, Glossario-7
Frequenzimetro, CPU 314 IFM, 1-43
Funzione, FC, Glossario-7
Funzione di sistema, SFC, Glossario-7
Funzioni di test, 1-19
Funzioni integrate, CPU 314 IFM, 1-43

I

Identificativo produttore, CPU 31x-2 come slave DP, 2-27
IEC 1131, A-1
Immagine di processo, Glossario-7
Immagine di processo-Aggiornamento, Tempo di elaborazione, 3-6
Indirizzi di diagnostica, CPU 31x-2, 2-10, 2-22
Indirizzo, Glossario-8
Indirizzo di PROFIBUS master, 2-27
Informazione di avvio per gli ingressi/uscite integrate, OB 40, 1-26
Informazione di avvio per ingressi/uscite integrate, OB 40, 1-44
Ingressi, tempo di ritardo, 3-8
Ingressi/uscite
  integrati, CPU 312 IFM, 1-25
  integrati, CPU 314 IFM, 1-43
Ingressi/uscite integrati
  della CPU 312 IFM, 1-25
  della CPU 314 IFM, 1-43
Interfaccia, CPU, 1-7
Interfaccia MPI, 1-7
Interfaccia PROFIBUS DP, 1-7
Interrupt, di processo, Glossario-8
Interrupt di processo, Glossario-8
  CPU 312 IFM, 1-25
  CPU 314 IFM, 1-43
  CPU 31x-2 come slave DP, 2-30
Interruttore a chiave. *Vedere* selettore dei tipi di funzionamento

L

LED di stato, CPU, 1-3

M

Massa, Glossario-8
Master DP, Glossario-8
  CPU 31x-2, 2-5
  Diagnostica con STEP 7, 2-7
  Diagnostica tramite LED, 2-6
Memoria
  backup, Glossario-9
  di caricamento, Glossario-9
  di lavoro, Glossario-9
  di sistema, Glossario-9
  utente, Glossario-9
Memoria di backup, Glossario-9
Memoria di caricamento, Glossario-9
Memoria di lavoro, Glossario-9
Memoria di sistema, Glossario-9
Memoria di trasferimento
  CPU 31x-2, 2-14
  per trasferimento dati, 2-14
Memoria utente, Glossario-9
Memory card, 1-6, Glossario-9
  scopo, 1-6
Merker, Glossario-9
Messa a terra funzionale, Glossario-10
Mettere a terra, Glossario-10
Misuratore di frequenza, CPU 312 IFM, 1-25
MPI, Glossario-10
MRES, 1-4

N

Norme, A-1
Nuovo avviamento, Glossario-10

O

OB, Glossario-3
OB 40, Informazione di avvio per ingressi/uscite integrate, 1-26, 1-44
Omologazioni, A-1
Orologio, CPU, 1-10

P

Pacchetto GD, Glossario-10

Parametri, delle unità, Glossario-11
Parametri delle unità, Glossario-11
Parametro, Glossario-11
PNO, Certificato, A-3
Posizionamento, CPU 314 IFM, 1-43
Priorità, OB, Glossario-11
Priorità OB, Glossario-11
PROFIBUS-DP, Glossario-12
Profondità di annidamento, Glossario-12
Programma utente, Glossario-12
  tempo di elaborazione, 3-7
Prolungamento del ciclo, a causa di allarmi, 3-10
PULSEGEN, CPU 314 IFM, 1-43

R

Reazione all'errore, Glossario-12
Resistenza terminale, Glossario-12
Riproducibilità, Allarme di ritardo e di schedulazione orologio, 3-17
Risorse di collegamento, 1-13
Ritardo, degli ingressi/uscite, 3-8
Ritenzione, Glossario-13
Routing di funzioni PG, 1-12
RUN, 1-4

S

Scambio di dati, diretto, 2-32
Scambio di dati diretto
  CPU 31x-2, 2-32
  diagnostica, 2-33
Schema di principio, CPU 312 IFM, 1-36
Segmento di bus, Glossario-13
Segnalazione d'errore, Glossario-13
Segnalazioni di errore, CPU, 1-3
Selettore dei tipi di funzionamento, 1-4
Senza messa a terra, Glossario-13
Separazione di potenziale, Glossario-13
SF, 1-22
SFB di comunicazione per collegamenti S7 progettati. *Vedere* Comunicazione S7
SFC di comunicazione per collegamenti S7 non progettati. *Vedere* Comunicazione di base S7
SINEC L2-DP. *Vedere* PROFIBUS DP
Sistema operativo
  della CPU, Glossario-14
  tempo di elaborazione, 3-6
Slave DP, Glossario-14
  Diagnostica con STEP 7, 2-19
  Diagnostica tramite LED, 2-19
Slave-DP, CPU 31x-2, 2-13
Sottorete PROFIBUS DP, tempi di bus, 3-9
Stato di funzionamento, Glossario-14
Stato stazione da 1 a 3, 2-25
STOP, 1-4
  LED, 1-22

T

Telegramma di configurazione. *Vedere* in Internet al sito http://www.ad.siemens.de/simatic-cs
Telegramma di parametrizzazione. *Vedere* in Internet al sito http://www.ad.siemens.de/simatic-cs
Tempi di bus, PROFIBUS DP, 3-9
Tempi di reazione agli interrupt di processo, delle CPU, 3-14
Tempo di ciclo, 3-2, Glossario-14
  Eempio di calcolo, 3-10
  prolungare, 3-3
Tempo di elaborazione
  Aggiornamento-dell'immagine di processo, 3-6
  comando di ciclo, 3-6
  programma utente, 3-2, 3-7
  sistema operativo, 3-6
Tempo di elaborazione di programma utente, 3-2
Tempo di reazione, 3-3
  allarme, 3-14
  calcolo, 3-3
  calcolo del, 3-6
  Eempio di calcolo, 3-10
  più breve, 3-4
  più lungo, 3-5
Tempo di reazione all'allarme, 3-14
  Esempio di calcolo, 3-16
Tempo di reazione all'allarme del processo, delle unità di segnale, 3-15
Tempo di reazione all'allarme di diagnostica, delle CPU, 3-15
Temporizzatore S7, aggiornamento, 3-7
Temporizzatori, Glossario-14
Terra, Glossario-14

U

UL, A-2
Unità analogica, Glossario-15
Unità di segnale, Glossario-15
Uscite, tempo di ritardo, 3-8

V

Valore sostitutivo, Glossario-15
Versione, Glossario-15
  Vedere anche Versione